



UNIVERSIDAD NACIONAL
AUTÓNOMA DE MÉXICO



FACULTAD DE INGENIERÍA

LABORATORIO DE DISEÑO DIGITAL M.

Reporte de práctica 11

Contadores utilizando Flip-Flop

Alumno(s):

Francisco Pablo RODRIGO

Profesor:

M.I. Guevara Rodríguez MA. DEL
SOCORRO

Grupo: 6

Calificación total _____

Previo _____

Desarrollo _____

Conclusiones _____

6 de mayo de 2019

1. Objetivos

1.1. General

El alumno diseñará circuitos secuenciales.

1.2. Particular

Analizar, diseñar, simular e implementar contadores utilizando flip-flop.

2. Introducción

Un contador es un circuito digital capaz de contar sucesos electrónicos, tales como impulsos, avanzando a través de una secuencia de estados binarios.

Las características del flip-flop J-K son las siguientes

1. Cuando $J=1$ y $K=1$, al ir la entrada de la terminal de reloj C (clock) de 1 a 0 nada ocurre y el flip-flop J-K retiene el estado que poseía anteriormente.
2. Cuando $J=1$ y $K=0$, al ir la entrada C de 1 a 0 el flip-flop J-K tomará el estado $Q=1$ independientemente del estado en el que se encontraba anteriormente.
3. Cuando $J=0$ y $K=1$, al ir la entrada C de 1 a 0 el flip-flop J-K tomará el estado $Q=0$ independientemente del estado en el que se encontraba anteriormente.
4. Cuando $J=0$ y $K=0$, al ir la entrada C de 1 a 0 el flip-flop J-K tomará un estado opuesto a aquél en el cual se encontraba anteriormente. Esto quiere decir que si antes de la transición en la terminal C de 1 a 0 el flip-flop J-K se encontraba en el estado $Q=1$, entonces tomará el estado $Q=0$ después de la transición. Asimismo, si se encontraba en el estado $Q=0$ antes de la transición, entonces tomará el estado $Q=1$ después de la transición.

Como todo el reloj es común, no importa si es flanco de subida o bajada en los Flip-Flops, pero todos los Flip-Flops deben ser iguales. Entonces se debe conectar la señal de reloj a todos los Flip-Flops. Las entradas J y K del Flip-Flop cuya salida es Q_0 , es decir, J_0 y K_0 deben ir conectados a V_{cc} , esto va a permitir que esta salida siempre bascula. Luego se conecta Q_0 a las entradas J_1 y K_1 . La siguiente figura muestra la implementación del contador y los oscilogramas que dan como resultado de su funcionamiento.

Para obtener un contador síncrono de 4 bits, se debe usar 4 Flip-Flops J-K. La implementación es igual que la anterior, es decir que el Flip-Flop cuya salida es Q_2 tiene en sus entradas J_2 y K_2 una AND entre Q_0 y Q_1 . La siguiente figura muestra la implementación del contador y los oscilogramas que dan como resultado de su funcionamiento.

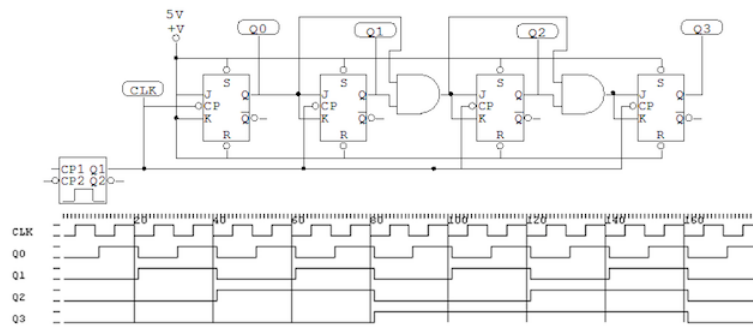


Figura 1: implementación usando Flip-Flops

En los oscilogramas, se puede apreciar mismo comportamiento que el contador síncrono de 4 bits, sin embargo, esta implementación tiene una mejora radical. Todos los Flip-Flops actúan en el mismo instante de tiempo, esto indica que el retardo de propagación de un estado a otro siempre es el mismo sin importar el estado en que se encuentre.

3. Previo

4. Desarrollo

5. Conclusiones