



UNIVERSIDAD NACIONAL  
AUTÓNOMA DE MÉXICO



FACULTAD DE INGENIERÍA

LABORATORIO DE DISEÑO DIGITAL

---

## Reporte de práctica 8

Decodificador utilizando mediana escala de  
integración

---

*Alumno(s):*

Francisco Pablo RODRIGO

*Profesor:*

M.I. Guevara Rodríguez MA. DEL  
SOCORRO

Grupo: 6

Calificación total \_\_\_\_\_

Previo \_\_\_\_\_

Desarrollo \_\_\_\_\_

Conclusiones \_\_\_\_\_

23 de abril de 2019

# 1. Objetivos

## 1.1. General

El alumno diseñará circuitos combinacionales.

## 1.2. Particular

El alumno analizará, diseñará e implementará decodificadores en mediana escala de integración.

# 2. Introducción

Un decodificador es un circuito integrado que genera todos los minitérminos correspondientes a  $n$  entradas. Cada salida corresponde a un minitérmino, empezando con la salida superior que corresponde al minitérmino 0. Como se muestra en la siguiente figura.

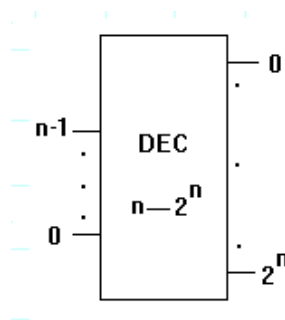


Figura 1: Ejemplo de decodificador

En la práctica, la mayoría de los decodificadores tienen las salidas complementadas indicándolo mediante una pequeña burbuja o círculo en la salida, es decir, el decodificador genera maxitérminos(0) en lugar de minitérminos(1).

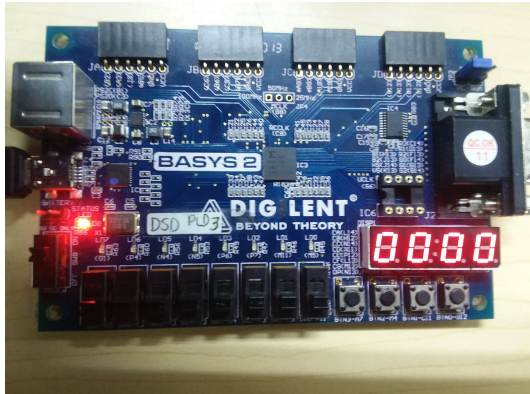
Una de las aplicaciones de un decodificador es la implementación de funciones Booleanas. Una función Booleana de  $n$  variables puede ser implementada fácilmente al unir los minitérminos(maxitérminos) correspondientes a la función utilizando una compuerta OR(NAND).

### 3. Previo

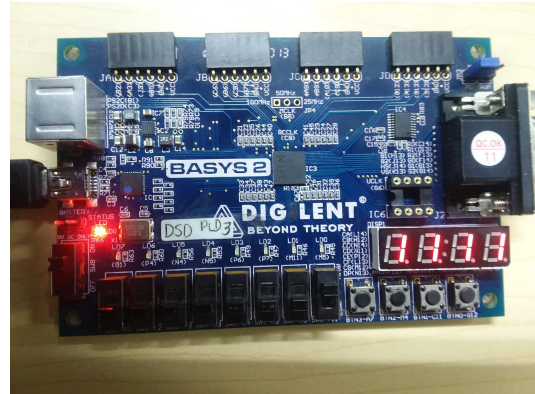
## 4. Desarrollo

Para esta práctica tuvimos que diseñar dos decodificadores de 3x8 e intentamos conectarlos entre ellos de manera que pudieran funcionar como uno solo para que pudieran controlar un display de 7 segmentos.

Para conectarlos hicimos uso de señal *enable* de cada uno de nuestros decodificadores.

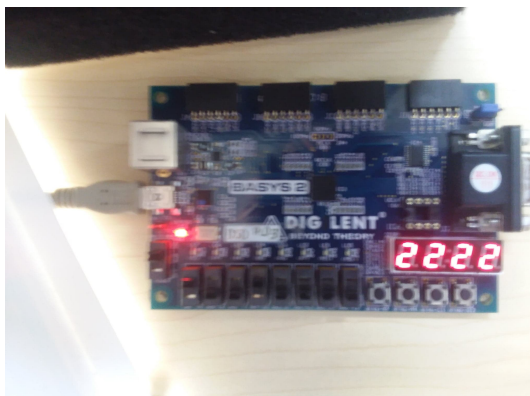


(a) Cero

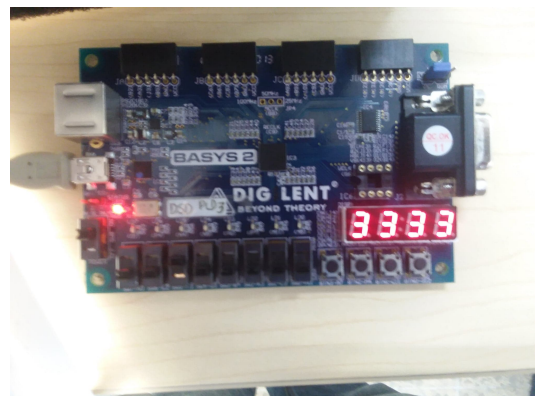


(b) Uno

Figura 2: Display de 7 segmento controlado por un decodificador

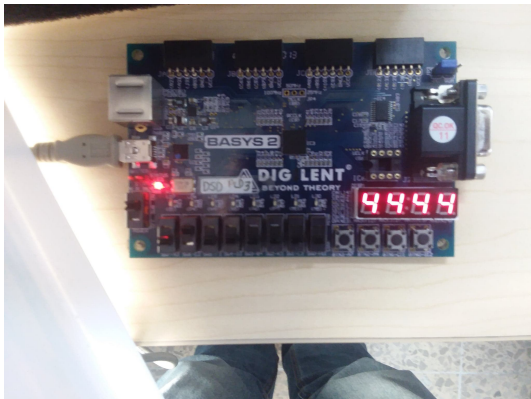


(a) Dos

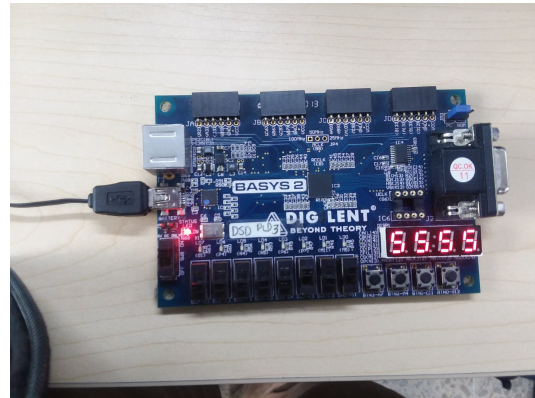


(b) Tres

Figura 3: Display de 7 segmento controlado por un decodificador

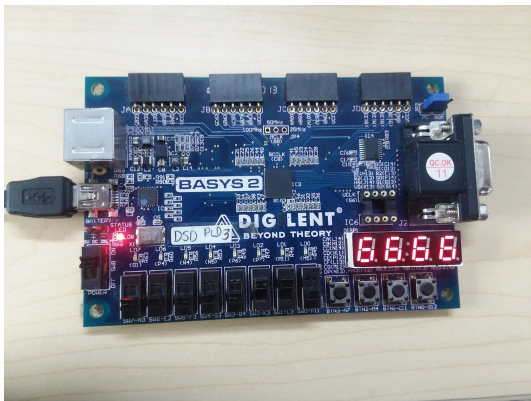


(a) Cuatro

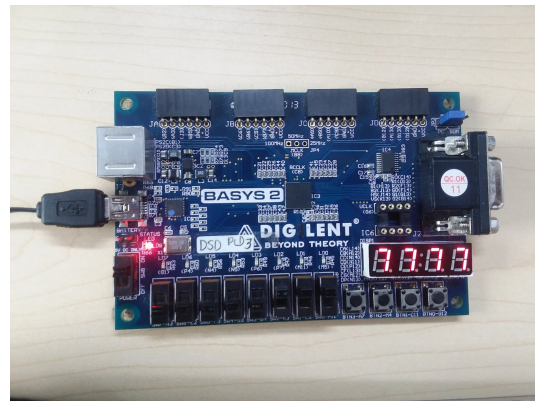


(b) Cinco

Figura 4: Display de 7 segmento controlado por un decodificador

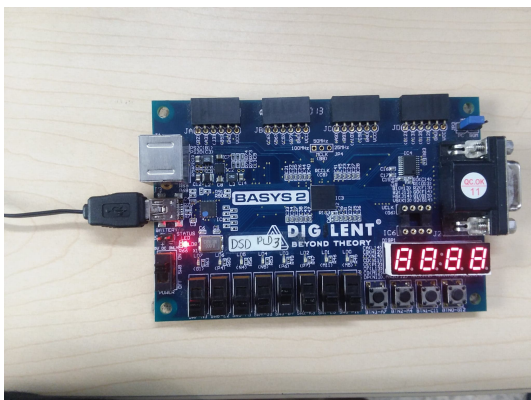


(a) Seis



(b) Siete

Figura 5: Display de 7 segmento controlado por un decodificador



(a) Ocho



(b) Nueve

Figura 6: Display de 7 segmento controlado por un decodificador

## 5. Conclusiones

Observamos que se puede se puede representar cualquier función booleana, para este caso, el código de 7 segmentos. Dicha función booleana puede ser representada con 1 decodificador de 4x16 pero para hacer más interesante la práctica demostramos que se puede controlar el display con **dos decodificadores** de 3x8 con señal *enable*.

Para la implementación de este circuito en VHDL usamos el diseño esquemático pero antes tuvimos que crear en código VHDL los decodificadores de 3x8, para ello simplemente utilización la función de minitérminos.