

Universidad Nacional Autónoma de México



FACULTAD DE INGENIERÍA

Laboratorio de Dispositivos y circuitos electrónicos

Reporte de práctica 10

Transistor de efecto de campo (FET) Caracterización

Alumno(s): Francisco Pablo Rodrigo	Profesor: M.I. Guevara Rodríguez MA. DEL SOCORRO
Grupo: 8	
	Calificación total
	Previo
	Desarrollo
	Conclusiones

1. Objetivos

1.1. General

Analizar, diseñar circuitos amplificadores de una etapa con transistores de efecto de campo (FET).

1.2. Particular

Analizar, simular y caracterizar un FET, para identificar cada una de sus regiones de operación.

2. Introducción

El JFET (transistor de efecto de campo de unión) es un tipo de FET que opera con una unión pn polarizada en inversa para contral corriente en un canal. Según su estructura, los JFET caen dentro de dos categorías, de canal n o de canal p.

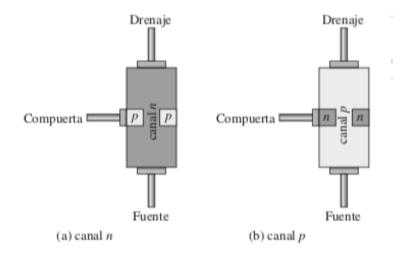


Figura 1: Representación de un FET

En la figura observamos que cada extremo del canal n tiene una terminal; el **drenaje** se encuentra en el extremo superior de la **fuente** en el inferior. Se difunden dos regiones tipo p en el material tipo n para formar un **canal** y ambos tipos de regiones p se conectan a la terminal de la **compuerta**.

3. Previo

3.1. Curva de corriente de drenaje contra voltaje compuerta-fuente

La curva de transconductancia del JFET es una gráfica que relaciona el V_{GS} con el I_D

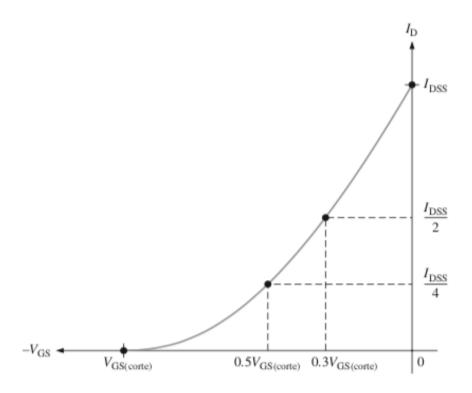


Figura 2: Relación de VGS con ID

3.2. Curva de corriente de drenaje contra voltaje drenaje-fuente

A continuación se presentan las curvas características del drenaje de JFET

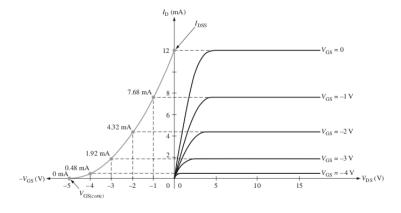


Figura 3: Familia de curvas de caracteristica del denaje

4. Desarrollo

Debido a que no hemos visto el funcionamiento de los FET en nuestras clases de teoría tuvimos que empezar con lo básico del FET que fue hacer $V_G=0$

, una vez que hicimos esto obtuvimos los siguientes valores para 5,10 y 15 Volts en el voltaje V_{DD}

$$V_{DD} = 5V$$

- $I_D = 1.2mA$
- $I_S = 1.2mA$

$$V_{DD} = 10V$$

- $I_D = 3.1 mA$
- $I_S = 3.4mA$

$$V_{DD} = 15V$$

- $I_D = 9.2mA$
- $I_S = 9.1 mA$

Despues de entender que si el voltaje del gate es cero se comprobó que la corriente en drain y en source son practicamente iguales, ahora bien, comprobaremos que a medida que se incrementa el voltaje en el gate la corriente I_D tenderá a disminuir hasta el punto que sea extremadamente pequeña o inclusive, igual a cero.

	VDD=15Vdc		VDD=10Vdc		VDD=5Vdc	
VGS	ID	VDS	ID	VDS	ID	VDS
-1.8	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-1.6	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-1.4	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-1.2	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-1.0	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-0.8	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-0.6	0 mmA	14.9 V	0 mmA	9.9 V	0 mmA	4.99 V
-0.4	22 mmA	14.9 V	14 mmA	9.9 V	1 mmA	4.99 V
-0.2	694 mmA	14.9 V	529 mmA	9.89 V	0.6 mA	4.98 V
0.0	1.8 mA	14.9 V	15. mA	9.89 V	1.2 mA	4.92 V

Figura 4: Tabla experimental del FET

Entonces, podemos usar esta tabla para obtener la curva de caracterización del FET

5. Conclusiones

El transistor de efecto de campo de juntura o unión es un tipo de dispositivo electrónico de tres terminales que puede ser usado como interruptor electrónicamente controlado, amplificador o resistencia controlada por voltaje.

De la misma manera que los BJT, los FET tienen tres regiones de operación y por lo tanto tenemos que tener cuidado de en cual estamos trabajando ya que la región nos dirá como se comportará en transistor y por ende que función realizará.

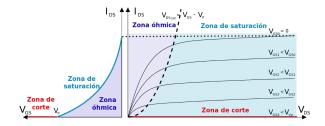


Figura 5: Curva caracteristica del FET

Se puede ver que para un determinado valor de voltaje de la puerta, la corriente es casi constante en un amplio rango de voltajes Fuente-Drenador. Cuando la puerta se hace más negativa, drena los portadores mayoritarios de la gran área de drenaje alrededor de la puerta. Esto reduce el flujo de corriente para un determinado valor de voltaje Fuente-Drenador. Modulando el voltaje de la puerta, se modula el flujo de corriente a través del dispositivo.