



UNIVERSIDAD NACIONAL  
AUTÓNOMA DE MÉXICO



FACULTAD DE INGENIERÍA

LABORATORIO DE DISEÑO DIGITAL

---

## Reporte de práctica 10

### Divisores de tiempo

---

*Alumno(s):*

Francisco Pablo RODRIGO

*Profesor:*

M.I. Guevara Rodríguez MA. DEL

SOCORRO

Grupo: 6

Calificación total \_\_\_\_\_

Previo \_\_\_\_\_

Desarrollo \_\_\_\_\_

Conclusiones \_\_\_\_\_

6 de mayo de 2019

# 1. Objetivos

## 1.1. General

El alumno diseñará circuitos secuenciales.

## 1.2. Particular

Analizar, diseñar, simular e implementar divisores de tiempo.

# 2. Introducción

Los circuitos digitales, a no ser que sean asíncronos, van comandados por un reloj cuya frecuencia puede variar según el tipo de sistema digital del que se trate. Desde microprocesador 6502 que funcionaba con un reloj de 1Mhz hasta los actuales, que funcionan en el orden de los gigahercios, no han pasado ni cuatro décadas. En un sistema digital complejo es habitual que necesitemos obtener diferentes frecuencia de reloj para diferentes subsistemas. Un ejemplo muy claro puede ser el de un reloj digital que tiene que contar los segundos, por lo tanto, necesita un reloj de 1Hz (un pulso por segundo).

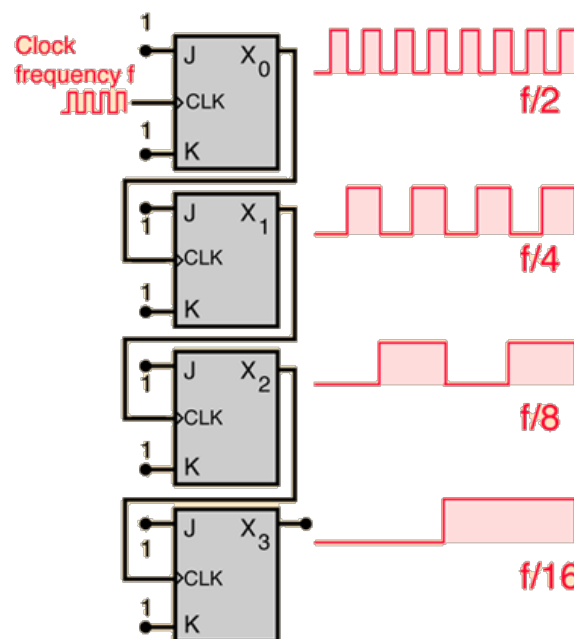


Figura 1: Frecuencias de operación de un reloj

### 3. Previo

## 4. Desarrollo

## 5. Conclusiones