



UNIVERSIDAD NACIONAL
AUTÓNOMA DE MÉXICO



FACULTAD DE INGENIERÍA

LABORATORIO DE DISEÑO DIGITAL

Reporte de práctica 5

Minimización de funciones por mapas de Karnahugh

Alumno(s):

Francisco Pablo RODRIGO

Profesor:

M.I. Guevara Rodríguez MA. DEL
SOCORRO

Grupo: 6

Calificación total _____

Previo _____

Desarrollo _____

Conclusiones _____

18 de marzo de 2019

Índice

1. Objetivos	3
1.1. General	3
1.2. Particular	3
2. Introducción	3
3. Previo	4
4. Desarrollo	5
5. Conclusiones	6

1. Objetivos

1.1. General

El alumno diseñará circuitos combinacionales.

1.2. Particular

El alumno analizará, diseñará e implementará multifunciones, con funciones no especificadas, optimizando las funciones por medio de mapas de karnaugh.

2. Introducción

Un mapa de Karnaugh (también conocido como tabla de Karnaugh o diagrama de Veitch, abreviado como Mapa-K o Mapa-KV) es un diagrama utilizado para la simplificación de funciones algebraicas Booleanas. El mapa de Karnaugh fue inventado en 1953 por Maurice Karnaugh, un físico y matemático de los laboratorios Bell.

El mapa de Karnaugh consiste en una representación bidimensional de la tabla de verdad de la función a simplificar. Puesto que la tabla de verdad de una función de N variables posee $2N$ filas, el mapa K correspondiente debe poseer también $2N$ cuadrados. Las variables de la expresión son ordenadas en función de su peso y siguiendo el código Gray, de manera que sólo una de las variables varía entre celdas adyacentes.

El mapa de Karnaugh se va completando colocando los unos “1” en la celda apropiada, ayudados por la tabla de verdad. Esta agrupación es conocida como minitérminos o minterms y como expresión booleana viene a ser una suma de productos. Usualmente no se escriben los ceros “0” en la tabla, ya que solo se agrupan los unos “1”.

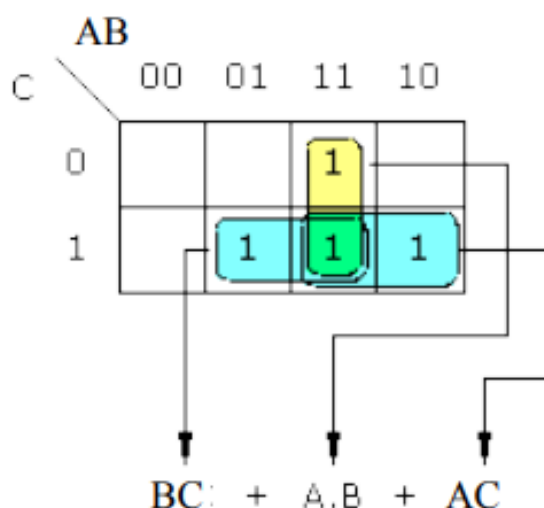
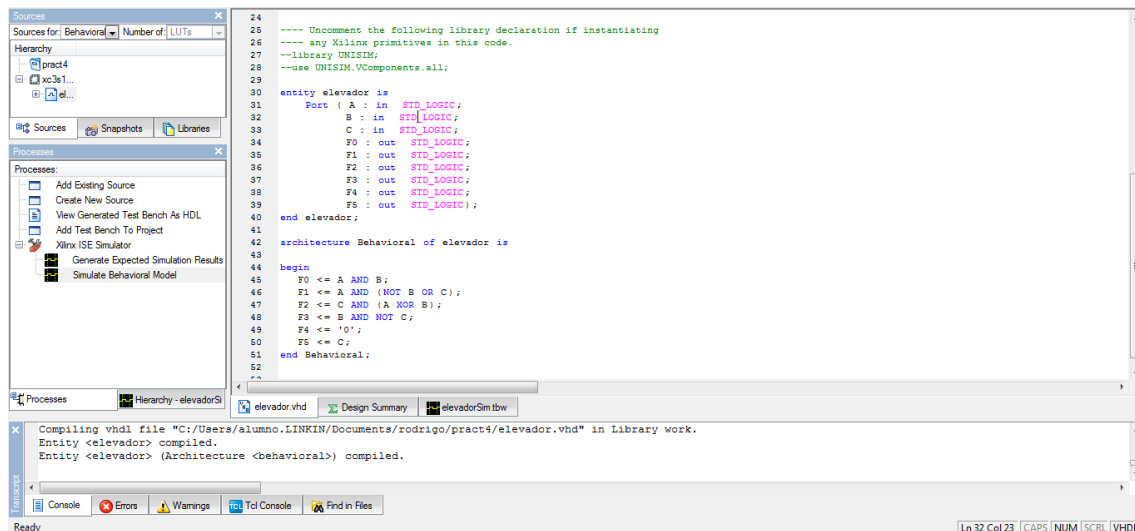


Figura 1: Mapa de Karnaugh para una función de tres variables.

3. Previo

4. Desarrollo

Para realizar un circuito elevador de 3 bits al cuadrado recurrimos al diseño lógico de Xilinx utilizando la sección de código que a mi parecer es más sencillo que arrastrar los componentes, finalmente el código quedó de la siguiente manera.



Comprobamos que el circuito estuviera bien y para ello realizamos la simulación y probamos para diferentes valores como puede verse a continuación.

$$000^2 = 00000$$

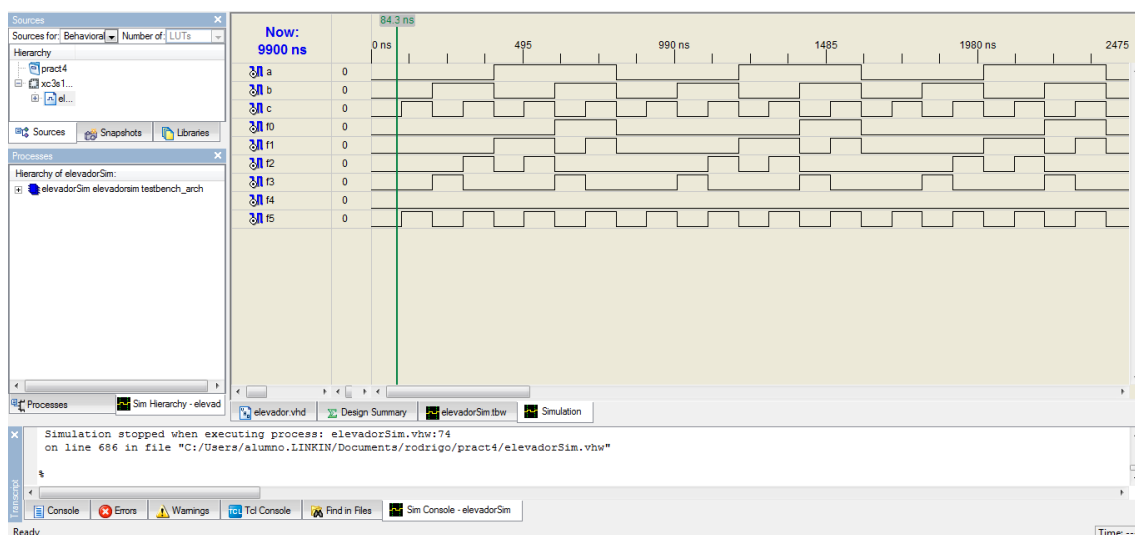


Figura 2: Puede verse que aquí estamos elevando cero al cuadrado y el resultado es cero.

$$001^2 = 000001$$

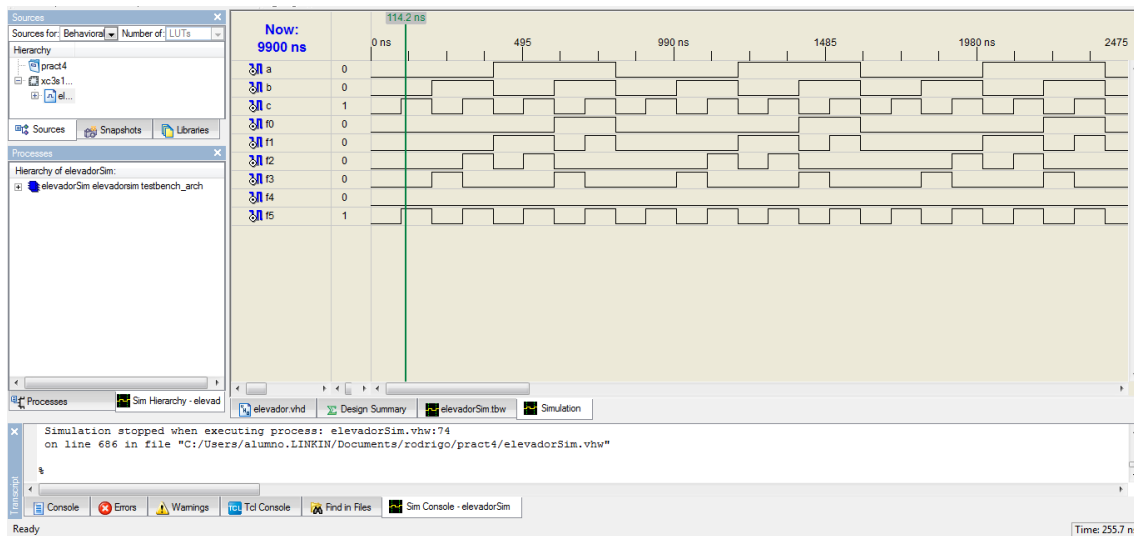


Figura 3: Puede verse que aquí estamos elevando uno al cuadrado y el resultado es uno.

$$111^2 = 110001$$

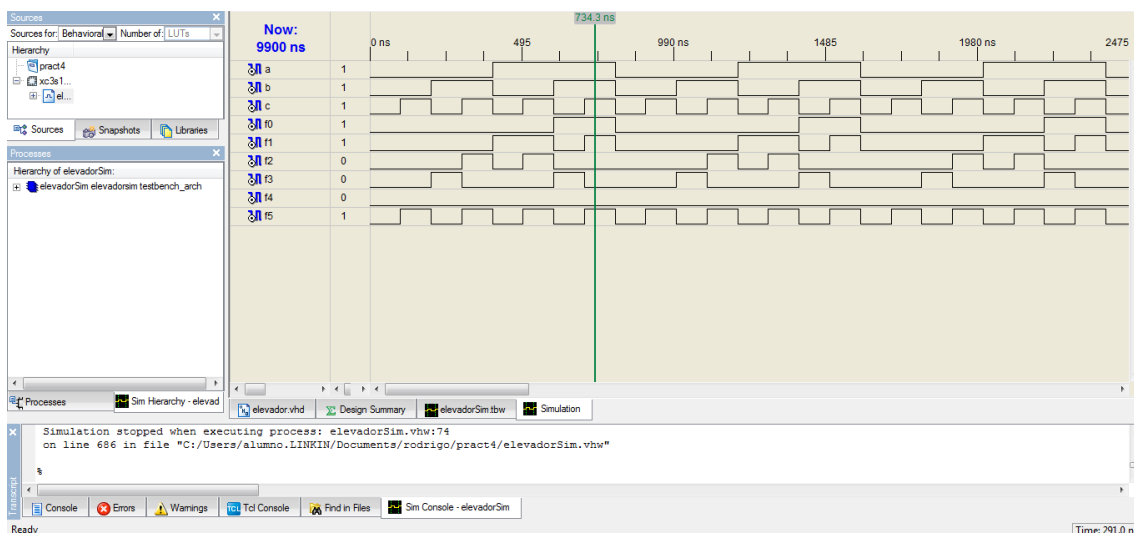


Figura 4: Puede verse que aquí estamos elevando siete al cuadrado y el resultado es 49.

Luego de que la fase de simulación fue exitosa pasamos nuestro diseño a la *Basys2* para ello tuvimos que generar un archivo con extensión *.bit* y posteriormente mediante una programa llamado **Adapt** logramos pasar nuestro circuito a la FPGA.

En la siguiente imagen se puede apreciar a nuestro diseño en funcionamiento. Utilizamos los primeros 6 LEDs y los primeros 3 switches.

5. Conclusiones

Al realizar el diseño del circuito identifique la importancia de saber minimizar con mapas de Karnaugh ya que sino lo hubiera hecho, el número de compuertas a utilizar sería muchísimo

más grande que el que ya tenemos.

Se puede notar que para construir un circuito combinacional que solo puede multiplicar hasta el 7 en decimal o hasta el 111 en binario se llevo 8 compuertas (4 ANDs, 2 NOT, 1 OR y 1 XOR). Quiere decir que para hacer una multiplicación de n por n tendremos que tener muchisimas compuertas, lo cual no es optimo.

Por otra parte, al utilizar el modo de programación del Xilinx observe que es más rápido hacerlo de esa manera en lugar de ir arrastrando componentes y tener unirlos con cuidado.