

Wyższa Szkoła Informatyki Stosowanej i Zarządzania
Wydział Informatyki.
Egzamin z przedmiotu:
Wielodostępne Systemy Operacyjne II.
1-szy termin, czerwiec – lipiec 2001 r.

Imię i nazwisko						nr grupy
1	2	3	4	5	6	SUMA

Zadania egzaminacyjne

Zestaw I

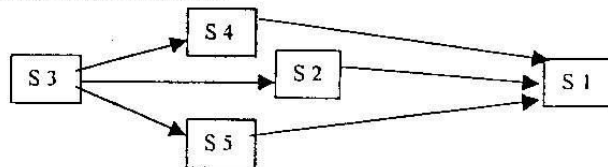
UWAGA: Zadania 1 i 2 mają charakter podstawowy, dopuszczający do dalszej części egzaminu. W przypadku braku odpowiedzi, odpowiedzi nieprawidłowej lub niepełnej – ocena z całego egzaminu jest niedostateczna!, bez względu na rozwiązania dalszych zadań.

Rozwiązania zadań 1 i 2 należy podać na tym formularzu.

1. Co to jest stan bezpieczny systemu przydziału zasobów?

2. Co to jest sekcja krytyczna?

3. Należy rozpatrzyć współbieżne procesy P1, P2, P3, P4, P5. Proces P1 zawiera instrukcję S1, proces P2 instrukcję S2, proces P3 instrukcję S3, proces P4 instrukcję S4 a proces P5 instrukcję S5. Wykorzystując semafory należy podać rozwiązanie zadania synchronizacji polegającego na wykonaniu instrukcji w kolejności określonej na podanym schemacie:



4. Należy rozważyć system złożony z zasobów typu Z1 i typu Z2., dzielonych między cztery procesy P1, P2, P3 i P4. Zasób Z1 ma 2 egz., a Z2 ma 3 egz. Proces P1 potrzebuje 1 egz. Z1 i 1 egz. Z2, Proces P2 potrzebuje 2 egz. Z1 i 1 egz. Z2, P4 potrzebuje dwa egz. Z2, a Proces P3 potrzebuje 2 egz Z1 i 2 egz Z2. Podać dwa różne stany przydziału powodujące blokadę. Podać ciąg stanów umożliwiający uniknięcie blokady.
5. Wieloprocesor ma 4096 procesorów o szybkości 60 MIPS połączonych z pamięcią za pomocą sieci Omega z poczwórnymi przełącznikami. Jakie powinny być czasy przełączenia przełączników, aby zamówienie zdążyło dojść do pamięci i wrócić w jednym cyklu rozkazowym? Należy dokładnie podać sposób rozwiązania i uzasadnienie.
6. Dysponujesz pulą adresów IP a.b.c.48-95. Dokonaj podziału tej puli na trzy podsieci. Podaj IP podsieci, maski, broadcastu, routera i zakresy IP hostów w każdej podsieci.

Wyższa Szkoła Informatyki Stosowanej i Zarządzania
Wydział Informatyki,
Egzamin z przedmiotu:
Wielodostępne Systemy Operacyjne II,
I-szy termin, czerwiec – lipiec 2001 r.

Imię i nazwisko					nr grupy	
1	2	3	4	5	6	SUMA

Zadania egzaminacyjne

Zestaw 2

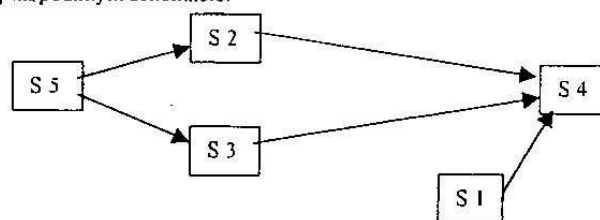
UWAGA: Zadania 1 i 2 mają charakter podstawowy, dopuszczający do dalszej części egzaminu. W przypadku braku odpowiedzi, odpowiedzi nieprawidłowej lub niepełnej – ocena z całego egzaminu jest niedostateczna!, bez względu na rozwiązania dalszych zadań.

Rozwiązania zadań 1 i 2 należy podać na tym formularzu.

1. W jaki sposób zapewnia się spójność pamięci w wieloprocesorach korzystających z pamięci podręcznych?

2. Co to jest semafor?

3. Należy rozpatrzyć współbieżne procesy P1, P2, P3, P4, P5. Proces P1 zawiera instrukcję S1, proces P2 instrukcję S2, proces P3 instrukcję S3, proces P4 instrukcję S4 a proces P5 instrukcję S5. Wykorzystując semafory należy podać rozwiązanie zadania synchronizacji polegającego na wykonaniu instrukcji w kolejności określonej na podanym schemacie:



4. Należy rozważyć system złożony z zasobów typu Z1 i typu Z2., dzielonych między cztery procesy P1, P2, P3 i P4. Zasób Z1 ma 4 egz., a Z2 ma 4 egz. Proces P1 potrzebuje 3 egz. Z1 i 1 egz. Z2. Proces P2 potrzebuje 1 egz. Z1 i 1 egz. Z2, P4 potrzebuje dwa egz. Z2, a Proces P3 potrzebuje 2 egz. Z1 i 3 egz Z2. Podać dwa różne stany przydziału powodujące blokadę. Podać ciąg stanów umożliwiający uniknięcie blokady.
5. Wieloprocessor ma 8192 procesorów połączonych z pamięcią za pomocą sieci Omega z poczwórnymi przełącznikami. Czas dokonania przełączeń jednego przełącznika wynosi 0,4 ns. Jak szybko mogą być procesory, aby zamówienie zdążyło dojść do pamięci i wrócić w jednym cyklu rozkazowym? Odpowiedź należy podać w liczbie MIPS, prezentując również sposób obliczenia.
6. Dysponujesz pulą adresów IP a.b.c.96-143. Dokonaj podziału tej puli na trzy podsieci. Podaj IP podsieci, maski, broadcastu, routera i zakresy IP hostów w każdej podsieci.

Wyższa Szkoła Informatyki Stosowanej i Zarządzania
Wydział Informatyki,
Egzamin z przedmiotu:
Wielodostępne Systemy Operacyjne II,
I-szy termin, czerwiec – lipiec 2001 r.

Imię i nazwisko						nr grupy
1	2	3	4	5	6	SUMA

Zadania egzaminacyjne

Zestaw 3

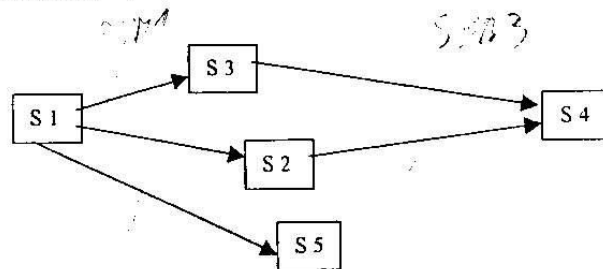
UWAGA: Zadania 1 i 2 mają charakter podstawowy, dopuszczający do dalszej części egzaminu. W przypadku braku odpowiedzi, odpowiedzi nieprawidłowej lub niepełnej – ocena z całego egzaminu jest niedostateczna!, bez względu na rozwiązania dalszych zadań.

Rozwiązania zadań 1 i 2 należy podać na tym formularzu.

1. Czym różni się wieloprocesor od multikomputera?

2. Co to jest stan blokady (zakleszczenia) procesów?

3. Należy rozpatrzyć współbieżne procesy P1, P2, P3, P4, P5. Proces P1 zawiera instrukcję S1, proces P2 instrukcję S2, proces P3 instrukcję S3, proces P4 instrukcję S4 a proces P5 instrukcję S5. Wykorzystując semafory należy podać rozwiązanie zadania synchronizacji polegającego na wykonaniu instrukcji w kolejności określonej na podanym schemacie:



4. Należy rozważyć system złożony z zasobów typu Z1 i typu Z2., dzielonych między cztery procesy P1, P2, P3 i P4. Zasób Z1 ma 4 egz., a Z2 ma 3 egz. Proces P1 potrzebuje 3 egz. Z1 i 1 egz. Z2. Procesy P2 i P4 potrzebują po dwa egz. Z2, a Proces P3 potrzebuje 3 egz Z1 i 2 egz Z2. Podać dwa różne stany przydziału powodujące blokadę. Podać ciąg stanów umożliwiający uniknięcie blokady.
5. Wieloprocessor ma 4096 procesorów o prędkości 80 MIPS połączonych z pamięcią za pomocą sieci Omega z poczwórnymi przełącznikami. Jakie powinny być czasy przełączenia przełączników, aby zamówienie zdążyło dojść do pamięci i wrócić w jednym cyklu rozkazowym? Należy dokładnie podać sposób rozwiązania i uzasadnienie.
6. Dysponujesz pulą adresów IP a.b.c. 144-191. Dokonaj podziału tej puli na trzy podsieci. Podaj IP podsieci, maski, broadcastu, routera i zakresy IP hostów w każdej podsieci.

Imię i nazwisko	nr grupy
-----------------	----------

1	2	3	4	5	6	SUMA

Zadania egzaminacyjne

Zestaw 4

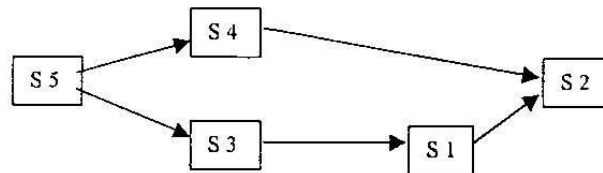
UWAGA: Zadania 1 i 2 mają charakter podstawowy, dopuszczający do dalszej części egzaminu. W przypadku braku odpowiedzi, odpowiedzi nieprawidłowej lub niepełnej – ocena z całego egzaminu jest niedostateczna!, bez względu na rozwiązania dalszych zadań.

Rozwiązania zadań 1 i 2 należy podać na tym formularzu.

- ### 1. Czym różni się połączenie szynowe od połączenia przelączanego?

- 2. Jakie są warunki konieczne wystąpienia blokady (zakleszczenia) procesów?**

3. Należy rozpatrzyć współbieżne procesy P1, P2, P3, P4, P5. Proces P1 zawiera instrukcję S1, proces P2 instrukcję S2, proces P3 instrukcję S3, proces P4 instrukcję S4 a proces P5 instrukcję S5. Wykorzystując semafore należy podać rozwiązanie zadania synchronizacji polegającego na wykonaniu instrukcji w kolejności określonej na podanym schemacie:



4. Należy rozważyć system złożony z zasobów typu Z1 i typu Z2., dzielonych między cztery procesy P1, P2, P3 i P4. Zasób Z1 ma 3 egz., a Z2 ma 4 egz. Proces P1 potrzebuje 2 egz. Z1 i 2 egz. Z2, Proces P2 potrzebuje 1 egz. Z1 i 1 egz. Z2, P4 potrzebuje 1 egz. Z2, a Proces P3 potrzebuje 1 egz. Z1 i 2 egz. Z2. Podać stan przydziału powodujący blokadę. Podać ciąg stanów umożliwiający uniknięcie blokady.
5. Wieloprocessor ma 8192 procesorów połączonych z pamięcią za pomocą sieci Omega z poczwórnymi przełącznikami. Czas dokonania przełączeń jednego przełącznika wynosi 0,6ns. Jak szybko mogą być procesory, aby zamówienie zdążyło dojść do pamięci i wrócić w jednym cyklu rozkazowym? Odpowiedź należy podać w liczbie MIPS, prezentując również sposób obliczenia.
6. Dysponujesz pulą adresów IP a.b.c.192-239. Dokonaj podziału tej puli na trzy podsieci. Podaj IP podsieci, maski, broadcastu, routera i zakresy IP hostów w każdej podsieci.

Wyższa Szkoła Informatyki Stosowanej i Zarządzania
Wydział Informatyki,
Egzamin z przedmiotu:
Wielodostępne Systemy Operacyjne II,
I-szy termin, czerwiec – lipiec 2001 r.

Imię i nazwisko					nr grupy	
1	2	3	4	5	6	SUMA
						*

Zadania egzaminacyjne

Zestaw 5

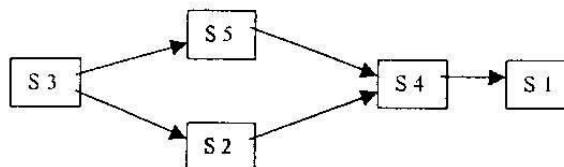
UWAGA: Zadania 1 i 2 mają charakter podstawowy, dopuszczający do dalszej części egzaminu. W przypadku braku odpowiedzi, odpowiedzi nieprawidłowej lub niepełnej – ocena z całego egzaminu jest niedostateczna!, bez względu na rozwiązania dalszych zadań.

Rozwiązania zadań 1 i 2 należy podać na tym formularzu.

1. Co to jest dostępność systemu?

2. Jakie są warunki prawidłowego rozwiązania problemu sekcji krytycznej?

3. Należy rozpatrzyć współbieżne procesy P1, P2, P3, P4, P5. Proces P1 zawiera instrukcję S1, proces P2 instrukcję S2, proces P3 instrukcję S3, proces P4 instrukcję S4 a proces P5 instrukcję S5. Wykorzystując semafore należy podać rozwiązanie zadania synchronizacji polegającego na tym, że instrukcja S1 wykona się po instrukcji S4, a ta po instrukcji S5 i po instrukcji S2. Instrukcja S5 powinna wykonać się po instrukcji S3, podobnie – instrukcja S2 powinna wykonać się po instrukcji S3. Natomiast nie należy synchronizować kolejności wykonania instrukcji S5 i S2 między sobą! Schemat kolejności wykonania instrukcji:



4. Należy rozważyć system złożony z pięciu zasobów tego samego typu, dzielonych między cztery procesy P1, P2, P3 i P4. Proces P1 potrzebuje cztery zasoby, Procesy P2 i P4 potrzebują po dwa zasoby, a Proces P3 potrzebuje 1 zasób. Podać stan przydziału powodujący blokadę. Podać ciąg stanów umożliwiający uniknięcie blokady.
5. Wieloprocesor ma 8192 procesorów o szybkości 250 MIPS połączonych z pamięcią za pomocą sieci Omega z poczwórnymi przełącznikami. Jakie powinny być czasy przełączenia przełączników, aby zamówienie zdążyło dojść do pamięci i wrócić w jednym cyklu rozkazowym? Należy dokładnie podać sposób rozwiązania i uzasadnienie
6. Dysponujesz pulą adresów IP a.b.c.32-87. Dokonaj podziału tej puli na trzy podsieci. Podaj IP podsieci, maski, broadcastu, routera i zakresy IP hostów w każdej podsieci..

Wyższa Szkoła Informatyki Stosowanej i Zarządzania
Wydział Informatyki,
Egzamin z przedmiotu:
Wielodostępne Systemy Operacyjne II,
1-szy termin, czerwiec – lipiec 2001 r.

Imię i nazwisko						nr grupy
1	2	3	4	5	6	SUMA

Zadania egzaminacyjne

Zestaw 6

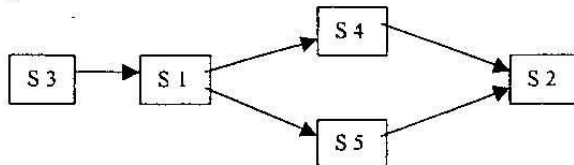
UWAGA: Zadania 1 i 2 mają charakter podstawowy, dopuszczający do dalszej części egzaminu. W przypadku braku odpowiedzi, odpowiedzi nieprawidłowej lub niepełnej – ocena z całego egzaminu jest niedostateczna!, bez względu na rozwiązania dalszych zadań.

Rozwiązania zadań 1 i 2 należy podać na tym formularzu.

1. Co oznacza pojęcie przezroczystości w systemach rozproszonych?

2. Czym różnią się metody zapobiegania od metod unikania blokady (zakleszczenia) procesów?

3. Należy rozpatrzyć współbieżne procesy P1, P2, P3, P4, P5. Proces P1 zawiera instrukcję S1, proces P2 instrukcję S2, proces P3 instrukcję S3, proces P4 instrukcję S4 a proces P5 instrukcję S5. Wykorzystując semafory należy podać rozwiązanie zadania synchronizacji polegającego na tym, że instrukcja S2 wykona się po instrukcji S5 i po instrukcji S4. Instrukcja S5 powinna wykonać się po instrukcji S1, podobnie – instrukcja S4 powinna wykonać się po instrukcji S1, a ta po instrukcji S3. Natomiast nie należy synchronizować kolejności wykonania instrukcji S5 i S4 między sobą! Schemat kolejności wykonania instrukcji:



4. Należy rozważyć system złożony z czterech zasobów tego samego typu, dzielonych między cztery procesy P1, P2, P3 i P4. Proces P4 potrzebuje trzy zasoby, Procesy P3 i P1 potrzebują po dwa zasoby, a Proces P2 potrzebuje 1 zasób. Podać stan przydziału powodujący blokadę. Podać ciąg stanów umożliwiający uniknięcie blokady.
5. Wieloprocessor ma 8192 procesorów połączonych z pamięcią za pomocą sieci Omega z poczwórnymi przełącznikami. Czas dokonania przełączeń jednego przełącznika wynosi 0,3ns. Jak szybko mogą być procesory, aby zamówienie zdążyło dojść do pamięci i wrócić w jednym cyklu rozkazowym? Odpowiedź należy podać w liczbie MIPS, prezentując również sposób obliczenia.
6. Dysponujesz pulą adresów IP a.b.c.88-143. Dokonaj podziału tej puli na trzy podsieci. Podaj IP podsieci, maski, broadcastu, routera i zakresy IP hostów w każdej podsieci.