Organizacja i Architektura Komputerów – egzamin końcowy

I. Zaznacz prawidłową odpowiedź (tylko jedna jest prawidłowa):

- 1. Czteroetapowe przetwarzanie potoku dwóch niezależnych, symetrycznych strumieni o łącznej liczbie 10 instrukcji wymaga:
 - a. 80 cykli procesora
 - b. 13 cykli procesora
 - c. 14 cykli procesora
 - d. 40 cykli procesora
- 2. Adresowanie pośrednie:
 - a. wymaga dwóch dostępów do pamięci
 - b. jest wykorzystywane w architekturach RISC
 - c. wymaga stałej długości rozkazu
 - d. może być zrealizowane jako adresowanie z rejestrem podstawowym
- 3. Instrukcje AVX-512:
 - a. są instrukcjami wykorzystywanymi do realizacji szyfrowania blokowego
 - b. wymagają dwóch poziomów pamięci podręcznej
 - c. wykorzystują 256-bitowe rejestry XMM
 - d. służą do wykonywania operacji na wektorach liczb rzeczywistych
- 4. Ile bajtów potrzeba, aby zapisać w pamięci liczbę 70000:
 - a. 1B
 - b. 2B
 - c. 4B
 - d. 8B
- 5. Przerwa wydajnościowa:
 - a. Związana jest z architekturami wielordzeniowymi
 - b. Była główną przyczyną rozwoju szybkich dysków magnetycznych
 - c. Określa zależności szybkości między pamięcią i procesorem
 - d. Jest zjawiskiem o charakterze zanikającym
- 6. Wynikiem rotacji w prawo o 3 bity liczby -57 jest:
 - a. -6
 - b. -8
 - c. -10
 - d. -12
- 7. W jaki sposób najszybciej wyzerować wartość rejestru:
 - a. Wpisać do niego stałą "0".
 - b. Wykorzystać operację logiczną XOR
 - c. Odjąć od niego samego siebie.
 - d. Wykorzystać operację NOP.
- 8. Zgodnie z normą IEEE 754 zerowy wykładnik oraz niezerowy ułamek oznacza:
 - a. Zero dodatnie
 - b. Nie-liczbę (Not-a-Number)
 - c. Liczbę zdenormalizowaną
 - d. Niedomiar ujemny

- 9. Liczba całkowita bez znaku w reprezentacji szesnastkowej o wartości 013E to:
 - a. 284
 - b. 402
 - c. 318
 - d. 296
- 10. System kodowania EBCDIC:
 - a. Ma długość 8 bitów
 - b. Służy do zabezpieczania danych w pamięci operacyjnej
 - c. Jest wykorzystywany do komunikacji między procesorem i pamięcią główną
 - d. Jest synonimem dla kodu ASCII

II. Zaznacz prawidłową odpowiedź (wiele prawidłowych jest możliwych):

- 11. Które elementy procesora odpowiadają za zamianę adresu logicznego na fizyczny:
 - a. Jednostka generacji adresów
 - b. Jednostka przewidywania rozgałęzień
 - c. Jednostka zarządzania pamięcią
 - d. Pamięć podręczna
- 12. Które cechy charakteryzują architektury RISC:
 - a. Duża liczba rejestrów
 - b. Mikroprogramowalna jednostka sterująca
 - c. Stała długość rozkazów maszynowych
 - d. Duża liczba trybów adresowania
- 13. Pamięć podręczna pierwszego poziomu we współczesnych procesorach ogólnego przeznaczenia:
 - a. Jest podzielona na część dla rozkazów i danych
 - b. Jest bezpośrednio połączona z pamięcią 2. poziomu
 - c. Ma rozmiar o rząd wielkości mniejszy niż pamięć podręczna drugiego poziomu
 - d. Zawiera bufor TLB
- 14. Jakie rodzaje rejestrów mogą występować w systemie komputerowym:
 - a. sterujące
 - b. danych
 - c. stanu
 - d. wskaźnikowe
- 15. Które rodzaje danych w komputerze są liczbami całkowitymi ze znakiem:
 - a. Skala indeksowania
 - b. deskryptory segmentów
 - c. selektory segmentów
 - d. wartości przesunięcia
- 16. Wywoływanie procedury:
 - a. Jest rozgałęzieniem warunkowym
 - b. Powoduje modyfikację zawartości stosu
 - c. Wykonywane jest podczas obsługi przerwań
 - d. Wymaga modyfikacji wskaźnika bazowego
- 17. Operacja mnożenia liczb rzeczywistych:
 - a. Wykorzystuje jednostki zmiennoprzecinkowe
 - b. Jest możliwa bez użycia jednostek zmiennoprzecinkowych
 - c. Jest łatwiejsza w realizacji od dodawania takich liczb
 - d. Wymaga rejestrów o długości co najmniej 16 bitów

- 18. Jakie są ograniczenia związane z ciągłą miniaturyzacją układów elektronicznych w procesorze:
 - a. Wydzielanie coraz większej ilości ciepła
 - b. Bariera związana z wielkościami pojedynczych cząstek i atomów
 - c. Ograniczenie prędkości elektronów podróżujących w półprzewodniku
 - d. Nadmierna waga procesora
- 19. Stronicowanie:
 - a. jest metodą zarządzania pamięcią
 - b. umożliwia przydział niespójnych obszarów pamięci procesowi
 - c. jest realizowane tylko w procesorach wielordzeniowych
 - d. jest wspomagane przez specjalizowane rejestry przechowujące adresy początków stron
- 20. Które rodzaje pamięci charakteryzują się dostępem sekwencyjnym do danych:
 - a. streamery
 - b. dyskietki magnetyczne
 - c. dyski magnetooptyczne
 - d. kasety magnetofonowe
- 21. Kompilator:
 - a. tłumaczy kod programu wysokiego poziomu na asembler
 - b. może być wykorzystany do modyfikacji kolejności rozkazów
 - c. może służyć do optymalizacji wykorzystania rejestrów
 - d. zarządza wykorzystaniem pamięci podręcznej
- 22. Magistrala asynchroniczna:
 - a. Wymaga użycia zegara taktującego
 - b. Jest szeregowa
 - c. Wykorzystuje monitoring szyny sterującej
 - d. Wymusza określoną kolejność zdarzeń
- 23. Komórka pamięci SRAM:
 - a. Może zawierać sześć tranzystorów
 - b. Musi być odświeżana w celu utrzymania zawartości
 - c. Ma czas dostępu krótszy niż w przypadku komórki pamięci DRAM
 - d. może być wykorzystana do przechowywania systemu BIOS
- 24. Wskaźniki segmentu:
 - a. Są widoczne dla programisty
 - b. Przechowują adres początku segmentu
 - c. Wskazują na adres deskryptora segmentu
 - d. Wchodzą w skład układu sterowania magistralą systemowa
- 25. Współczesny system ogólnego przeznaczenia charakteryzowany jest przez architekturę:
 - a. Princeton
 - b. Harvard
 - c. Von Neumanna
 - d. Zmodyfikowaną Harvard
- 26. Które metody przewidywania rozgałęzień mają charakter statyczny:
 - a. Przewidywanie zawsze następującego rozgałęzienia
 - b. Bity historii
 - c. Tablica historii
 - d. Bufor petli

- 27. Jakie urządzenie wejścia-wyjścia może służyć do realizacji pamięci wirtualnej:
 - a. Napęd optyczny
 - b. Dysk typu SSD
 - c. Karta graficzna
 - d. Karta sieciowa
- 28. Architektura superpotokowa:
 - a. Wymaga wielu jednostek arytmetyczno-logicznych wykonujących rozkazy
 - b. Wymaga podziału cyklu rozkazowego na dużą liczbę etapów
 - c. Wykorzystuje przemianowywanie rejestrów w celu rozwiązywania problemów zależności danych
 - d. Wymaga wydajnej jednostki przewidywania rozgałęzień (BPU)
- 29. Komunikacja procesora z urządzeniami wejścia-wyjścia:
 - a. Wymaga specjalizowanych instrukcji maszynowych
 - b. Wymaga identyfikacji urządzeń za pomocą adresów
 - c. Jest realizowana za pomocą specjalizowanej jednostki adresowej
 - d. Jest realizowana w sposób pośredni, za pomocą sterowników sprzętowych
- 30. Które komputery nie należą do grupy ogólnego przeznaczenia:
 - a. Komputery typu midrange
 - b. mikrokontrolery
 - c. komputery kwantowe
 - d. komputery w architekturze AMD64

III. Pytania otwarte:

- 1. System komputerowy ma dwa poziomy pamięci: pierwszy (pamięć podręczna) o czasie dostępu 1 ns oraz drugi (pamięć główna) o czasie dostępu 20 ns. Jaki będzie średni czas dostępu do pamięci, jeśli współczynnik trafień wynosi 80 procent? Odpowiedź uzasadnić (3 pkt.)
- 2. Wyrazić liczbę -8¹/₄ w 32-bitowym formacie zmiennopozycyjnym IEEE 754 (3 pkt.)
- 3. Dwie liczby dwubajtowe 17A4h oraz C738h zostały zapisane w sąsiednich lokacjach pamięci na komputerze o architekturze, odpowiednio, cienko- i grubokońcowej. Pokaż rozmieszczenie poszczególnych bajtów w pamięci przy założeniu, że pierwszym adresem jest 22A8h (3 pkt.)
- 4. Zaprojektuj kod korekcyjny Hamminga do wykrywania błędów w słowie 16-bitowym. Narysuj tablicę ilustrującą pozycję każdego bitu danych oraz bitu kontrolnego. Zaprojektuj operacje logiczne do obliczania wartości bitów kontrolnych na podstawie bitów danych (4 p.)
- 5. W systemie komputerowym zastosowano mechanizm stronicowania, w którym rozmiar ramki wynosi 8kB. Do pamięci załadowano program o wielkości 30kB.
 - a. Pokazać wygląd tablicy stron tego programu
 - b. Jaki jest stopień fragmentacji wewnętrznej w tym rozwiązaniu?
 - c. Zakładając obecność bufora TLB oraz że zawartość wybranej strony to wyłącznie 4-bajtowe instrukcje bez rozgałęzień, jaki będzie współczynnik trafień w przypadku tej strony?
 - d. Do czego służy technologia Physical Address Extension (PAE)? (4 pkt.)
- 6. 24-bitowy adres fizyczny w pamięci ma wartość 16A39C. Podać wartość znacznika, sekcji i numeru bajta w wierszu, jeżeli mają one długość, odpowiednio, 15, 7 i 2 bity. Ile wierszy zawiera jedna sekcja? Ile słów zawiera jeden wiersz? (3 p.)