

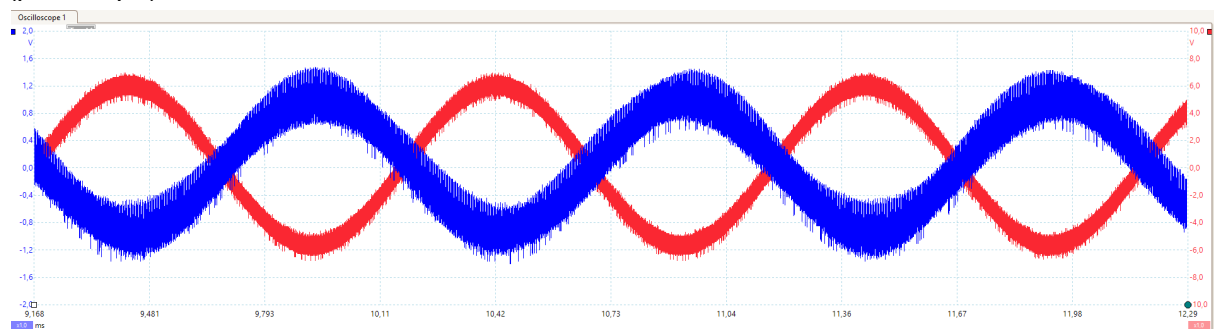
RIVALLAN Gurvan
LE BRUN Leo

La méthode suivie pour tester et valider la chaîne d'acquisition une fois l'IP PMODI2S2_user implémentée dans le FPGA et utilisant le module externe PMODI2S2

Notre protocole d'implémentation du code VHDL dans la carte nexus 3 :

- > fichier de contrainte pour savoir où brancher les pins pmodI2S2
- > synthèse du programme
- > placement/routage
- > génération du bit stream
- > implémentation du bit stream dans le fpga, grâce au logiciel adept

Comme test nous avons en entrée une video youtube. En sortie, des haut parleurs.
Nous entendons bien le son avec la voix gauche et droite .
Nous avons ensuite analyser les signaux digitaux grâce à l'oscillateur numérique (picoSCOPE)



Nous pouvons apercevoir en rouge notre signal d'entrée. En bleu, notre signal de sortie.

Nous avons aussi ajouté des lecteurs sur les bus , le vecteurs de sortie , la clock ... Afin de superviser les données envoyées et reçues.

