

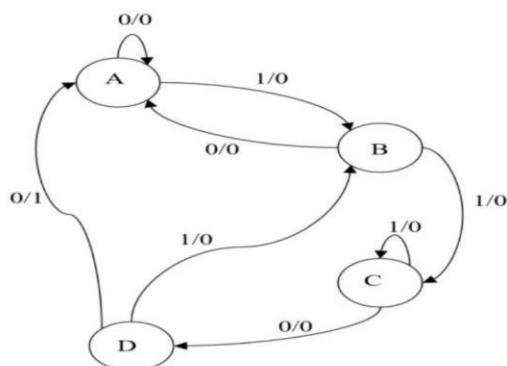
به نام خدا

## تمرین ۷ مدارهای منطقی

چمران معینی

۹۹۳۱۰۵۳

۱. با استفاده از فلیپ‌فلاپ‌های JK مداری طراحی کنید که دیاگرام حالت زیر را پیاده‌سازی کند و مدار حاصل را رسم کنید. برای کدگذاری حالات از ترتیب باینری (binary encoding) از A تا D استفاده کنید. (۳۰ نمره)



حالات A, B, C, D را به ترتیب 00, 01, 10, 11 کدگذاری می‌کنیم.

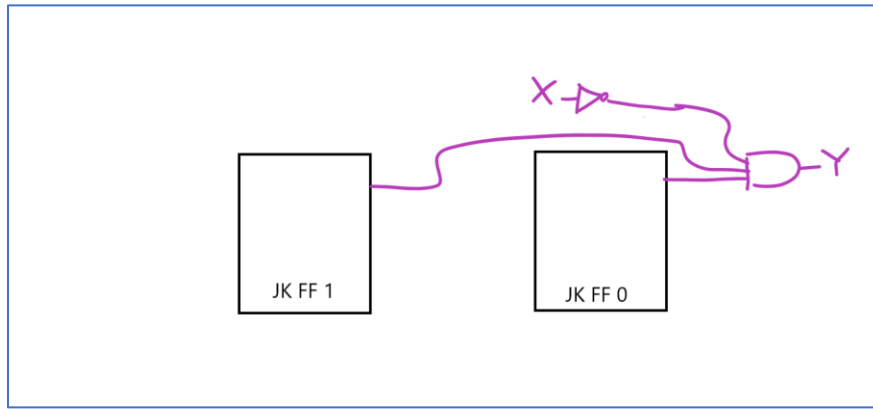
S	X	S+	Y
00	0	00	0
	1	01	0
01	0	00	0
	1	10	0
10	0	11	0
	1	10	0
11	0	00	1
	1	01	0

حال از یک طرف شروع به سرم مدارمان می‌کنیم.

از طرفی می‌بینیم که خروجی تنها در یک حالت ۱ است، پس به سادگی می‌فهمیم:

$$Y = S_1 S_0 X'$$

می‌توانیم گوشه‌ای از مدار را براساس این معادله رسم کنیم:



حالا باید ورودی فلیپ‌فلاپ‌ها را مشخص کنیم.

در مجموع چهار ورودی داریم. ورودی‌های FF0 را J0 و K0 می‌نامیم و ورودی‌های FF1 را J1 و K1 می‌نامیم و خروجی آن‌ها را هم S0 و S1 می‌نامیم. سپس برای هر یک از این ورودی‌ها، یک جدول کارنو براساس S و X می‌کشیم تا ببینیم به هر یک از این ورودی‌ها، باید چه مقداری بدهیم.

می‌دانیم که معادله‌ی فلیپ فلاپ JK به این شکل است:

$$(Q^+) = QK' + Q'J$$

برای مثال، در مورد فلیپ فلاپ • می‌توانیم بنویسیم:

$$S_0^+ = S_0K' + S_0'J$$

J0

S \ X	00	01	11	10
0	0	X	X	1
1	1	X	X	0

$$J_0 = XS_1' + X'S_1 = X \text{ xor } S_1$$

K0

S \ X	00	01	11	10
0	X	1	0	X
1	X	1	1	X

$$K_0 = S_1' + X' = X \text{ nand } S_1$$

J1

S \ X	00	01	11	10
0	0	0	X	X
1	0	1	X	X

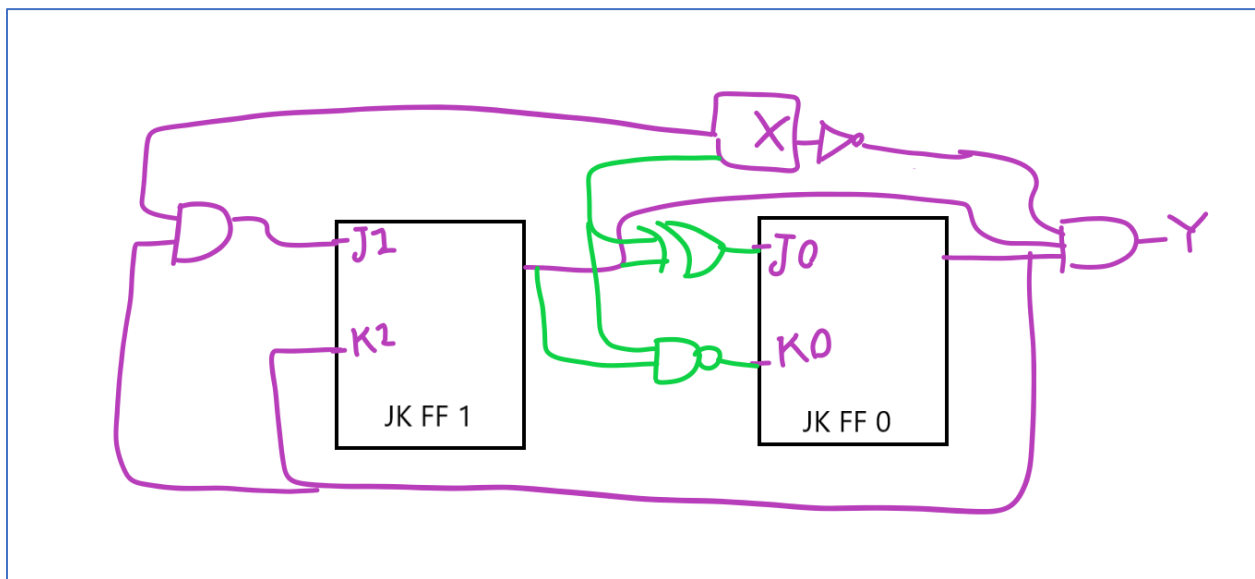
$$J_1 = XS_0$$

K1

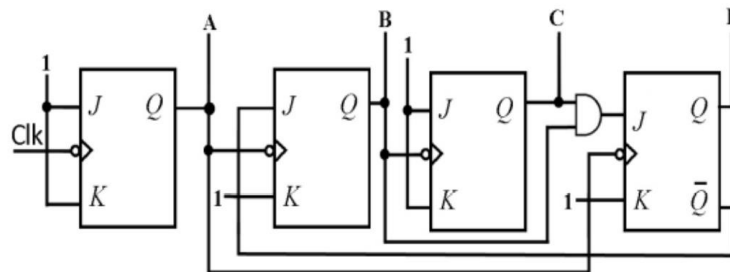
S \ X	00	01	11	10
0	X	X	1	0
1	X	X	1	0

$$K_1 = S_0$$

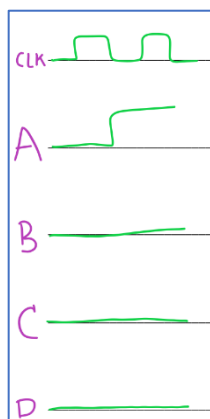
حال براساس مقادیری که پیدا کردیم، می توانیم ورودی های فلیپ فلاپ ها را وصل کنیم:



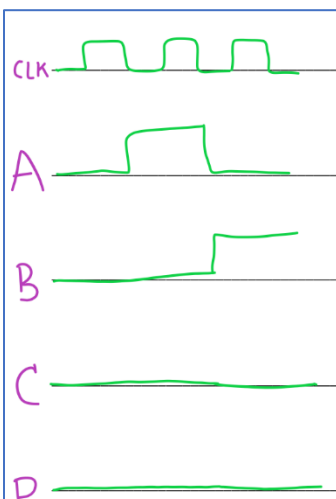
۲. مدار ترتیبی زیر را در حالت  $ABCD=0000$  قرار داده و سپس پالس‌های کلاک را به آن اعمال می‌کنیم. تغییر حالت‌های این مدار را به ترتیب بنویسید. (۲۰ نمره)



ابتدا هر چهار متغیرمان صفر هستند. از چپ شروع می‌کنیم و یکی یکی فلیپ‌فلاپ‌ها را در این حالت بررسی می‌کنیم.



اولین فلیپ‌فلاپ، که هر دو ورودی آن ۱ است، همواره در حالت **toggle** قرار دارد، یعنی با هر کلاک خوردن، خروجی آن تغییر می‌کند، پس با اولین لبه‌ی پایین‌رونده‌ی کلاک، مقدار A برابر با یک خواهد شد. این تغییر، باعث ایجاد یک لبه‌ی بالا‌رونده در کلاک فلیپ‌فلاپ دوم و چهارم خواهد بود، که چون همه‌ی فلیپ‌فلاپ‌ها به لبه‌ی پائین‌رونده حساس هستند، هیچ تغییری در آن‌ها ایجاد نخواهد شد. پس از ۰۰۰۰ به ۱۰۰۰ تغییر خواهیم داشت و نمودار به شکل مقابل خواهد بود:

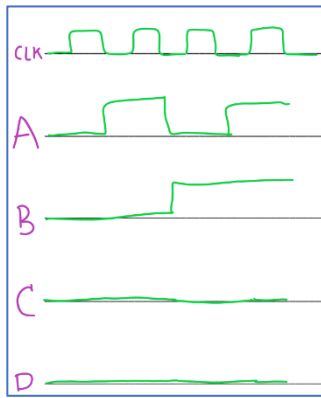


با رسیدن به لبه‌ی پائین‌رونده‌ی بعدی کلاک، مقدار A دوباره تغییر می‌کند و برابر با ۰ می‌شود.

به طور کلی می‌پذیریم که مقدار A در تمام لبه‌های پائین‌رونده، تغییر خواهد کرد.

هنگامی که A از ۱ به ۰ تغییر می‌کند، ورودی کلاک در فلیپ‌فلاپ دوم و چهارم هم در لبه‌ی پایین‌رونده‌ی خود قرار می‌گیرند. در نتیجه خروجی فلیپ‌فلاپ دوم که JK آن 11 است هم، از صفر به یک تغییر می‌کند. به این ترتیب کلاک فلیپ‌فلاپ سوم، در لبه‌ی بالا‌رونده‌ی خود خواهد بود و خروجی‌اش تغییری نمی‌کند.

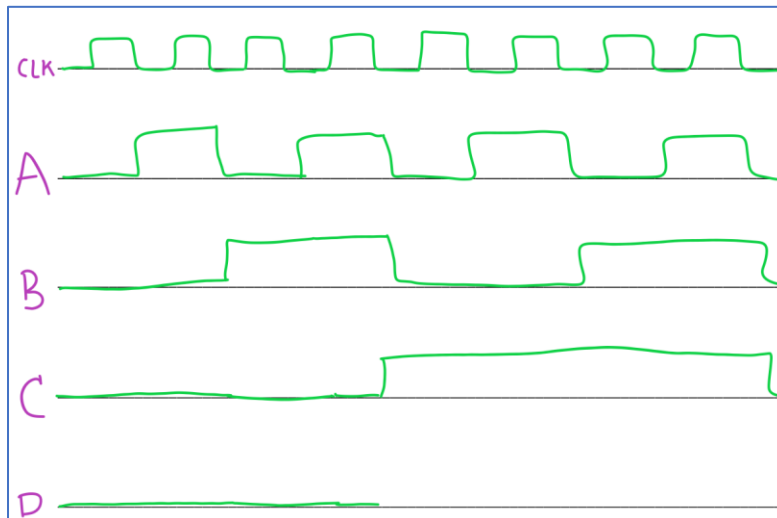
به سراغ چهارمین فلیپ‌فلاپ می‌رویم. چون همچنان C برابر با صفر است، J نیز در آن صفر خواهد بود و K برابر با یک است، پس در حالت RESET قرار دارد و خروجی صفر می‌دهد. پس از ۱۰۰۰ به ۰۱۰۰ تغییر خواهیم داشت و نمودار به شکل مقابل خواهد بود:



در لبه‌ی پائین رونده‌ی بعدی، مقدار A دوباره برابر با ۰ می‌شود، پس تغییری در فلیپ‌فلاپ دوم و چهارم نداریم. در خروجی فلیپ‌فلاپ سوم هم تا زمانی که به لبه‌ی پائین‌رونده نرسیده باشد، تغییری نداریم. پس از ۰۱۰۰ به ۱۱۰۰ تغییر خواهیم داشت و نمودار به شکل مقابل خواهد بود:

به همین ترتیب، تا انتها مقدار A در تمام لبه‌های پائین‌رونده کلاک، تغییر می‌کند. مقدار B هم در لبه‌های پائین‌رونده‌ی A تغییر می‌کند. مقدار C هم در لبه‌های پائین‌رونده‌ی B تغییر می‌کند.

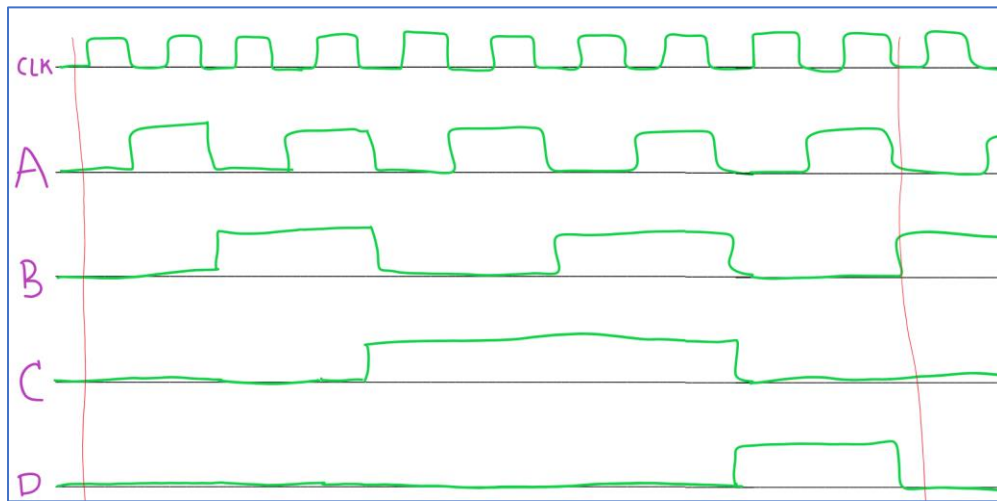
به شکل زیر:



پس این سه متغیر و تغییرات‌شان، برایمان واضح و مشخص هستند.

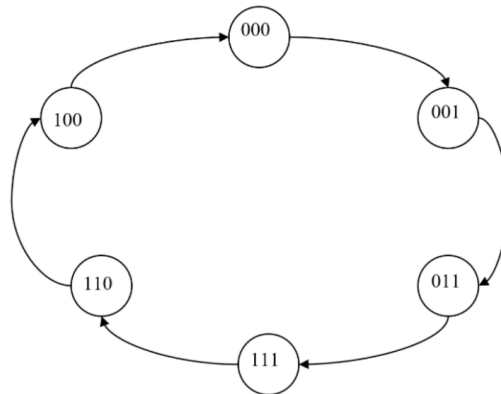
حال به بررسی D می‌پردازیم. تا هنگامی که C برابر با صفر باشد، J در این فلیپ‌فلاپ صفر خواهد بود، پس با توجه به این که K همواره ۱ است، همواره در حالت RESET قرار خواهد داشت و خروجی صفر می‌دهد.

حال به بررسی حالتی می‌پردازیم که C برابر با یک شده باشد. اگر در این حالت B برابر صفر باشد، مشابه حالت قبلی J برابر با ۱ خواهد بود و خروجی صفر خواهد شد. اما اگر هم C و هم B برابر با ۱ باشند، آن‌گاه J برابر با ۱ می‌شود. آن‌گاه مدار در حالت TOGGLE خواهد بود و در لبه‌ی پائین‌رونده‌ی A، مقدار آن تغییر خواهد کرد. حال می‌توانیم بر این اساس، مقادیر D را هم بکشیم:



0000 → 1000 → 0100 → 1100 → 0010 → 1010 → 0110 → 1110 → 0001 → 1001 → 0100

۳. دیاگرام حالت زیر مربوط به یک شمارنده modulo 6 است که از حالت 000 شروع می‌شود. (۲۰ نمره)  
الف) ابتدا با روش حداقل هزینه (Minimal Cost) و با استفاده از T-FF این مدار را طراحی کنید.  
ب) آیا برای حالات مشخص نشده در مدار مشکلی وجود دارد؟ توضیح دهید.



۴. یک ماشین حالت توسط کد وریدلاگ صفحه بعد توصیف شده است. (۲۰ نمره)

الف) به چند فلیپ‌فلاپ برای ساخت این ماشین حالت نیاز داریم؟

ب) دیاگرام حالت ماشین را رسم کنید. (نیازی به رسم خود مدار نیست.)

ج) اگر دنباله ورودی از چپ به راست بصورت زیر باشد، دنباله خروجی چیست؟

1010100101

د) آیا reset در این مدار از نوع سنکرون است یا آسنکرون؟ توضیح دهید.



۵. جدول حالت زیر را با رسم implication chart تا جای ممکن کاهش حالت دهید. (۲۰ نمره)

	x	
	0	1
A	A/0	E/1
B	E/1	C/0
C	A/1	D/1
D	F/0	G/1
E	B/1	C/0
F	F/0	E/1
G	A/1	D/1

ابتدا implication chart را می‌کشیم.

در قدم اول، خانه‌های جدول را برای خانه‌هایی که در آن‌ها خروجی‌ها برابر است پر می‌کنیم.

b						
c						
d	a=f e=g					
e		e=b c=c				
f	a=f e=e			f=f g=e		
g			a=a d=d			
	a	b	c	d	e	f

مواردی که در آن‌ها شرط تساوی، نمی‌تواند برقرار باشد را قرمز رنگ می‌کنیم:

b						
c						
d	a=f e=g					
e		e=b c=c				
f	a=f e=e			f=f g=e		
g			a=a d=d		X	
	a	b	c	d	e	f

در نتیجه خواهیم داشت:

$$a = f, \quad b = e, \quad c = g$$

پس می‌توانیم جدول حالت‌مان را به شکل زیر، ساده کنیم:

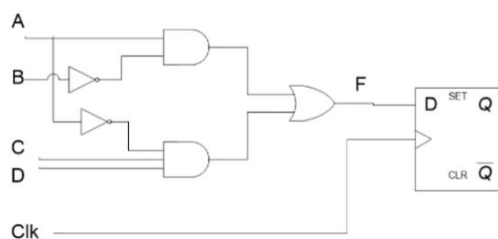
	X	
	0	1
A	A/0	B/1
B	B/1	C/0
C	A/1	D/1
D	A/0	C/1

۶. مدار زیر را در نظر بگیرید.

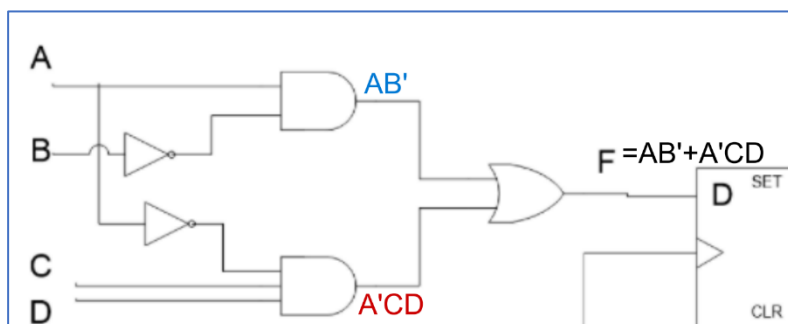
الف) با استفاده از جدول کارنو مشخص کنید آیا مدار تولید کننده F هازارد دارد یا خیر. در صورت مثبت بودن پاسخ، نوع هازارد را نیز مشخص کنید.

ب) با کشیدن شکل موج و با فرض ۵ نانوثانیه تاخیر برای وارون‌کننده‌ها و ۱۰ نانوثانیه تاخیر برای سایر گیت‌ها، صحت نتیجه قسمت الف را بررسی کنید.

ج) اگر تغییرات ورودی‌های A تا D دقیقاً همزمان با لبه کلاک انجام شوند، حداقل پریود کلاک چقدر باشد تا مدار به درستی کار کند؟ تاخیر فلیپ‌فلاپ را ۱۰ نانوثانیه، زمان setup آن را ۱۵ نانوثانیه، و زمان hold آن را ۷ نانوثانیه در نظر بگیرید.



الف)



AB CD	00	01	11	10
00	0	0	0	1
01	0	0	0	1
11	1	1	0	1
10	0	0	0	1

در جدول مان دو خانه‌ی یک مجاور داریم که با یکدیگر در یک گروه نیستند (با رنگ سبز مشخص شده‌اند)، پس هازارد داریم.

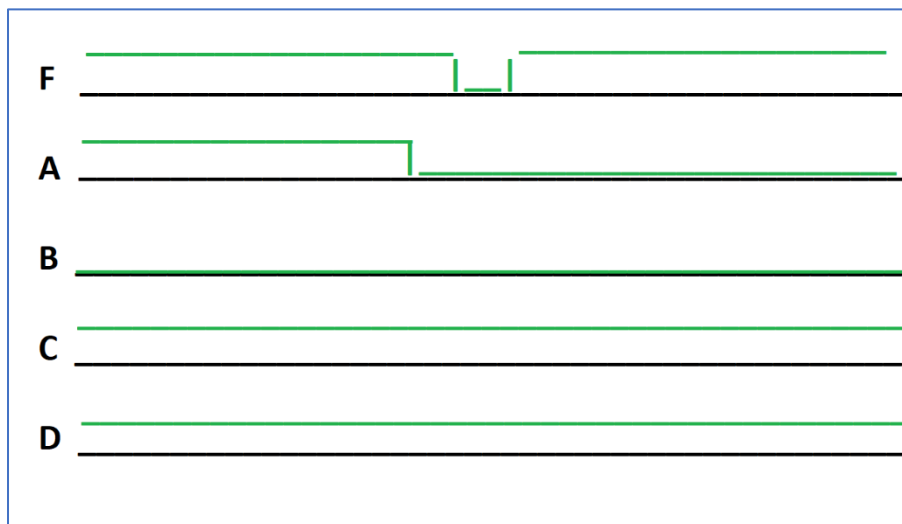
از طرفی چون مدارمان از نوع SOP است، پس هازادر استاتیک-۱ داریم، یعنی بین دو حالتی که خروجی یک است، در یک واحد زمان، شاهد خروجی صفر خواهیم بود.

ب) تغییرات مدار را از 1011 به 0011 بررسی می‌کنیم.

با تغییر مقدار A از یک به صفر، مقدار  $AB'$  هم از یک به صفر تغییر می‌کند، که البته این تاخیر ۱۰ نانوثانیه طول می‌کشد.

همچنین بعد از ۵ نانوثانیه، وارون‌کننده یکی از ورودی‌های  $A'CD$  را یک می‌کند، و ۱۰ نانوثانیه بعد از آن، خروجی  $A'CD$  برابر با یک می‌شود.

در این بین، ۵ نانوثانیه، هر دو گیت اند، خروجی‌شان صفر خواهد بود که در این جا یک گلیچ ۰ خواهیم داشت.



(ج)

بدون در نظر گرفتن  $f$ ، حداقل پریود کلاک باید  $25 = 15 + 10$  باشد. از طرفی اگر لبه‌ی کلاک رو هم‌زمان با تغییرات ورودی‌ها بگیریم، می‌دانیم که پالس ما ۱۰ نانوثانیه بعد از تغییر شروع می‌شود و ۱۵ نانوثانیه بعد از اولین تغییر هم تمام می‌شود، پس با توجه به این که  $15 < 25$ ، در نتیجه پاسخ همان ۲۵ نانوثانیه است.

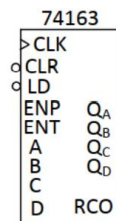
۷. دیاگرام حالت Mealy مداری را رسم کنید که یک ورودی  $X$  را در هر پالس ساعت (clock) دریافت می‌کند و خروجی آن ( $Z$ ) هنگامی یک می‌شود که دنباله ۱۰۱۱۱ در ورودی دریافت شده باشد. این مدار باید همپوشانی دنباله را هم بپذیرد. بنابراین دنباله ۱۰۱۱۱۰۱۱۱ باید دوبار خروجی را یک کند. (فقط رسم دیاگرام حالت کافی است). (۲۰ نمره)

۸. یک ماشین حالت سنکرون دارای دو ورودی  $x_1$  و  $x_2$  و خروجی  $z$  است. ابتدا با مقایسه ورودی‌ها در لبه کلاک‌ها منتظر می‌ماند تا در دو پالس متوالی کلاک مقادیر یکسانی در ورودی‌ها ببیند. پس از آن تعداد یک‌ها در ورودی  $x_1$  را چک می‌کند و با دیدن تعداد فرد یک در این ورودی، خروجی یک شده و با مشاهده تعداد زوج یک در این ورودی، خروجی صفر می‌شود. (۳۰ نمره)

الف) اگر ماشین حالت از نوع میلی باشد، دیاگرام حالت و جدول حالت را رسم کنید.

ب) اگر ماشین حالت از نوع مور باشد، دیاگرام حالت و جدول حالت را رسم کنید.

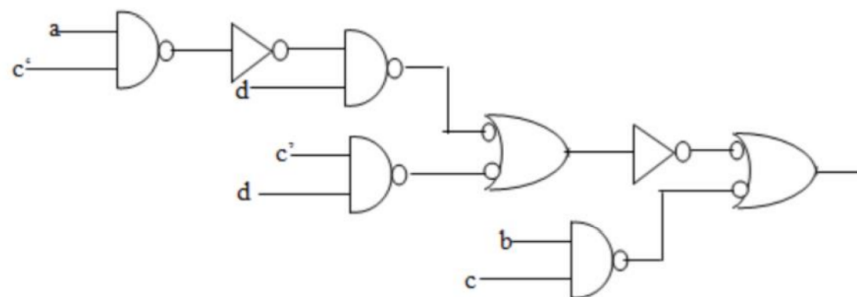
۹. با استفاده از یک شمارنده ۴ بیتی و گیت‌های مورد نیاز شمارنده‌ای طراحی کنید که مرتباً از ۵ به ۱۳ بالا شمرده و سپس از ۱۳ به ۵ پایین بشمرد و این چرخه تکرار گردد. (نمره کامل به مدار با حداقل گیت داده خواهد شد.) (۲۰ نمره)



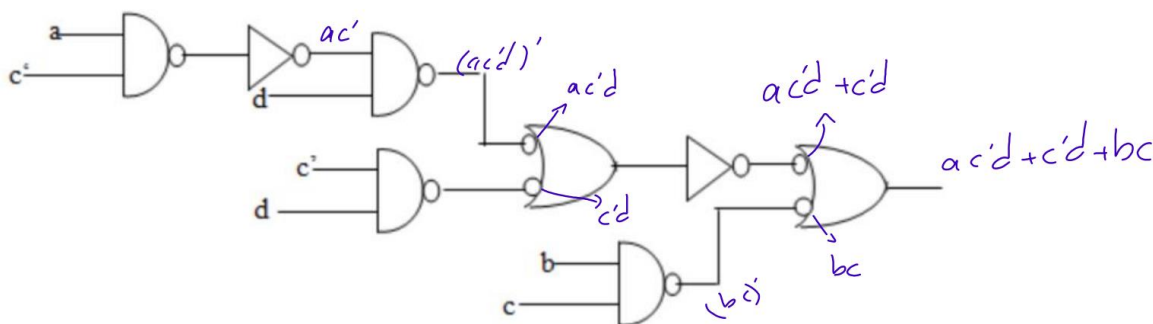
۱۰. مدار زیر را در نظر بگیرید، با فرض اینکه تاخیر گیت‌های NAND برابر 10ns و تاخیر گیت‌های وارون‌کننده برابر با 5ns است، به سوالات زیر پاسخ دهید: (۳۰ نمره)

الف) ابتدا بدون رسم شکل موج، با استفاده از یکی از روش‌هایی که در درس آموختید تعیین کنید که آیا این مدار هازارد دارد یا خیر. در هر دو حالت پاسخ مثبت یا منفی دلیل پاسخ خود را بطور کامل توضیح دهید. همچنین در صورتی که پاسخ مثبت است، نوع هازارد را مشخص کنید.

ب) با رسم شکل موج پاسختان به سوال قبلی را راستی‌آزمایی نمایید. چنانچه پاسخ مثبت بوده باشد، عرض پالس ناخواسته را نیز گزارش کنید.



(الف)



ابتدا مدار تولیدکننده‌ی  $ac'd + c'd$  را بررسی می‌کنیم (خروجی آن را Z می‌نامیم):

AB CD	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	0	0	0	0
10	0	0	0	0

می‌بینیم که دو یک مجاور که گروه مشترک نداشته باشند، نداریم. پس در این بخش تاخیری نداریم.

حال بقیه‌ی مدار را یک SOP دیگر در نظر می‌گیریم و آن را بررسی می‌کنیم.

$$y = z + bc$$



AB CD	00	01	11	10
00	0	0	0	0
01	1	1	1	1
11	0	1	1	0
10	0	1	1	0

می بینیم که در این جا ۱ های مجاوری داریم که در گروه های مشترک نباشند، پس انتظار داریم که استاتیک هازارد-۱ داشته باشیم.

تغییرات مدار را از 1111 به 1101 بررسی می کنیم.

مقدار Z پس از ۲۵ نانوثانیه از ۰ به ۱ تغییر می کند.

مقدار bc هم بعد از ۱۰ نانوثانیه از ۱ به ۰ تغییر می کند.

بین این دو تاخیر، ۳۰ نانوثانیه است که در آن هنگام، هردو ورودی گیت آخرمان صفر است، پس خروجی اش هم صفر خواهد بود و یک پالس ناخواسته به عرض ۱۵ نانوثانیه خواهیم داشت.

