

一、单项选择题

1. 某计算机字长 32 位，存储容量是 8MB，若按字编址，它的寻址范围是：
A. 0~256K - 1 B. 0~512K - 1 C. 0~1M - 1 D. 0~2M - 1
2. 浮点数加减运算过程一般包括对阶、尾数运算、规格化、舍入和判溢出等步骤。设浮点数的阶码和尾数均采用补码表示，且位数分别为 4 位和 8 位(均含 1 位符号位)。若有两个数 $X=21 \times 29/32$ ， $Y=25 \times 5/16$ ，则浮点加法计算 $X+Y$ 的最终结果是：
A . 0101 11010110 B . 0101 01101011
C . 0100 01101011 D. 发生溢出
3. 十进制数 5.5 的单精度浮点数 IEEE 754 代码为：
A. 01000001010110000000000000000000 B. 01000000101000000000000000000000
C. 0100000010101100000000000000000000 D. 01000000101100000000000000000000
4. 某计算机的 Cache 共有 16 块，采用 2 路组相联映射方式，每个主存块大小为 32 字节，按字节编址。主存 500 号单元所在主存块应装入到 Cache 的组号是：
A . 0 B . 1 C . 7 D . 15
5. 某计算机主存容量为 64KB，其中 ROM 区为 4KB，其余为 RAM 区，按字节编址；现要用 $2K \times 4$ 位的 ROM 芯片和 $4K \times 8$ 位的 RAM 芯片来设计该存储器，则需要上述规格的 ROM 芯片数和 RAM 芯片数分别是：
A . 4、15 B . 2、15 C . 4、30 D. 2、30
6. 有一个 $16K \times 1$ 的 DRAM 芯片，芯片内是 128×128 结构，采用分散刷新方式，如果刷新间隔不超过 2ms，刷新信号的周期是：
A . 62.5us B . 15.625us C . 31.25us D . 2ms
7. 某机器字长 16 位，主存按字节编址，转移指令采用相对寻址，由两个字节组成，第一字节为操作码字段，第二字节为补码表示的相对位移量字段。假定取指令时，每取一个字节 PC 自动加 1。若某转移指令所在主存地址为 2000H，相对位移量字段的内容为 A6H，则该转移指令成功转移以后的目标地址是：
A . 20A6H B. 20A8H C . 1FA6H D . 1FA8H
8. 下列关于 CISC 的叙述中，正确的是：
A . CISC 一般采用组合逻辑控制器
B . CISC 大多数指令在一个时钟周期内完
C . CISC 的内部通用寄存器数量相对 RISC 多
D . CISC 的指令数、寻址方式和指令格式种类相对 RISC 更多
9. 某计算机的指令流水线由四个功能段组成。指令流经各功能段的时间（忽略各功能段之间的缓存时间）分别是 90ns、80ns、70ns 和 60ns。则该计算机的 CPU 时钟周期可取值：
A . 90ns B. 80ns C . 70ns D . 60ns
10. 相对于微程序控制器，硬布线控制器的特点是：
A . 指令执行速度慢，指令功能的修改和扩展容易

- B . 指令执行速度慢 , 指令功能的修改和扩展难
- C . 指令执行速度快 , 指令功能的修改和扩展容易
- D . 指令执行速度快 , 指令功能的修改和扩展难

11 . 假设某系统总线在一个总线周期中并行传输 4 字节信息 . 一个总线周期占用 2 个时钟周期 , 总线时钟频率为 10MHZ , 则总线带宽是 :

- A . 10MB/S
- B . 20MB/S
- C . 10 MB/S
- D . 80 MB/S

12 . 假设某计算机的存储系统由 Cache 和主存组成 , 某程序执行过程中访存 1000 次 , 其中访问 Cache 缺失 50 次 , 则 Cache 的命中率是 :

- A . 5%
- B . 9.5%
- C . 50%
- D . 95%

13 . 一个分段存储管理系统中 , 地址长度为 32 位 . 其中段号 8 位 , 则最大段长是

- A . 2^8 字节
- B . 2^{18} 字节
- C . 2^{24} 字节
- D . 2^{32} 字节

14 . 分区分配内存管理方式的主要保护措施是 :

- A . 界地址保护
- B . 程序代码保护
- C . 数据保护
- D . 栈保护

15 . 下列选项中能引起外部中断的事件是 :

- A . 键盘输入
- B . 除数为 0
- C . 浮点运算下溢
- D . 访存缺页

16 . 在采用 _____ 情况下 , 除非计算机等待数据 , 否则无法传送数据给计算机。

- A . 程序查询方式
- B . 中断方式
- C . DMA 方式
- D . 独立请求方式

17 . 外部设备提出中断请求的条件是 _____。

- A . 一个 CPU 周期结束
- B . 外设工作完成和系统允许
- C . CPU 开放中断系统
- D . 总线空闲

18 . 下列情况中 , _____ 会发生中断请求。

- A . 产生存储周期挪用
- B . 一次 I/O 操作结束
- C . 两个数据运算
- D . 都不会发生中断请求

19 . 在链式查询方式下 , 若有 n 个设备 , 则 _____。

- A . 有几条总线请求信号
- B . 共用一条总线请求信号
- C . 有 n - 1 条总线请求信号
- D . 无法确定

20 . 在独立请求方式下 , 若有几个设备 , 则 _____。

- A . 有几个总线请求信号和几个总线响应信号
- B . 有一个总线请求信号和一个总线响应信号
- C . 总线请求信号多于总线响应信号
- D . 总线请求信号少于总线响应信号

二、

(1) 在恢复余数法中 , 若第 i 次求商的余数为 R_i , 下一次求商的余数为 R_{i+1} , 证明不恢复余数法中加减交替法运算规则的正确性。

(2) 某海明码具备纠正一位错并发现两位错能力，已知接收到的海明码为 H8~H1: 10100111 (偶校验)，问该码字有没有错误？传送的信息是什么？

三、一个程序由 1200 条指令组成，每条指令的字长均为 4B。假设这个程序访问虚拟存储器的字地址流为：12, 40, 260, 280, 180, 800, 500, 560, 600, 1100, 1200, 1000。采用 FIFO 替换算法，分配给这个程序的主存容量为 2048B。

在下列不同的页面大小情况下，分别写出该程序执行过程中访存的虚页地址流，并分别计算主存命中率。

- (1) 页的大小为 1024B。
- (2) 页的大小为 512B。
- (3) 页的大小为 2048B。

四、某一单流水线处理机，包含取指、译码、执行 3 个功能段。取指、译码各需 1T；在执行段，MOV 操作需 2T，ADD 操作需 3T，MUL 操作需 4T；各操作在 1T 内取数，在最后 1T 写结果。执行下面程序后按要求分析指令流水线的功能。

```
k:  MOV  R1,R0      ; R1 ← (R0)
k+1: MUL  R0,R2,R1   ; R0 ← (R2)*(R1)
k+2: ADD  R0,R2,R3   ; R0 ← (R2)+(R3)
```

- 1、设计处理了指令相关性后的流水线的时空图。
- 2、计算流水线的实际吞吐率和加速比。

五、某计算机的 CPU 主频为 500MHz，CPI 为 5 (即执行每条指令平均需 5 个时钟周期)。假定某外设的数据传输率为 1 MB/S，采用中断方式与主机进行数据传送，以 32 位为传输单位。对应的中断服务程序包含 18 条指令，中断服务的其他开销相当于 2 条指令的执行时间。

请回答下列问题，要求给出计算过程。

- (1) 若采用查询方式，CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？
- (2) 采用中断方式时，CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？
- (3) 当该外设的数据传输率达到 10MB/S 时，改用 DMA 方式传送数据。假设每次 DMA 传送大小为 5000B。且 DMA 预处理和后处理的总开销为 500 个时钟周期，则 CPU 用于该外设 I/O 的时间占整个 CPU 时间的百分比是多少？(假设 DMA 与 CPU 之间没有访存冲突)。