

题号	一	二	三	四	五	六	七	总分
得分								
评卷人								

(请将全部答案写在答题卷和后面的空白答题纸上)

一、单选题（每题 2 分，共 30 分）

- 冯·诺依曼计算机的核心思想是（ ）
 - 多指令流单数据流
 - 存储器按内容选择地址
 - 以存储器为中心
 - 存储程序并按地址顺序执行指令
- 下假设基准程序 A 在某计算机上的运行时间为 100 秒，其中 80 秒为 CPU 时间，其余为 I/O 时间。若 CPU 速度提高 100%，I/O 速度不变，则运行基准程序 A 所耗费的时间是（ ）
 - 50 秒
 - 60 秒
 - 65 秒
 - 70 秒
- 下列不属于通用接口功能的是（ ）
 - 端口地址选择
 - 传送命令
 - 数据缓冲
 - 总线控制
- 一次总线事务中，主设备只需给出一个首地址，从设备能从首地址开始的若干连续单元格读出或写入数据，这种总线事务方式称为（ ）
 - 并行传输
 - 串行传输
 - 突发（猝发）
 - 同步
- 中断允许触发器 EINT 用于（ ）
 - 向 CPU 发中断请求
 - 标志是否允许外部中断请求
 - 指示当前是否有中断进入
 - 设置中断优先级
- 下列存储器中，速度最快的是（ ）
 - SRAM
 - DRAM
 - 磁盘
 - U 盘
- 采用虚拟存储器的主要目的是（ ）
 - 提高主存储器的存取速度
 - 扩大存储器空间，并能进行自动管理
 - 提高外存储器的存取速度
 - 扩大外存储器的存储空间
- 当 I/O 设备需要访问主存时，向 CPU 发送 DMA 请求，获得一个或几个存取周期；I/O 设备不发送 DMA 请求时，CPU 继续访问主存。这种方式称为（ ）
 - 停止 CPU 访问主存
 - 周期挪用
 - DMA 与 CPU 交替访问
 - 以上全不对
- 某计算机主存容量为 64KB，其中 ROM 区为 4KB，其余为 RAM 区，按字节编址。现要用 $2K \times 8$ 位的 ROM 芯片和 $4K \times 4$ 位的 RAM 芯片来设计该存储器，则需要上述规格的 ROM 芯片数和 RAM 芯片数分别是（ ）
 - 1, 15
 - 2, 15
 - 1, 30
 - 2, 30
- 某计算机存储器按字节编址，采用小端方式（Little-Endian 即低位字节存放在内存的小/低地址端，高位字节存放在内存的大/高地址端）存放数据。假设有定义 `int a=0x111`，变量 a 在内存中占四个字节，且首地址为 0xC008，则以下说法错误的是：（ ）
 - 0xC008 单元存放的值为 0x11
 - 0xC009 单元存放的值为 0x01
 - 0xC00A 单元存放的值为 0x00
 - 0xC00B 单元存放的值为 11
- 用 BCD 码表示 000-999 之间的一个十进制数，并在其末尾加一位奇校验位，检测下面的编码中，可以确定出错的是（ ）
 - 1001010110000

- B、 0100011101100
- C、 0110010000011
- D、 0011010101101

12. x 的真值为-0.1010, 在计算机中该数表示为 1.0110, 则该数所用的编码方法是 ()
- A、 原码
 - B、 反码
 - C、 补码
 - D、 移码
13. 假定有 4 个整数用 8 位补码分别表示 r1=FEH, r2=F2H, r3=90H, r4=F8H, 若将运算结果存放在一个 8 位寄存器中, 则下列运算会发生溢出的是 ()
- A、 $r1 \times r2$
 - B、 $r2 \times r3$
 - C、 $r1 \times r4$
 - D、 $r2 \times r4$
14. 以下有关 RISC 的描述中, 正确的是 ()
- A、 采用 RISC 技术后, 计算机的体系结构又恢复到早期比较简单的架构
 - B、 为了实现兼容, 新设计的 RISC, 是从原来 CISC 系统的指令系统中挑选一部分实现的
 - C、 RISC 的主要特点指令数、寻址方式和指令格式种类较少, 译码快, 平均 CPI 较小
 - D、 RISC 计算机中通用寄存器较少
15. 微程序控制器中, 机器指令与微指令的关系是 ()
- A、 每一条机器指令由一段微指令编写的微程序来解释执行
 - B、 每一条机器指令由一条微指令来执行
 - C、 一条微指令由若干条机器指令组成
 - D、 每一条机器指令组成的程序可由一条微指令来执行

二、填空题 (每空 1 分, 共 10 分)

1. 单个存储器芯片通常难以满足容量要求, 通常需要若干存储芯片连在一起组成存储器, 称为存储器扩展。其中, 扩展存储字长的扩展称为位扩展, 增加存储字数量的扩展称为 ()。

2. 系统总线按所传送的信息不同, 可分为 ()、地址总线和控制总线三种, 其中 () 是单向的。
3. 机器指令由 () 和 () 组成, 前者决定指令的类型。
4. 在串行异步传输系统中, 若字符格式为: 1 位起始位、7 位数据位、1 位偶校验位、1 位停止位。假设波特率为 1200bps, 此时数据传输率为 () 字符/秒。在数字信号传输中, 通常用单位时间 (1 秒) 内传输的二进制代码的有效位数, 即**比特率**来表示传输速率, 此时的比特率为 () bps。
5. 在浮点补码二进制加减运算中, 当尾数出现 00.0xxxxxx 或 11.1xxxxxx 形式时, 需要进行 ()。即尾数左移直至成为规格化形式, 相应地修改阶码, 使数值不变。
6. 磁盘存储器的访问时间主要包括等待时间、() 时间和数据传输时间。
7. 微程序设计思想是英国剑桥大学教授 M.V.Wilkes 在 1951 年首先提出的, 他大胆设想采用与存储程序相类似的方法来解决微操作命令序列的形成。一条机器指令编写成一个微程序, 它由若干微指令构成。微程序存放在控制器中的 () 中。

三、分析计算题 (12 分)

假设有定义 `int x=31, y=-110; float z;` int 类型用 32 位二进制补码表示。

- 1) 变量 x, y 中存放的二进制序列分别是什么? (将 x, y 的值转换为二进制, 并扩展为 32 位, 结果用十六进制形式表示)
- 2) float 型数据用 IEEE754 单精度浮点数格式表示, 此格式由哪几部分构成, 分别是多少位?
- 3) 执行 `z=x+y` 后 float 类型变量 z 中存放的二进制序列是什么? (要求结果用十六进制形式表示)
- 4) 浮点数加法运算一般包括哪几个步骤?

四、分析题 (12 分)

某计算机字长为 16 位, 存储器按字编址。其指令格式如下所示:

15	10	9	8	7	0
----	----	---	---	---	---

OP	MOD	A
----	-----	---

- 1) 分析该指令格式特点。
- 2) MOD 为寻址特征位，若 MOD=00 表示直接寻址；MOD=01 表示变址寻址；MOD=10 表示基址寻址；MOD=11 表示相对寻址。该计算机中使用两个寄存器 X 和 B 分别用于变址寻址和基址寻址。写出当 MOD 取不同值时，操作数有效地址 EA 的计算表达式。
- 3) 设 (PC)=5431H, 变址寄存器 (X)=3515H, 基址寄存器 (B)=6766H, 请计算下列指令中操作数的有效地址：

I) 8341H II) 1438H III) 8134H IV) 6228H

五、分析计算题（12 分）

有一个 4 级指令流水线分别完成取指 (FI)、指令译码 (ID)、运算 (EX)、结果写回 (WB) 四步操作，假设完成各步骤的操作时间均为 60ns，

- 1) 则当该流水线连续执行 20 条指令时，请计算下列指标：
 - I) 执行 20 条指令所需时间；
 - II) 流水线吞吐率；
 - III) 流水线的加速比。
- 2) 要使流水线具有良好性能，必须使流水线畅通。但通常在指令流水中会出现三种相关，导致流水线停顿等待。请分别介绍这三种相关。

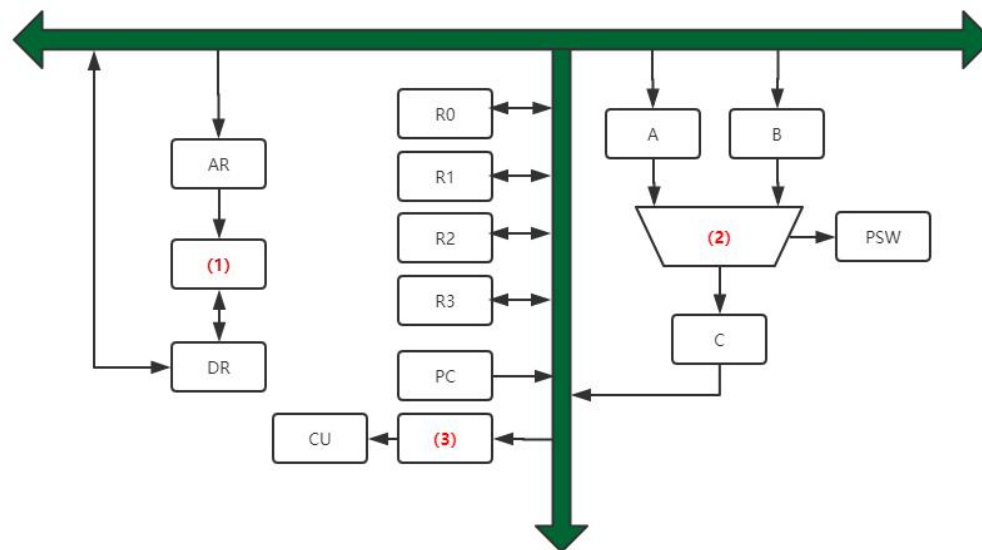
六、设计题（12 分）

假设某 16 位机数据总线 and 地址总线皆为 16 条，若主存和外设独立编址，且存储器按字编址。

- 1) 主存容量最大是多少？
- 2) 假设该计算机实际主存为 $32K \times 16$ 位，且采用 $16K \times 8$ 位的 DRAM 芯片构成，需要多少片芯片？
- 3) 假设 32K 主存从 0000H 开始顺序编址，画出存储器地址空间分布图，注明每组芯片及预留的地址空间及容量。
- 4) 画出 CPU 与存储器连接图。

七、综合应用题（12 分）

某模型机的数据通路如下图：



- 1) 图中 (1)、(2) 分别表示什么部件？(3) 是什么寄存器？
- 2) 控制信号由图中哪个部件发出？PSW 是什么寄存器？
- 3) 画出 “MOV R0, [R1]” 的指令周期流程图。该指令的含义是：将以寄存器 R1 中内容为地址的存储单元中的数据传送到 R0 寄存器中。

答 题 卷

(请将全部答案写在本卷和后面的空白答题纸上)

一、单项选择题 (15×2=30 分)

1	2	3	4	5	6	7	8	9	10
11	12	13	14	15					

二、填空题 (10×1=10 分)

1		
2		
3		
4		
5		
6		
7		

三、分析计算题 (12 分)

参考答案

一、单项选择题(每题 2 分, 共 30 分)

1	2	3	4	5	6	7	8	9	10
D	B	D	C	B	A	B	B	D	D
11	12	13	14	15					
B	C	B	C	A					

二、填空题(每空 1 分, 共 10 分)

1	字扩展	
2	数据总线	地址总线
3	操作码	地址码
4	120	840
5	左规	
6	寻道	
7	控制存储器	

三、分析计算题(12 分)

- 1) x:0000001f (2 分) y: fffffff92 (2 分)
2) (2 分)

S (1 位)	E (8 位)	M (23 位)
---------	---------	----------

3) C29E0000 (3 分)

4) 对阶, 尾数相加, 规格化, 舍入, 溢出判断 (3 分)

四、分析题(12 分)

- 1) 单字长, 单操作数指令;
操作码六位, 最多有 64 种指令;
寻址方式两位, 最多有四种寻址方式;
可以直接寻址的地址范围为 00~FFH (4 分)
- 2) MOD=00 EA=A MOD=01 EA= (X) + A
MOD=10 EA=(B)+ A MOD=11 EA= (PC) + A (4 分)
- 3) I) EA=(PC)+41H=5472H II) EA=38H
III) EA=(X)+34H=3549H IV) EA=(B)+28H=678EH (4 分)

五、分析计算题(12 分)

- 1) (6 分)
I) $(4+20-1) * 60 = 1380\text{ns}$
II) $20/1380 * 10^9 = 1.45 * 10^7$ 条指令/秒
III) $20 * 4 / 23 = 3.48$
- 2) 资源相关 数据相关 控制相关 (6 分)

六、设计题(12 分)

参考答案

- 1) 64K*16 位 (2 分)
2) $(32\text{K} * 16) / (16\text{K} * 8) = 4$ (2 分)
3) 地址空间分布图 (2 分)

预留(32K×16)	8000H~FFFFH
RAM2, RAM3 (16K×16)	4000H~7FFFH
RAM0, RAM1 (16K×16)	0000H~3FFFH

4) CPU 与主存连接图 (6 分)

七、综合应用题(12 分)

- 1) 1 存储器 2 ALU 3 IR (3 分)

2) CU 程序状态字 (2 分)

3) 指令周期流程图 (5 分)

