

湖北省计算机类专业人才培养合作联盟 联合考试

2017 -2018 学年第 2 学期
期末考试试卷

课程名称：计算机组成原理
试卷类型：A 卷 共 6 页

考试形式：闭卷 考试

适用范围： 学院（系） 年级 专业 本科

一、 单选题（每题 2 分，共 20 分，请将正确答案填入下表）

题号	1	2	3	4	5	6	7	8	9	10
答案										

- 冯·诺依曼计算机的核心思想是（ ）。
A. 多指令流单数据流 B. 存储器按内容选择地址
C. 堆栈操作 D. 存储程序并按地址顺序执行指令
- 计算机硬件能够直接执行的程序是（ ）。
A. JAVA 程序 B. 汇编源程序
C. C 语言程序 D. 机器指令程序
- 下列存储器中，属于半顺序存取存储器的是（ ）。
A. RAM B. 硬盘
C. 磁带 D. ROM
- 微程序控制器中，存放微程序的存储器是（ ）。
A、高速缓冲存储器 B、控制存储器
C、虚拟存储器 D、主存储器
- 程序中断 I/O 方式中，一般用（ ）来保护现场。
A. 通用寄存器 B. 堆栈
C. 外存储器 D. CACHE

注意事项:

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



6. 在集中式总线仲裁中, () 方式对电路故障最敏感。

- A、菊花链方式 B、独立请求方式
C、分布式 D、计数器定时查询方式

7. 采用周期挪用 DMA 方式传递数据时, 需要挪用() 时间。

- A. 指令周期 B. 时钟周期
C. 存储周期 D. 机器周期

8. CACHE 的块替换全部由 () 实现。

- A. 操作系统 B. 系统软件
C. 硬件 D. 固件

9. 下列各数最小的数是 ()。

- A. $(100101)_2$ B. $(53)_8$ C. $(42)_{10}$ D. $(38)_{16}$

10. 主存储器的任一数据块均可映射到 Cache 的任一行, 这种映射方式是 ()。

- A. 直接映射 B. 全相联映射 C. 组相联映射 D. 以上都不是

二、 填空题 (每空 1 分, 共 20 分, 请将正确答案填入括弧里)

1. 在我们学习过的机器码中, 除了原码和反码以外, 还有 () 码和 () 码, 其中, 最后一种仅仅用于表示浮点数的阶码。

2. 根据存储介质不同, CACHE-主存-外存三级存储层次中, CACHE 采用的是静态随机存储器, 即 SRAM, 那么主存采用 () 存储器, 外存以 () 存储器为主。

3. 微指令格式有两种, 一种是 () 型微指令, 另一种是 () 型微指令。

4. 微程序控制器中, 若控制存储器的容量为 128×40 位, 那么可以确定

密

封

线

微指令字长是（ ）位，微地址（ ）位。

5. 某 cache 有 32 行，采用 4 路组相联映射方式。主存有 2K 个块，每块 32 个字。则主存地址（ ）位，其中标记（ ）位。

6. 某页式虚拟存储管理，页面大小为 8KB，逻辑空间包含 16 页，物理空间包含 4 页，则逻辑地址（ ）位，主存物理空间为（ ）。

7. 总线按所传送的信息不同，可分为数据总线、（ ）和（ ）三种。

8. 外围设备的编址方式有（ ）和（ ）两种。

9. DMA 方式只是在数据交换的过程由（ ）实现，但仍需（ ）的介入

10. 衡量总线传输性能的指标是带宽，它定义为总线本身所能达到的最高（ ），其单位是（ ）。

三、 计算题（共 40 分）

1、将+35/64 表示为 IEEE754 标准的 32 位浮点规格化数，并将结果转换成十六进制形式。【5 分】

2、如果显示器的分辨率为 1024*1024，彩色度为 3B，帧频（刷新速率）为 72HZ。计算刷新存储器的带宽为多少？【5 分】

注意事项:

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



-
- 3、某异步串行接口的字符传输率是 960 字符/秒。设字符采用 7 位 ASCII 码传送, 并带有 1 位起始位、1 位校验位和 1 位停止位, 求该串行接口的波特数和位时间是多少? 【10 分】

4. 有一个 4 级指令流水线分别完成取指、指令译码、运算、结果写回四步操作, 假设完成各步骤的操作时间均为 60ns, 则当该流水线连续执行 20 条指令时, 请计算下列指标: (1) 该流水线加速比; (2) 该流水线的吞吐率。 【10 分】

5. 某计算机系统中内存由 CACHE 和主存构成, CPU 执行一段程序时, cache 完成存取的次数为 2760 次, 主存完成存取的次数为 240 次, 已知 CACHE 的存取周期为 40ns, 主存的访问周期为 200ns, 请计算 CACHE/主存层次的: (1) 平均访问时间; (2) 效率。 【10 分】

注意事项:

1. 考生将姓名、学号等信息写在试卷相应位置;
2. 必须使用蓝(黑)色钢笔或签字笔在规定位置答题;
3. 注意字迹清楚, 保持卷面整洁。



2. 【10 分】某模型机的主要部件如下。其中, M 为主存储器, DR 为数据缓冲寄存器, AR 为地址寄存器, IR 是指令寄存器, PC 是程序计数器, X 和 Y 是暂寄存器, ALU 为多功能运算单元, R0 和 R1 是通用寄存器。要求:

(1) 补充各部件之间的连接线构成完整的数据通路, 并标明数据流动方向;

(2) 画出 “SUB R0, [R1]” 的指令周期流程图。该指令的含义是: 将寄存器 R0 中的数据减去以寄存器 R1 中内容为地址的存储单元中的数据, 结果写入 R0 中。

