

2015-2016 学年第 1 学期考试试题 (B) 卷

课程名称 《 数字逻辑 》 任课教师签名 _____

出题教师签名 《题库抽题》 审题教师签名 _____

考试方式 (闭) 卷 适用专业 2014 级计算机类专业

考试时间 (120) 分钟

题号	一	二	三	四	五			总分
得分								
评卷人								

一、填空题 (答案填入下表! 共20分。10个空, 每空2分。)

1		6	
2		7	
3		8	
4		9	
5		10	

- 二进制数 110111000.111010011 转换成十六进制数是【1】。
- 十进制数 935 转换成余 3 码是【2】。
- 已知 $[X]_{\text{反}} = 1.0110$, 求 $[X]_{\text{原}} =$ 【3】
- 二进制数 110010 对应的典型格雷码是【4】。
- 逻辑变量取值只能是 0 和【5】。
- 逻辑代数中基本运算只有与、【6】、非三种。
- 逻辑代数的三个基本规则分别是代入规则、对偶规则和【7】规则。
- 触发器有 RS、D、T 和【8】几种类型。
- 逻辑描述方法有函数表达式、【9】、【10】、时序图和电路图等。

二、选择题 (答案填入下表! 共20分。10个小题, 每小题2分。)

1	2	3	4	5	6	7	8	9	10

- 下列四个数中最大的数是 ()。
A $(10110)_2$ B $(30)_8$ C $(00101000)_{8421}$ D $(27)_{10}$
- 已知 $X = -23/64$, 则 8 位 $[X]_{\text{补}}$ = ()。
A. 1.1010010 B. 0.1101001 C. 1.1110011 D. 0.1110011
- 以下代码中为有权码的为 ()。
A 余三码 B 格雷码 C 8421BCD 码 D 奇偶校验码
- 三态门的输出除了 '0' 和 '1' 状态外, 还包括 ()。
A 逻辑 0 B 逻辑 1 C 高阻态 D 低阻态
- n 个逻辑变量构成的最小项是 ()。
A n 个变量的积项, 它包含部分变量
B n 个变量的和项, 它包含全部 n 个变量
C n 个变量的积项, 每个变量以原变量或反变量形式出现且仅出现一次。
D n 个变量的和项, 它不包含全部变量
- 下列数字电路中为组合逻辑的是 ()。
A 寄存器 B 触发器 C 计数器 D 译码器
- 与异步时序电路比较, 同步时序电路 ()。
A. 没有触发器 B. 具有统一的时钟脉冲控制
C. 没有稳定状态 D. 输出只与内部状态有关
- 和 Mealy 型时序电路比较, Moore 型时序电路的特点是 ()。
A. 没有输出变量 B. 输出只和电路的状态有关, 和输入无关
C. 没有输入变量 D. 输出即与电路状态, 也和输入有关
- 下列触发器中, 没有约束条件的是 ()。
A 基本 RS 触发器 B 主从 RS 触发器
C 时钟控制 RS 触发器 D 边沿 D 触发器
- 对于 T 触发器, 在 $T=1$ 时, 来一个时钟脉冲后, 触发器 ()。
A 保持原态 B 置 0 C 置 1 D 状态翻转

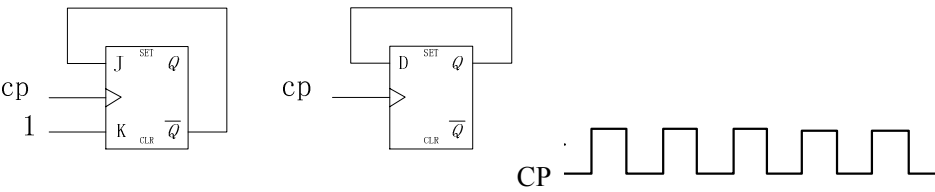
三、简答与分析题（共32分。4个小题，每小题8分。）

1. 用逻辑代数的定律证明 $\overline{(AB + \overline{A}C)} = \overline{A}\overline{B} + \overline{A}\overline{C}$

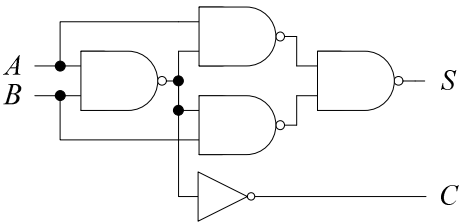
2. 用卡诺图法化简下面的函数

$$F(A_1, A_2, A_3, A_4) = \sum m(0,1,3,9,10,11,12) + \sum d(2,4,8)$$

3. 分析下图所示的时序逻辑电路。试画出下列各触发器 Q 端在初态为 0 条件下的波形。CP 端接图示波型。



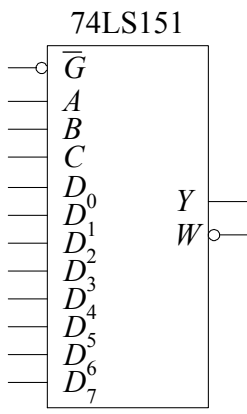
4. 分析下图所示的组合逻辑电路。要求：
1) 写出逻辑函数表达式并化简；2) 填写真值表；3) 说明电路实现的功能。



四、设计题（共28分。2个小题，每小题14分。）

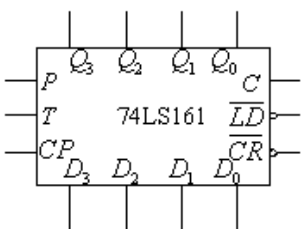
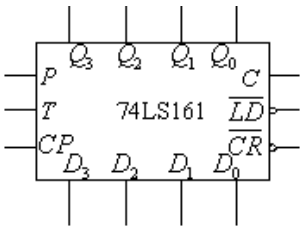
1. 设计一个三人多数表决器。要求：

- 1) 画出用与非门实现的电路图。
- 2) 画出用 8 选 1 数据选择器 74LS151 实现的连线图。



1) 用反馈清零法；2) 用反馈置数法。
已知 74161 功能表如下。 \overline{CR} 是异步清零端， \overline{LD} 是同步预置数控制端。

CP	\overline{CR}	\overline{LD}	P	T	D_3	D_2	D_1	D_0	Q_3	Q_2	Q_1	Q_0
\times	0	\times	\times	\times	\times	\times	\times	\times	0	0	0	0
\uparrow	1	0	\times	\times	A	B	C	D	A	B	C	D
\times	1	1	0	\times	\times	\times	\times	\times	保持			
\times	1	1	\times	0	\times	\times	\times	\times				
\uparrow	1	1	1	1	\times	\times	\times	\times	计数			



2. 试用 74LS161 设计一个模 12（即 12 进制）加计数器。要求：