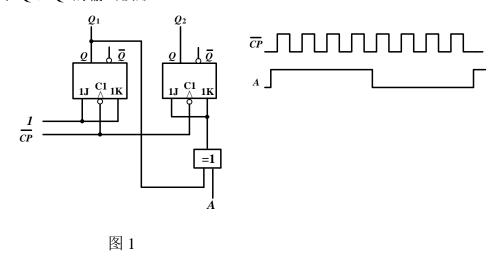
武汉工程大学 计算机科学与工程学院

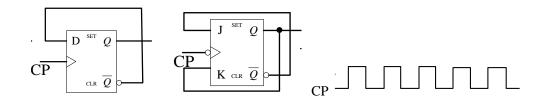
课程名称	数字逻辑	章节内容	时序逻辑电路分	析与设计	教师签名	
专业班级		姓名	学号		成绩	

一、 分析题(60分,每小题20分)

1、由两个 JK 触发器组成的电路如下图所示,触发器初始状态为 0,试画出在 A、CP 作用下 Q_1 , Q_2 的输出波形。



2、分析下图所示的时序逻辑电路。试画出下列各触发器 Q 端在初态为 0 条件下的波形。 CP 端接图示波形。



装

订

. .

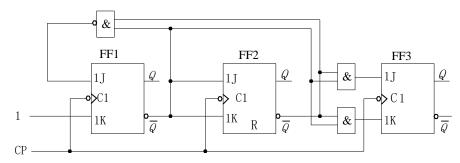
线

订

装

武汉工程大学 计算机科学与工程学院

3、分析下图所示电路,写出激励方程、状态方程、输出方程,列出状态表,画出状态图, 并说明该电路的功能。



二、 设计题 (40分,每小题 20分)

1、试用上升沿触发的 D 触发器及门电路设计一个同步四进制加法计数器,要求列出状态图,状态表,写出激励方程,画出逻辑图。

线

武汉工程大学 计算机科学与工程学院

2、用 JK 触发器设计一个同步六进制计数器。

装

订

线

第 页 共 页