

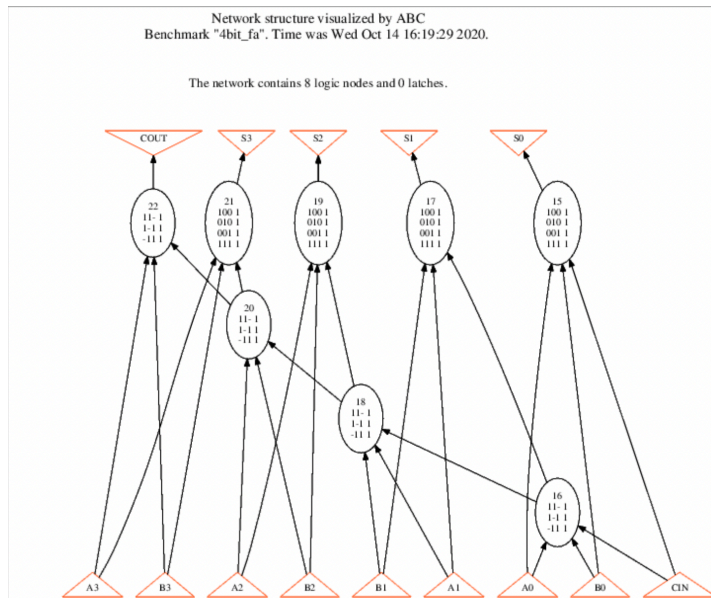
LSV PA1 part 1 R09943089 楊煥佑

1-1

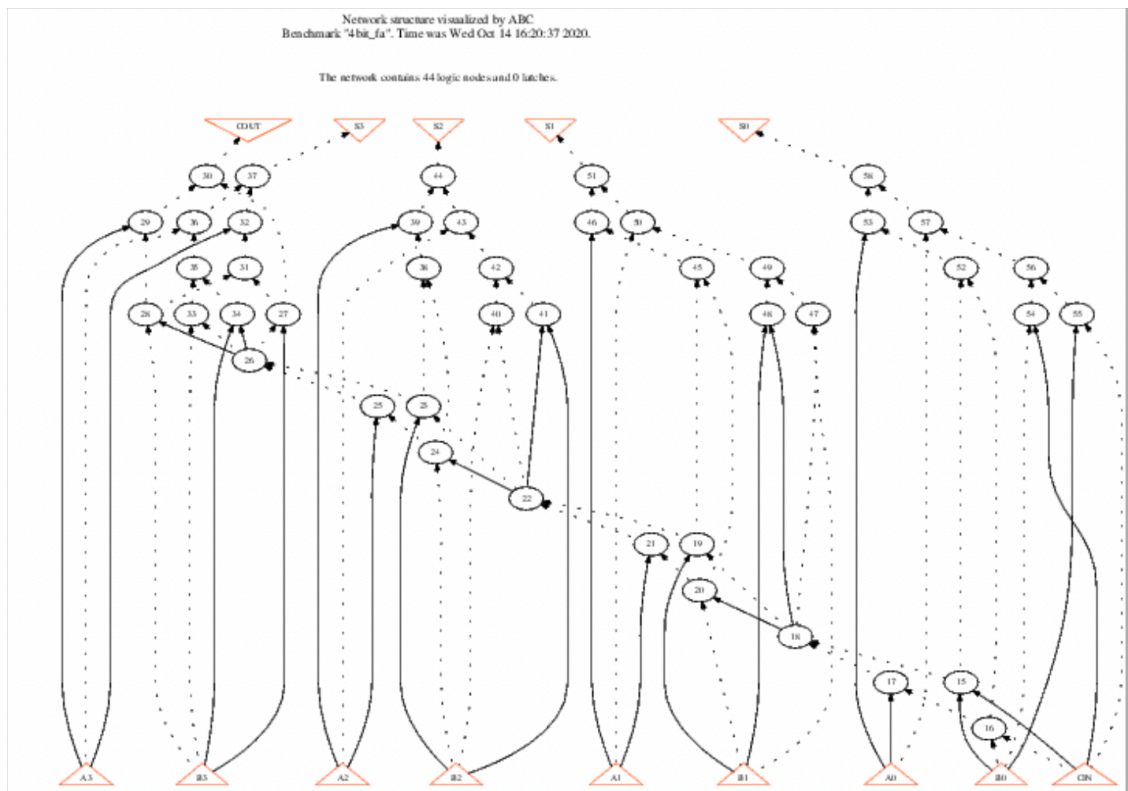
See 4bit_fa.blif

1-2

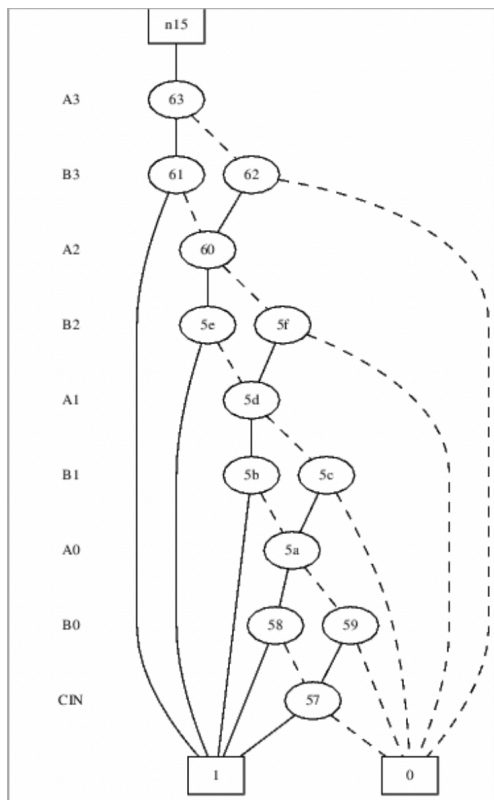
show before strash



Show after strash



show_bdd after collapse



2-a

strash: 整個電路變成 aig 的架構，而資料結構用 hash table 實現

aig: 原本 logic network 的 node 裡面變成 aig 表示

bdd: 原本 logic network 的 node 裡面變成 bdd 表示

collapse: 每個 primary output 都有其對應的 bdd 來表示，整個電路就由這些 bdd 表示而成

2-b

logic