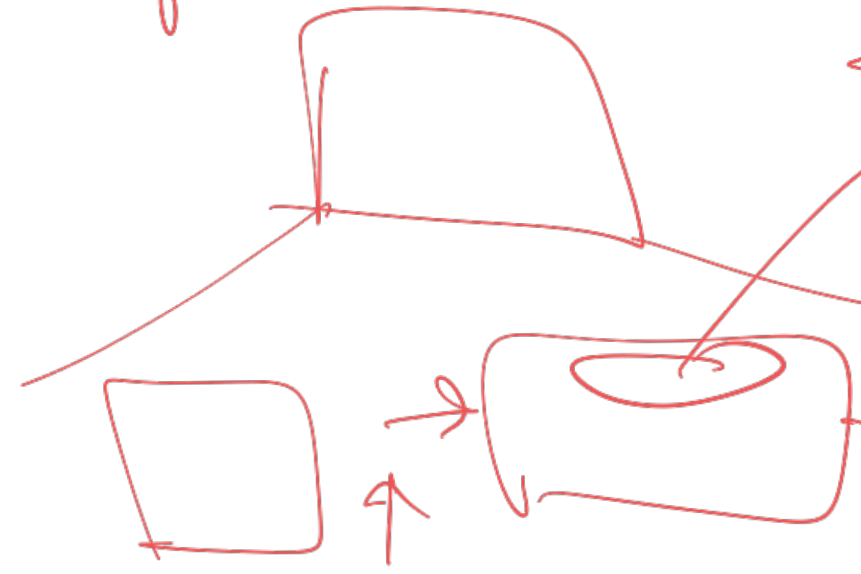
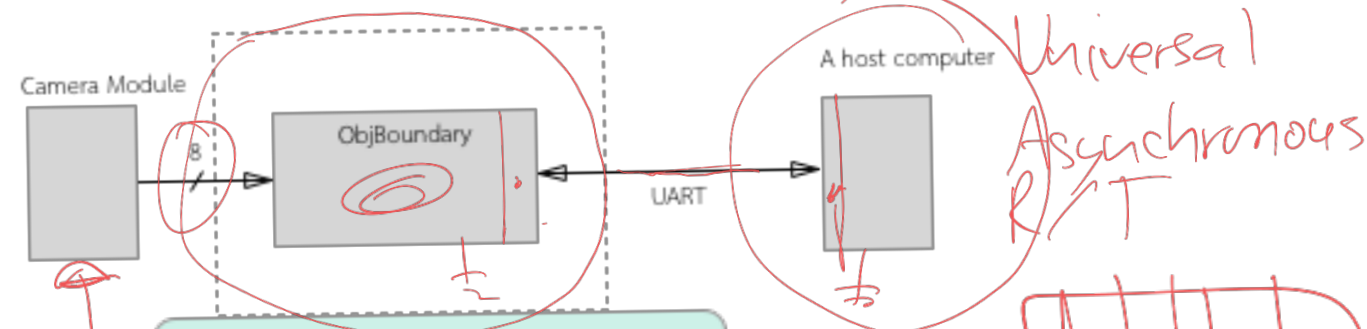


อินพุต (Input): สัญญาณวิดีโอจากกล้องผ่านพอร์ตขนาด 8 บิต ที่มีความละเอียด 640x480 พิกเซลต่อเฟรม อัตรา 15 เฟรมต่อวินาที ความเข้มแสงของแต่ละพิกเซลแทนอยู่ในรูปของสัญญาณดิจิทัลขนาด 2 ไบต์ (16 บิต) โดยเข้ารหัสเป็น RGB 565 (สีแดง (R) 5 บิต, สีเขียว (G) 6 บิต, สีน้ำเงิน (B) 5 บิต)

เอาต์พุต (Output): สัญญาณลำดับของเฟรมภาพชนิดขาวดำ ขนาดภาพ 640x480 พิกเซลต่อเฟรม โดยสีขาว (พิกเซลที่เป็น 1) บอกพื้นที่ด้านในของวัตถุ สัญญาณภาพที่ได้ถูกนำออกจากระบบผ่านหน่วยการสื่อสาร UART

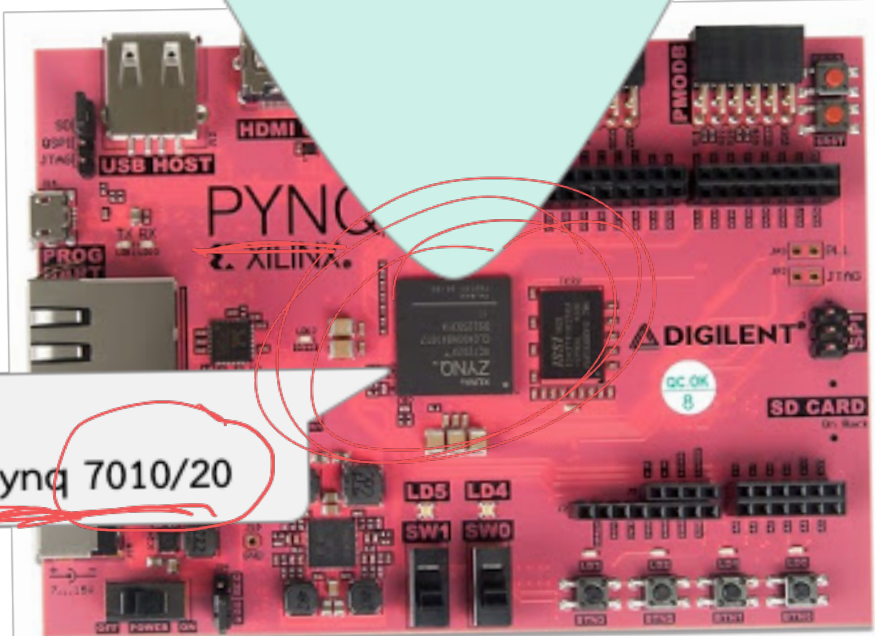


**Electronic System Development Process**

กระบวนการการทำงาน เพื่อสร้างระบบฮาร์ดแวร์เป้าหมาย (target hardware) ให้ทำงานตามข้อกำหนด

Zed.org  
FPGA

Deployment Board  
Arduno function  
Development Board  
Operating System Block

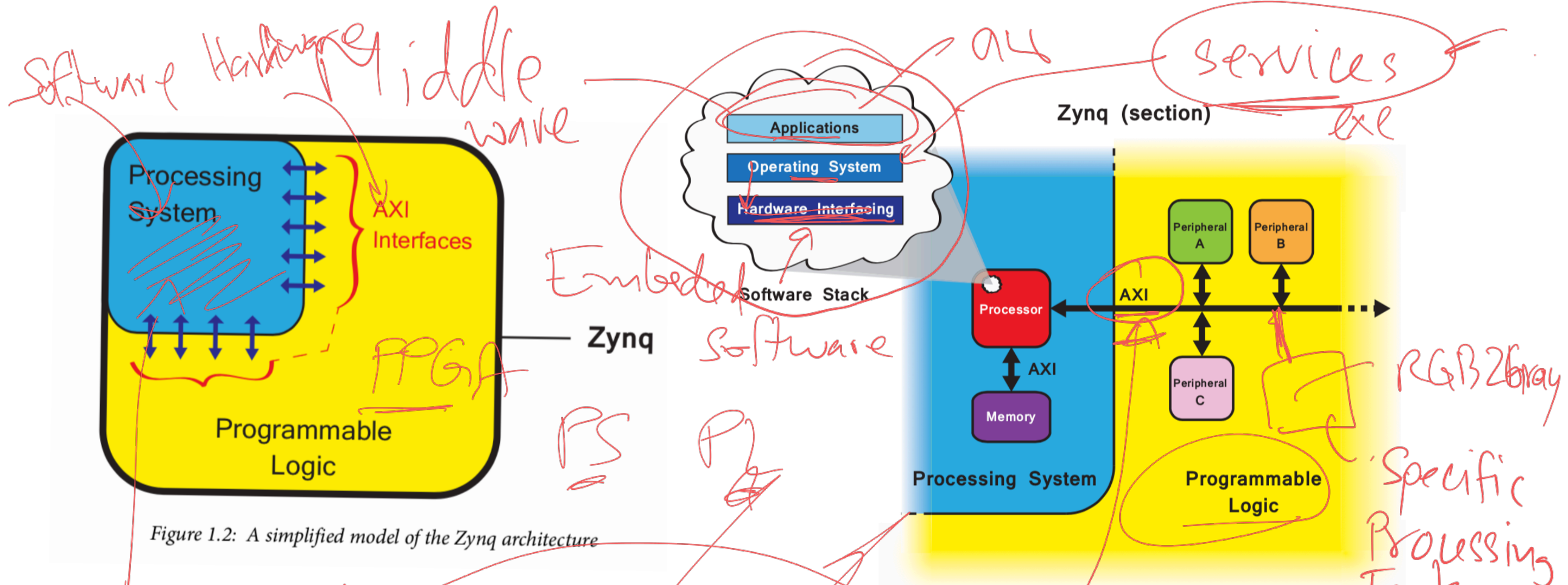


FPGA  
Xilinx's Zynq 7010/20

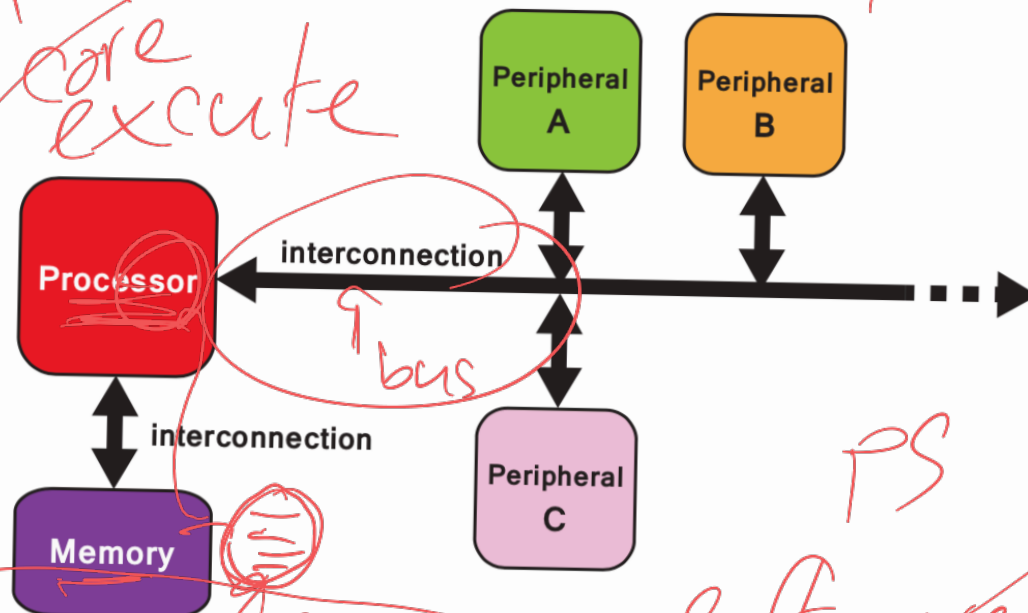
Altera 2000

- Possible Target Hardware**
- Platform level (Hardware + OS + Software)
  - Board level (Circuit of IC chips and other components)
  - Chip level
    - + ASIC (Application Specific Integrated Circuit)
    - + FPGA (Field Programmable Gate Array)
    - + CPLD (Complex Programmable Devices)

Linux  
Programmable  
SBC



ARM 9  
Dual core execute

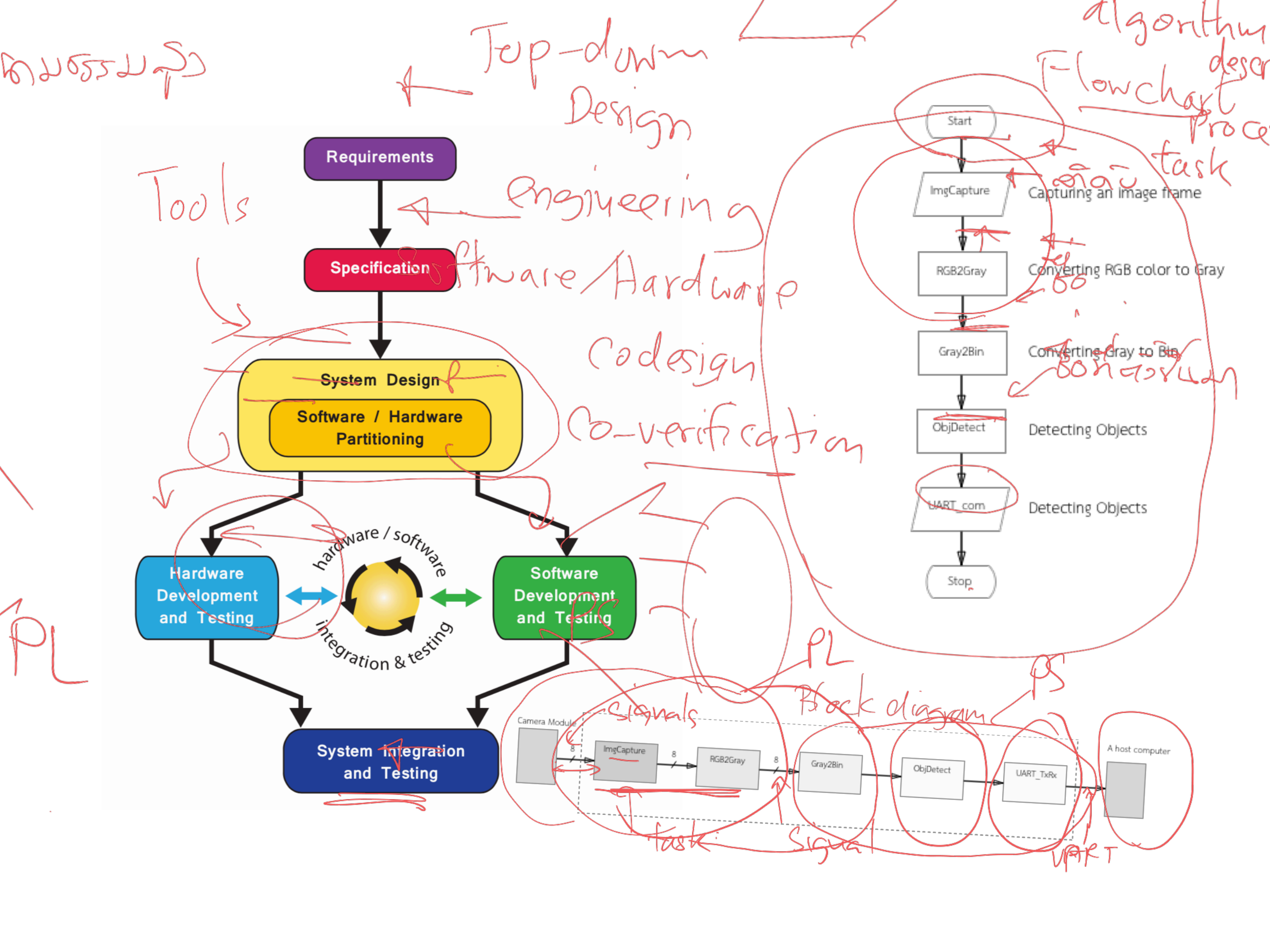


executable Program

Software engineering

Von Neumann

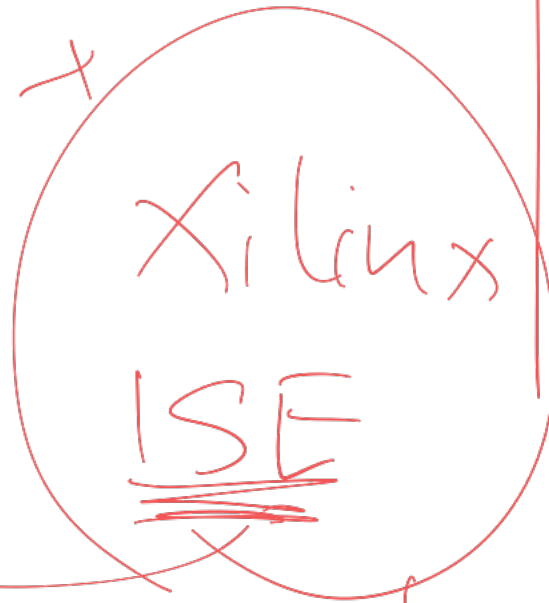




Tools



System



Img. Capture

Software

Development

SW.

Xilinx's

SDK

Kit (801)

RGB2 Gray

Images

Vivado + SDK

Virtual Machine

Mac OS

Windows

H.W

VM

Virtual Box