



LPC1100 系列微控制器

第十二章 SSP 控制器

用户手册 Rev1.00

广州周立功单片机发展有限公司

地址：广州市天河北路 689 号光大银行大厦 12 楼 F4

网址：<http://www.zlgmcu.com>

销售与服务网络（一）

广州周立功单片机发展有限公司

地址：广州市天河北路 689 号光大银行大厦 12 楼 F4

邮编：510630

电话：(020)38730916 38730917 38730972 38730976 38730977

传真：(020)38730925

网址：www.zlgmcu.com



广州专卖店

地址：广州市天河区新赛格电子城 203-204 室

电话：(020)87578634 87569917

传真：(020)87578842

南京周立功

地址：南京市珠江路 280 号珠江大厦 1501 室

电话：(025) 68123901 68123902

传真：(025) 68123900

北京周立功

地址：北京市海淀区知春路 113 号银网中心 A 座
1207-1208 室（中发电子市场斜对面）

电话：(010)62536178 62536179 82628073

传真：(010)82614433

重庆周立功

地址：重庆市石桥铺科园一路二号大西洋国际大厦
（赛格电子市场）1611 室

电话：(023)68796438 68796439

传真：(023)68796439

杭州周立功

地址：杭州市天目山路 217 号江南电子大厦 502 室

电话：(0571)89719480 89719481 89719482

89719483 89719484 89719485

传真：(0571)89719494

成都周立功

地址：成都市一环路南二段 1 号数码科技大厦 403 室

电话：(028)85439836 85437446

传真：(028)85437896

深圳周立功

地址：深圳市深南中路 2070 号电子科技大厦 C 座 4 楼 D 室

电话：(0755)83781788（5 线）

传真：(0755)83793285

武汉周立功

地址：武汉市洪山区广埠屯珞瑜路 158 号 12128 室
（华中电脑数码市场）

电话：(027)87168497 87168297 87168397

传真：(027)87163755

上海周立功

地址：上海市北京东路 668 号科技京城东座 7E 室

电话：(021)53083452 53083453 53083496

传真：(021)53083491

西安办事处

地址：西安市长安北路 54 号太平洋大厦 1201 室

电话：(029)87881296 83063000 87881295

传真：(029)87880865

销售与服务网络（二）

广州致远电子有限公司

地址：广州市天河区车陂路黄洲工业区3栋2楼

邮编：510660

传真：(020)38601859

网址：www.embedtools.com （嵌入式系统事业部）

www.embedcontrol.com （工控网络事业部）

www.ecardsys.com （楼宇自动化事业部）



技术支持：

CAN-bus:

电话：(020)22644381 22644382 22644253

邮箱：can.support@embedcontrol.com

MiniARM:

电话：(020)28872684 28267813

邮箱：miniarm.support@embedtools.com

无线通讯：

电话：(020) 22644386

邮箱：wireless@embedcontrol.com

编程器：

电话：(020)22644371

邮箱：programmer@embedtools.com

ARM 嵌入式系统：

电话：(020) 22644383 22644384

邮箱：NXPARM@zlgmcu.com

销售：

电话：(020)22644249 22644399 22644372 22644261 28872524

28872342 28872349 28872569 28872573 38601786

维修：

电话：(020)22644245

iCAN 及数据采集：

电话：(020)28872344 22644373

邮箱：ican@embedcontrol.com

以太网：

电话：(020)22644380 22644385

邮箱：ethernet.support@embedcontrol.com

串行通讯：

电话：(020)28267800 22644385

邮箱：serial@embedcontrol.com

分析仪器：

电话：(020)22644375

邮箱：tools@embedtools.com

楼宇自动化：

电话：(020)22644376 22644389 28267806

邮箱：mjs.support@ecardsys.com

mifare.support@zlgmcu.com

目 录

第 12 章 SSP 控制器	2
12.1 本章导读	2
12.2 特性	2
12.3 描述	2
12.4 管脚描述	2
12.5 时钟和功率控制	3
12.6 寄存器描述	3
12.6.1 SSP 控制寄存器 0	4
12.6.2 SSP0 控制寄存器 1	5
12.6.3 SSP 数据寄存器	5
12.6.4 SSP 状态寄存器	6
12.6.5 SSP 时钟预分频寄存器	6
12.6.6 SSP 中断屏蔽置位/清零寄存器	6
12.6.7 SSP 原始中断状态寄存器	7
12.6.8 SSP 屏蔽中断状态寄存器	7
12.6.9 SSP 中断清零寄存器	7
12.7 功能描述	8
12.7.1 德州仪器 (TI) 同步串行帧格式	8
12.7.2 SPI 帧格式	8
12.7.3 半导体 Microwire 帧格式	11

第12章 SSP 控制器

12.1 本章导读

所有 LPC111x 系列 ARM 器件的 SSP 控制器都相同，第二个 SSP 控制器（即 SSP1）只有 LQFP48 和 PLCC44 封装，没有 HVQFN33 封装。

12.2 特性

- 兼容 Motorola SPI、4 线 TI SSI 和国家半导体 Microwire 总线；
- 同步串行通信；
- 主/从操作；
- 8 帧收发 FIFO；
- 每帧 4~16 位。

12.3 描述

SSP 是同步串行端口（SSP）控制器，可控制 SPI、4 线 SSI 或 Microwire 总线的操作。在一条总线上可以有多个主机或从机。在一次数据传输中，总线上只有一个主机和一个从机进行通信。数据传输原则上为全双工方式，4 位到 16 位数据帧由主机发送到从机或由从机发送到主机。实际上通常情况下只有一个方向上的数据流包含有意义的数据。

LPC111x 系列 ARM 有两个同步串行端口控制器。

12.4 管脚描述

表 12.1 SSP 管脚描述

管脚编号	类型	接口管脚名称/功能		Microwire	管脚描述
		SPI	SSI		
SCK0/1	I/O	SCK	CLK	SK	串行时钟。 SCK/CLK/SK 是用于使数据传输同步的时钟信号。它受主机驱动，由从机接收。当使用 SPI 接口时，可将时钟编程为高电平有效或低电平有效，否则，它一直是高电平有效。SCK 只在数据传输期间跳变。在其它时间，SSP 接口使其保持无效状态或不驱动它（使其处于高阻态）
SSEL0/1	I/O	SSEL	FS	CS	帧同步/从机选择。 当 SSP 接口为总线主机时，它在串行数据发起前将该信号驱动到有效状态，再在发送数据后将信号释放到无效状态。该信号为高电平有效还是低电平有效取决于所选择的总线模式。当 SSP 接口为总线从机时，该信号根据使用的协议限定从主机发出的数据。 当只有一个总线主机和一个总线从机时，来自主机的帧同步或从选择信号可直接连接到从机的相应输入。当总线上有多个从机时，就有必要进一步限制其帧选择/从选择输入，以避免多个从机对传输作出响应

续上表

管脚编号	类型	接口管脚名称/功能		Microwire	管脚描述
		SPI	SSI		
MISO0/1	I/O	MISO	DR(M) DX(S)	SI(M) SO(S)	主机输入从机输出。MISO 将串行数据由从机传输到主机。当 SSP0 是从机时，从该信号上输出串行数据。当 SSP0 为主机时，它记录从该信号发出的串行数据。当 SSP0 为从机，且不被 FS/SSEL 选择时，它不驱动该信号（使其处于高阻态）
MISIO/1	I/O	MISI	DX(M) DR(S)	SO(M) SI(S)	主机输出从机输入。MOSI 信号将串行数据从主机传输到从机。当 SSP0 为主机时，串行数据从该管脚输出。当 SSP0 为从机时，该脚接收从主机输入的数据

注：SCK0 功能会被复用到三个不同的管脚位置（HVQFN 封装为两个位置）。使用 IOCON_LOC 寄存器（见第 7 章“IOCON 位置寄存器”小节）选择 SCK0 功能的物理存储单元，并且选择 IOCON 寄存器中的功能。SCK1 管脚不会被复用。

12.5 时钟和功率控制

SSP 块是由 AHBCLKCTRL 寄存器选通的，SSP 时钟分频器和预分频器所使用的外围设备 SSP 块则由 SSP0/1CLKDIV 寄存器控制（见第 3 章“SSP0 时钟分频器寄存器”小节）。

12.6 寄存器描述

SSP 控制器的寄存器地址如表 12.2 所示。

表 12.2 寄存器概述：SSP0（址 0x4004 0000）

名称	访问	地址偏移量	描述	复位值 ^[1]
SSP0CR0	R/W	0x000	控制寄存器 0。选择串行时钟速率、总线类型和数据长度	0
SSP0CR1	R/W	0x004	控制寄存器 1。选择主/从机及其它模式	0
SSP0DR	R/W	0x008	数据寄存器。写满发送 FIFO，读空接收 FIFO	0
SSP0SR	RO	0x00C	状态寄存器	—
SSP0CPSR	R/W	0x010	时钟预分频寄存器	0
SSP0MSC	R/W	0x014	中断屏蔽设置和清零寄存器	0
SSP0RIS	R/W	0x018	原始中断状态寄存器	—
SSP0MIS	R/W	0x01C	屏蔽中断状态寄存器	0
SSP0ICR	R/W	0x020	SSPICR 中断清零寄存器	NA

[1] 复位值仅指使用位中保存的数据，不包含保留位的内容。

表 12.3 寄存器概述：SSP1（基址 0x4005 8000）

名称	访问	地址偏移量	描述	复位值 ^[1]
SSP1CR0	R/W	0x000	控制寄存器 0。选择串行时钟速率、总线类型和数据长度	0
SSP1CR1	R/W	0x004	控制寄存器 1。选择主/从机及其它模式	0

续上表

名称	访问	地址偏移量	描述	复位值 ^[1]
SSP1DR	R/W	0x008	数据寄存器。写满发送 FIFO，读空接收 FIFO	0
SSP1SR	RO	0x00C	状态寄存器	—
SSP1CPSR	R/W	0x010	时钟预分频寄存器	0
SSP1MSC	R/W	0x014	中断屏蔽设置和清零寄存器	0
SSP1RIS	R/W	0x018	原始中断状态寄存器	—
SSP1MIS	R/W	0x01C	屏蔽中断状态寄存器	0
SSP1ICR	R/W	0x020	SSPICR 中断清零寄存器	NA

[1] 复位值仅指使用位中保存的数据，不包含保留位的内容。

12.6.1 SSP 控制寄存器 0

该寄存器控制 SSP 控制器的基本操作。

表 12.4 SSP 控制寄存器 0 (SSP0CR0 – 0x4004 0000, SSP1CR0 – 0x4005 8000) 位描述

位	符号	值	描述	复位值 ^[1]
3:0	DSS		数据长度选择。该字段控制每帧中传输的位的数目。 不支持且不使用值 0000-0010	0000
		0011	4 位传输	
		0100	5 位传输	
		0101	6 位传输	
		0110	7 位传输	
		0111	8 位传输	
		1000	9 位传输	
		1001	10 位传输	
		1010	11 位传输	
		1011	12 位传输	
		1100	13 位传输	
		1101	14 位传输	
		1110	15 位传输	
		1111	16 位传输	
5:4	FRF		帧格式	00
		00	SPI	
		01	TI	
		10	Microwire	
		11	不支持且不使用该组合	
6	CPOL		时钟输出极性。该位只用于 SPI 模式	0
		0	SSP 控制器使帧之间的总线时钟保持为低电平	
		1	SSP 控制器使帧之间的总线时钟保持为高电平	

续上表

位	符号	值	描述	复位值 ^[1]
7	CPHA		时钟输出相位。该位只用于 SPI 模式	0
		0	SSP 控制器在帧传输的第一次时钟跳变时捕获串行数据，也就是说跳变远离时钟线的帧间状态	
		1	SSP 控制器在帧传输的第二次时钟跳变时捕获串行数据，也就是说跳变回到时钟线的帧间状态	
15:8	SCR		串行时钟速率。SCR 的值为总线上传输的每一个数据位对应的 SSP 时钟数减 1。假设 CPSDVSR 为预分频器分频值，APB 时钟 PCLK 计时预分频器，则位频率为 $PCLK/(CPSDVSR \times [SCR+1])$	0x00

12.6.2 SSP0 控制寄存器 1

该寄存器控制 SSP 控制器操作的某些方面。

表 12.5 SSP 控制寄存器 1 (SSP0CR1 – 0x4004 0004, SSP1CR1 – 0x4005 8004) 位描述

位	符号	值	描述	复位值
0	LBM		回写模式	0
		0	正常操作	
		1	串行输入脚可用作串行输出脚 (MOSI 或 MISO)，而不是仅作串行输入脚 (MISO 或 MOSI 分别起作用)	
1	SSE		SSP 使能	0
		0	SSP 控制器禁能	
		1	SSP 控制器可与串行总线上的其它设备相互通信。置位该位前，软件应向其它 SSP 寄存器和中断控制寄存器写入合适的控制信息	
2	MS		主/从模式。只有在 SSE 位为 0 时才能对该位进行写操作	0
		0	SSP 控制器作为总线主机，驱动 SCLK、MOSI 和 SSEL 线并接收 MISO 线	
		1	SSP 控制器作为总线上的从机，驱动 MISO 线并接收 SCLK、MOSI 及 SSEL 线	
3	SOD		从机输出禁能。只有在从模式下才与该位有关 (MS = 1)。如果值为 1，则禁止 SSP 控制器驱动发送数据线 (MISO)	0
7:4	-		保留，用户软件不应向保留位写入 1。从保留位的值未定义	NA

12.6.3 SSP 数据寄存器

软件可向该寄存器写入要发送的数据，或从该寄存器读出已接收的数据。

表 12.6 SSP 数据寄存器（SSP0DR – 0x4004 0008, SSP1DR – 0x4005 8008）位描述

位	符号	描述	复位值
15:0	DATA	<p>写：当状态寄存器中的 TNF 位置 1（指示 Tx FIFO 未空）时，软件就可以将要发送的帧数据写入该寄存器。如果 Tx FIFO 原来为空且总线上的 SSP 控制器空闲，则立即开始发送数据。否则，只要前面所有的数据都已发送（或接收），写入该寄存器的数据将会被发送。如果数据长度小于 16 位，则软件必须使写入该寄存器的数据向右对齐。</p> <p>读：只要状态寄存器中的 RNE 位置 1（指示 Rx FIFO 未空），软件就可以从该寄存器读出数据。当软件读该寄存器时，SSP 控制器返回 Rx FIFO 中最早接收到的帧数据。如果数据长度小于 16 位，那么使该字段的数据向右对齐，高位补 0</p>	0x0000

12.6.4 SSP 状态寄存器

该只读寄存器反映 SSP 控制器的当前状态。

表 12.7 SSP 状态寄存器（SSP0SR – 0x4004 000C, SSP1SR – 0x4005 800C）位描述

位	符号	描述	复位值
0	TFE	发送 FIFO 为空。发送 FIFO 为空时该位置 1，反之为 0	1
1	TNF	发送 FIFO 未空。Tx FIFO 满时该位为 0，反之为 1	1
2	RNE	接收 FIFO 未空。接收 FIFO 为空时该位为 0，反之为 1	0
3	RFF	接收 FIFO 满。接收 FIFO 满时该位为 1，反之为 0	0
4	BSY	忙。SSP 控制器空闲时该位为 0，当前发送/接收一个帧和/或 Tx FIFO 不为空时该位为 1	0
7:5	—	保留，用户软件不能向保留位写“1”。从保留位读出的值未定义	NA

12.6.5 SSP 时钟预分频寄存器

预分频器用来对 SSP 外设时钟 SSP_PCLK 进行分频以获得预分频时钟的分频因数由该寄存器控制，而预分频时钟被 SSPCR0 中的 SCR 因数分频后会得到位时钟。

表 12.8 SSP0 时钟预分频寄存器（SSP0CPSR – 0x4004 0010, SSP1CPSR – 0x4005 8010）位描述

位	符号	描述	复位值
7:0	CPDVS	该值为 2~254 之间的一个偶数，SSP_PCLK 通过该值进行分频产生预分频输出时钟。位 0 读出时总为 0	0

要点：必须适当地对 SSP0CPSR 值进行初始化，否则 SSP 控制器不能正确发送数据。

在从模式下，主机提供的 SSP 时钟速率不能超过 SSP 外设时钟的 1/12。SSP 外设时钟的选择参见表“系统 AHB 时钟分频寄存器位描述”。SSP0CPSR 寄存器的内容与此无关。

在主模式下，CPDVS_{min}=2 或更大的值（只能为偶数）。

12.6.6 SSP 中断屏蔽置位/清零寄存器

该寄存器控制是否使能 SSP 控制器中的 4 个中断条件。注意：ARM 所使用的术语“masked”与普通计算机术语中的“masked”的意思是相反的，“masked”在普通计算机术语中是“禁能”的意思，而在 ARM 术语中则是“使能”。为了避免混淆，这里不使用“masked”这个词。

表 12.9 SSP 中断屏蔽置位/清零寄存器

(SSP0IMSC – 0x4004 0014, SSP1MSC – 0x4005 8014) 位描述

位	符号	描述	复位值
0	RORIM	出现接收上溢（即当 Rx FIFO 满时且另一个帧完全接收）时，软件应将该位置位以使能中断。ARM 规范表明，出现这种情况时，原来的帧数据会被新的帧数据覆写	0
1	RTIM	出现接收超时条件时，软件应将该位置位以使能中断。当 Rx FIFO 不为空且在“超时周期”没有读出任何数据时，就会出现接收超时	0
2	RXIM	Rx FIFO 至少有一半为满时，软件应将该位置位以使能中断	0
3	TXIM	Tx FIFO 至少有一半为空时，软件应将该位置位以使能中断	0
7:4	-	保留，用户软件不能向保留位写“1”。从保留位读出的值未定义	NA

12.6.7 SSP 原始中断状态寄存器

不管 SSP0IMSC 中的中断是否使能，只要出现有效的中断条件，该只读寄存器就将相应的位置 1。

表 12.10 SSP 原始中断状态寄存器 (SSP0RIS – 0x4004 0018, SSP1RIS – 0x4005 8018) 位描述

位	符号	描述	复位值
0	RORRIS	如果 Rx FIFO 为满时又完全接收到另一帧数据，则该位置 1。ARM 规范指明出现这种情况时，前面的帧数据会被新的帧数据覆写	0
1	RTRIS	当 Rx FIFO 不为空，且在“超时周期”没有被读出时，该位置 1	0
2	RXRIS	当 Rx FIFO 至少有一半为满时，该位置 1	0
3	TXRIS	当 Tx FIFO 至少有一半为空时，该位置 1	1
7:4	-	保留，用户软件不能向保留位写“1”。从保留位读出的值未定义	NA

12.6.8 SSP 屏蔽中断状态寄存器

该寄存器是一个只读寄存器，当中断条件出现且相应的中断在 SSPnIMSC 寄存器中使能时，该寄存器中对应的位就会置 1。当出现 SSP 中断时，中断服务程序可通过读该寄存器来判断中断源。

表 12.11 SSP 屏蔽中断状态寄存器 (SSP0MIS – 0x4004 001C, SSP1MIS – 0x4005 801C) 位描述

位	符号	描述	复位值
0	RORMIS	当 Rx FIFO 为满时又完全接收另一帧数据，且中断使能时，该位置 1	0
1	RTMIS	当 Rx FIFO 不为空并在“超时周期”没有被读，且中断使能时，该位置 1	0
2	RXMIS	当 Rx FIFO 至少有一半为满，且中断使能时，该位置 1	0
3	TXMIS	当 Tx FIFO 至少有一半为空，且中断使能时，该位置 1	
7:4	-	保留，用户软件不应向保留位写“1”。从保留位读出的值未定义	NA

12.6.9 SSP 中断清零寄存器

软件可向该只写寄存器写入 1 个或多个“1”将 SSP 控制器中相应的中断条件清零。注意其它两个中断条件可通过写或读相应的 FIFO 清除，或通过清零 SSP0IMSC 中的相应位将其禁能。

表 12.12 SSP 中断清除寄存器 (SSP0ICR – 0x4004 0020, SSP1ICR – 0x4005 8020) 位描述

位	符号	描述	复位值
0	RORIC	向该位写“1”以清除“Rx FIFO 为满时接收帧”中断	NA
1	RTIC	向该位写“1”以清除“Rx FIFO 不为空且在超时周期内没有被读出”中断	NA
7:2	-	保留，用户软件不应向保留位写“1”。从保留位读出的值未定义	NA

12.7 功能描述

12.7.1 德州仪器 (TI) 同步串行帧格式

如图 12.1 所示为 SSP 模块支持的 4 线 TI 同步串行数据帧格式。

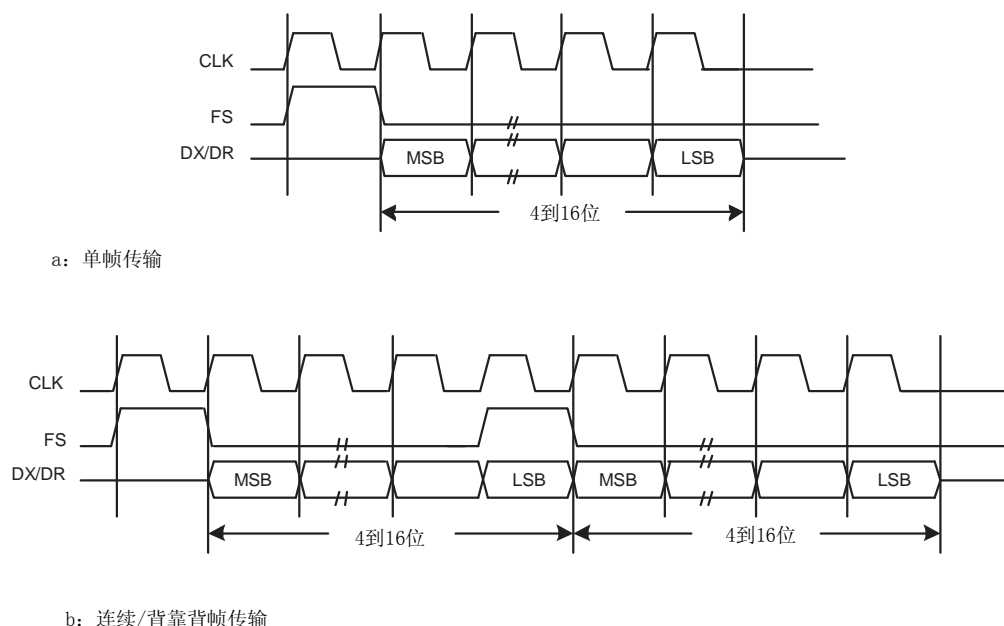


图 12.1 TI 同步串行帧格式: a)单帧 b)连续/背靠背 2 帧传输

对于在该模式下配置为主机的设备，CLK 和 FS 强制为低电平，且只要 SSP 空闲，发送数据线 DX 处于 3 态模式。一旦发送 FIFO 的底部入口有数据，FS 就会变为高电平，并持续一个 CLK 周期。要发送的数据也会从发送 FIFO 传输到发送逻辑的串行移位寄存器。在下一个 CLK 上升沿，4 位到 16 位数据帧的 MSB 输出到 DX 管脚。同样，接收到数据的 MSB 由片外串行从机设备传送到 DR 管脚。

在每个 CLK 时钟的下降沿，SSP 和片外串行从机设备将各个数据位放入其串行移位器。LSB 被锁存后，在 CLK 的第一个上升沿，接收的数据从串行移位器传输到接收 FIFO。

12.7.2 SPI 帧格式

SPI 接口是 4 线接口，其中 SSEL 信号用作从机选择。SPI 格式的主要特性是 SCK 信号的无效状态和相位可通过对 SSPCR0 控制寄存器内的 CPOL 和 CPHA 位编程设定。

1. 时钟极性 (CPOL) 及相位 (CPHA) 控制

当 CPOL 时钟极性控制位为低电平时，它会在 SCK 管脚产生一个稳定的低电平值。如果 CPOL 时钟极性控制位为高电平，那么在没有传输数据时，它会在 CLK 管脚上产生一个稳定的高电平值。

CPHA 控制位选择捕获数据及允许数据改变状态的时钟边沿。在第一个数据捕获边沿之前允许或不允许时钟跳变，对传输的第一位产生极大影响。当 CPHA 相位控制位为低电平时，在第一次出现时钟边沿跳变时捕获数据。如果 CPHA 时钟相位控制位为高电平，则在第二次出现时钟边沿跳变时捕获数据。

2. CPOL=0, CPHA=0 时的 SPI 格式

CPOL=0, CPHA=0 时 SPI 格式的单帧和连续帧传输信号时序如图 12.2 所示。

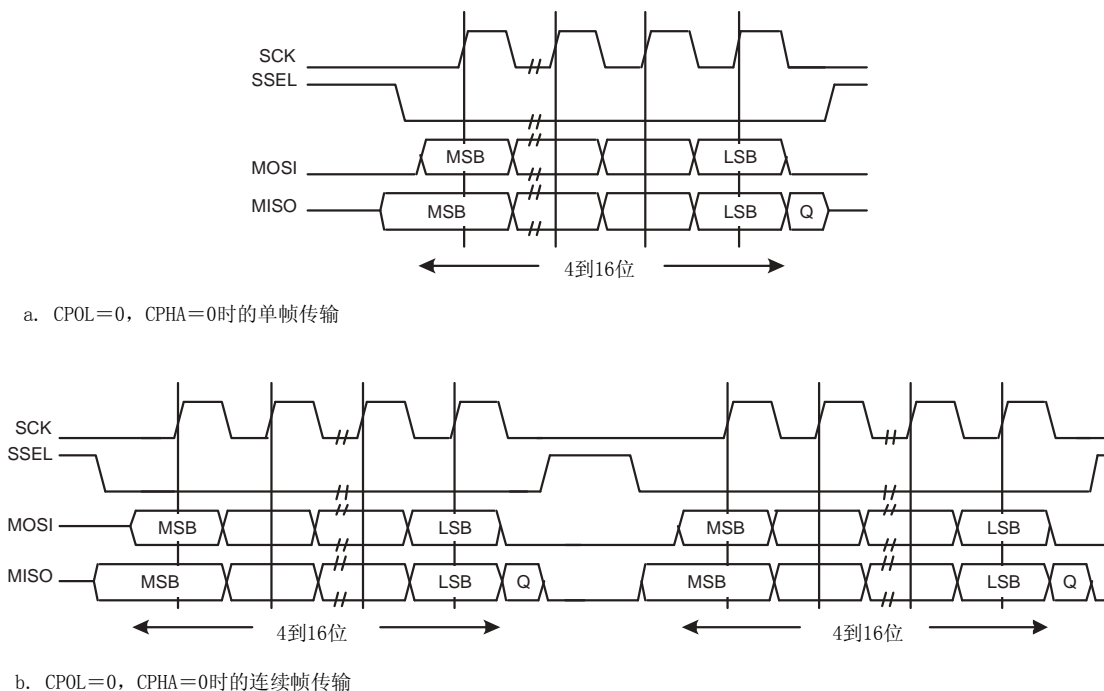


图 12.2 CPOL=0, CPHA=0 时的 SPI 帧格式 a)单帧 b)连续帧传输

该配置中，在空闲期间：

- CLK 信号强制为低；
- SSEL 强制为高；
- MOSI/MISO 管脚处于高阻态。

如果 SSP 被使能，且在发送 FIFO 中装载了有效数据，那么 SSEL 信号驱动为低，指示数据发送开始。这样，从机数据就可以进入到主机 MISO 输入线上。主机的 MOSI 脚被使能。

1/2 个 SCK 周期后，有效的主机数据被传输到 MOSI 管脚。由于主机和从机数据都已设定，因此再过 1/2 个 SCK 周期，SCK 主时钟管脚就会变为高。

数据捕获从 SCK 信号的上升沿开始，到 SCK 的下降沿结束。传送单个字时，在发送完数据字的所有位后，在捕获到最后一位后的 SCK 周期后，SSEL 线返回到其空闲高电平状态。

但是，在进行连续的背靠背传输时，传输的各数据字之间的 SSEL 信号必须为高电平。这是因为从机选择管脚在 CPHA 位为 0 时会冻结串行外围寄存器中的数据并且不允许改变数据。因此，主设备必须拉高各数据传输之间的从设备的 SSEL 管脚，以使能串行外设数据写操作。连续传输完成后，SSEL 在捕获到最后一位后的一个 SCK 周期返回空闲状态。

3. CPOL=0, CPHA=1 时的 SPI 格式

CPOL=0, CPHA=1 时 SPI 格式的传输信号时序如图 12.3 所示，包含单帧和连续帧传输。

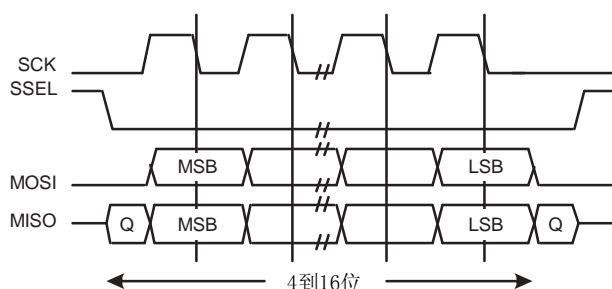


图 12.3 CPOL=0, CPHA=1 时的 SPI 帧格式

该配置中，在空闲期间：

- CLK 信号强制为低；
- SSEL 强制为高；
- 发送 MOSI/MISO 管脚为高阻态。

如果 SSP 使能且发送 FIFO 中包含有效数据，那么 SSEL 被驱动为低，指示开始发送数据。主机上的 MOSI 脚使能。再过 1/2 个 SCK 周期后，主机和从机的有效数据都被使能输出到它们各自的传输线上。同时，SCK 在上升沿跳变时使能。

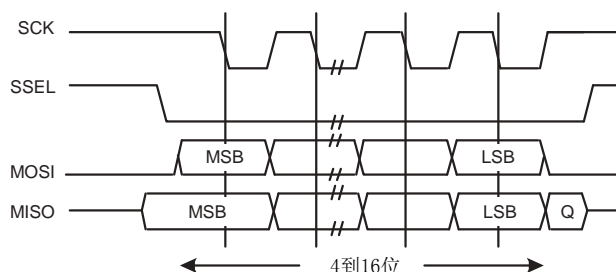
然后在 SCK 信号的下降沿捕获数据，保持到 SCK 信号的上升沿。

传送单个字时，传送完所有位后，在捕获到最后一位的一个 SCK 周期后，SSEL 线返回其空闲高电平状态。

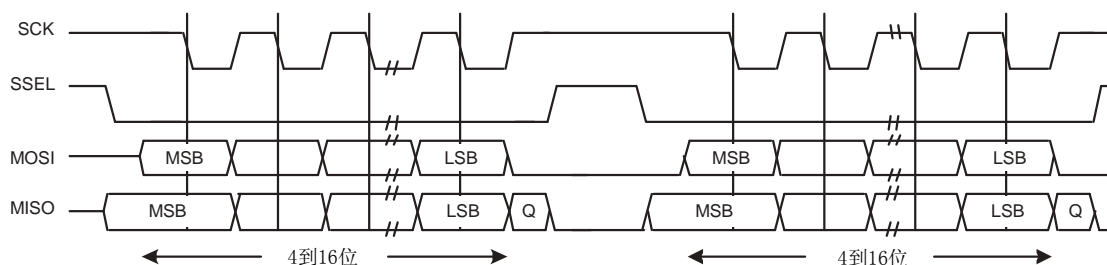
当进行连续的背靠背传输时，连续的数据字之间 SSEL 管脚保持为低电平，终止条件与传送单个字时相同。

4. CPOL=1, CPHA=0 时的 SPI 格式

CPOL=1, CPHA=0 时，SPI 格式的单帧和连续帧传输信号时序如图 12.4 所示。



a. CPOL=1, CPHA=0 时的单帧传输



b. CPOL=1, CPHA=0 时的连续帧传输

图 12.4 CPOL=1, CPHA=0 时的 SPI 帧格式 a)单帧 b)连续帧传输

该配置中，在空闲期间：

- CLK 信号强制为高；

- SSEL 强制为高；
- 发送 MOSI/MISO 管脚为高阻态。

如果 SSP 使能且在发送 FIFO 中存在有效数据，那么 SSEL 就会被驱动为低表示开始发送数据，这就使从机数据立即传输到主机 MISO 线上。主机的 MOSI 管脚使能。

1/2 个 SCK 周期后，有效的主机数据被传送到 MOSI 线。由于主机和从机数据都已设定，因此再过 1/2 个 SCK 周期后，SCK 主时钟管脚变为低电平。这意味着在 SCK 信号的下降沿捕获数据并保持到 SCK 上升沿。

发送单个字时，发送完所有位后，在捕获最后一位的一个 SCK 周期后，SSEL 线返回其空闲高电平状态。

但是，在连续的背靠背传输的情况下，各传送数据字之间的 SSEL 信号必须为高电平。这是因为从机选择管脚在 CHPA 位为 0 时会冻结串行外围寄存器中的数据并且不允许改变数据。因此，在每次数据传输之间，主器件必须拉高从器件的 SSEL 脚来使能对串行外设数据的写操作。连续传送完成时，SSEL 管脚在最后一位被捕获的一个 SCK 周期后返回空闲状态。

5. CPOL=1, CPHA=1 时的 SPI 格式

CPOL=1, CPHA=1 时 SPI 格式的传输信号时序如图 12.5 所示，包含单帧和连续帧传输。

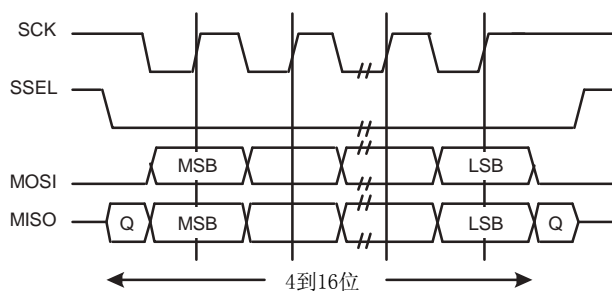


图 12.5 CPOL=1, CPHA=1 时的 SPI 帧格式

该配置中，在空闲期间：

- CLK 信号强制为高；
- SSEL 强制为高；
- 发送 MOSI/MISO 管脚为高阻态。

如果 SSP 使能且发送 FIFO 中包含有效数据，则 SSEL 主机信号驱动为低表示数据发送开始。主机的 MOSI 脚使能。再过 1/2 个 SCK 周期后，主机和从机数据都被使能输出到它们各自的传输线上。同时，SCK 在下降沿跳变时使能。然后在 SCK 信号的上升沿捕获数据，保持到 SCK 信号的下降沿。

发送单个字时，传输完所有位后，在捕获最后一位的一个 SCK 周期后，SSEL 返回到其空闲高电平状态。对于连续传输，SSEL 管脚保持处于其有效的低电平状态，直到捕获到最后一个字的最后一位为止，然后返回其空闲状态（如上所述）。通常，对于连续的背靠背传输，SSEL 管脚在连续数据字之间保持低电平，终止条件与传输单个字相同。

12.7.3 半导体 Microwire 帧格式

图 12.6 所示为单帧的 Microwire 帧格式。图 12.7 所示为进行连续帧传输时的 Microwire 帧格式。

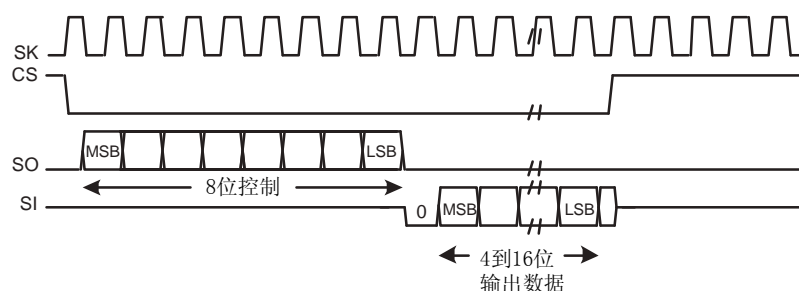


图 12.6 Microwire 帧格式（单帧传输）

Microwire 格式与 SPI 格式相似，都是使用主-从信息传递技术，但它采用的传输方式是半双工方式而不是全双工方式。串行数据传输均从一个 8 位控制字开始，由 SSP 发送到片外从机设备。在发送过程中，SSP 不会接收输入的数据。在控制字发送结束后，片外从机对其进行解码，然后在 8 位控制信息的最后一位发送结束后再等待一个串行时钟，才返回主机所需的数据。返回的数据长度为 4~16 位，使整个帧长度范围为 13~25 位。

该配置中，在空闲期间：

- SK 信号强制为低；
- CS 强制为高；
- 发送数据线 SO 可强制为低电平。

数据传输是通过向发送 FIFO 写控制字节来触发的。CS 出现下降沿时，发送 FIFO 底端的数据会传输到串行移位寄存器，并且 8 位控制帧的 MSB 会被输出到 SO 管脚。CS 在帧发送期间保持低电平。SI 管脚在发送过程中保持三态。

片外串行从机设备在每个 SK 的上升沿将各控制位锁存到串行移位器中。当从机设备将最后一位锁存后，控制字节会在时间长度为一个时钟的等待状态期间被解码，而从机则通过将数据发送回 SSP 来进行响应。每个位在 SK 的下降沿被驱动到 SI 线。SSP 依次在 SK 的上升沿锁存每个位。对于单帧传输，在帧结束时，在最后一位已锁存到接收串行移位器后的一个时钟周期，CS 信号置为高电平，这就使数据被传输到接收 FIFO。

注：LSB 被接收移位器锁存后或当 CS 变为高电平时，片外从器件的接收线在 SK 下降沿呈现三态。

对于连续传输，数据发送开始和结束的方式与单帧传输相同。但是，CS 线持续有效（保持低电平），数据以背靠背方式发送。当前数据帧 LSB 被接收后，下一个帧的控制字节立即发送。在一帧数据的 LSB 被锁存到 SSP 后，每个收到的数据在 SK 的下降沿传到接收移位器。

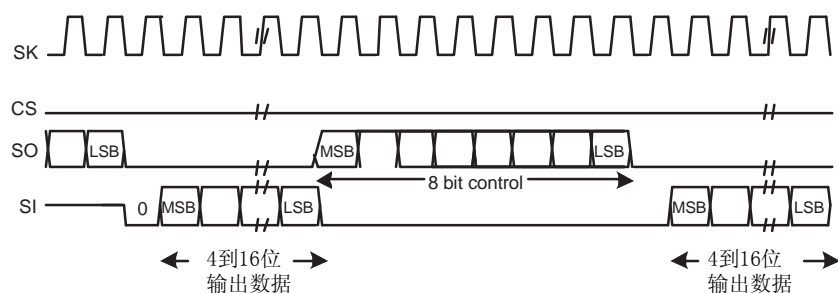


图 12.7 Microwire 帧格式（连续帧传输）

1. Microwire 模式下 CS 相对于 SK 的建立和保持时间要求

在 Microwire 模式下，CS 变为低电平后，SSP 从机在 SK 上升沿时对接收数据的第一位进行采样。主机驱动 SK 自由运行时必须确保 CS 信号相对于 SK 上升沿有充足的建立和保持时间。

图 12.8 描绘了这些建立和保持时间的要求。相对于 SK 上升沿（SSP 从机在该上升沿对接收数据的第一位进行采样），CS 的建立时间必须至少为 SK（SSP 在 SK 上运行）周期的 2 倍。相对于该边沿之前的 SK 上升沿，CS 必须保持至少一个 SK 周期。

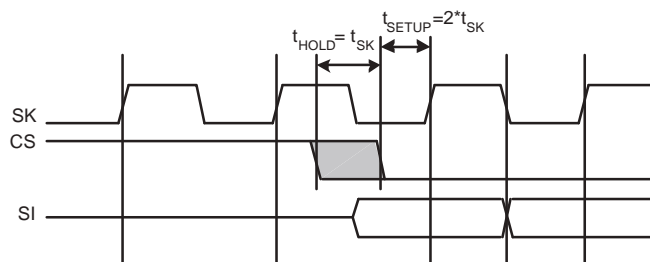


图 12.8 Microwire 帧格式建立及保持时间