programmierten Wert aus dem Laderegister. In dieser Betriebsart ist es ebenfalls möglich, während des laufenden Zählvorganges das Laderegister neu zu beschreiben. Die Übernahme dieses neuen Werts erfolgt dann automatisch beim Nulldurchgang, falls nicht zuvor bereits ein Ladekommando (R241) erteilt wurde.
Bei Nutzung der Ausgabefunktion über $P3_6$ ist zu beachten, daß nicht ein Übertragsimpuls ausgesendet wird, sondern daß mit jedem Nulldurchgang der Pegel am Ausgang negiert wird. Damit wird ein Tastverhältnis von 50% erreicht. Die Ausgangslinie wird mit jeder Ladeaktion des zugehörigen Zählers (softwaremäßig oder hardwaremäßig) auf H-Pegel gesetzt.

2.3. Erläuterung der Anschlußbelegung

Der Einchipmikrorechner U881 besitzt ein 40poliges DIL-Gehäuse. **Bild 2.13** zeigt die schematische Anschlußübersicht (Bild 2.13a) und die Pinbelegung (Bild 2.13b). Die Funktion der Anschlüsse soll nachfolgend näher erläutert werden.

$P0_0 \cdots P0_7$ Port P0 (bidirektional)

Das Port P0 ist halbbyteweise programmierbar für Ein- oder Ausgabe oder zur Bereitstellung von den Adreßlinien $A_8 \cdots A_{11}$ und $A_{12} \cdots A_{15}$ zur Speichererweiterung in Verbindung mit Port P1.

$P1_0 \cdots P1_7$ Port P1 (bidirektional)

Das Port P1 kann insgesamt (also byteweise) für Eingabe, Ausgabe oder zur Bereitstellung der gemultiplexten Daten-/Adreßlinien $AD_0 \cdots AD_7$ für die Speichererweiterung konfiguriert werden.

$P2_0 \cdots P2_7$ Port P2 (bidirektional, Open-drain-Charakteristik programmierbar)

Das Port P2 ist ein reines Eingabe-/Ausgabeport. Alle Linien sind unabhängig voneinander als Ein- oder Ausgänge definierbar (bitweise programmierbar). Für alle Ausgänge kann gemeinsam eine Open-drain-Charakteristik eingestellt werden.

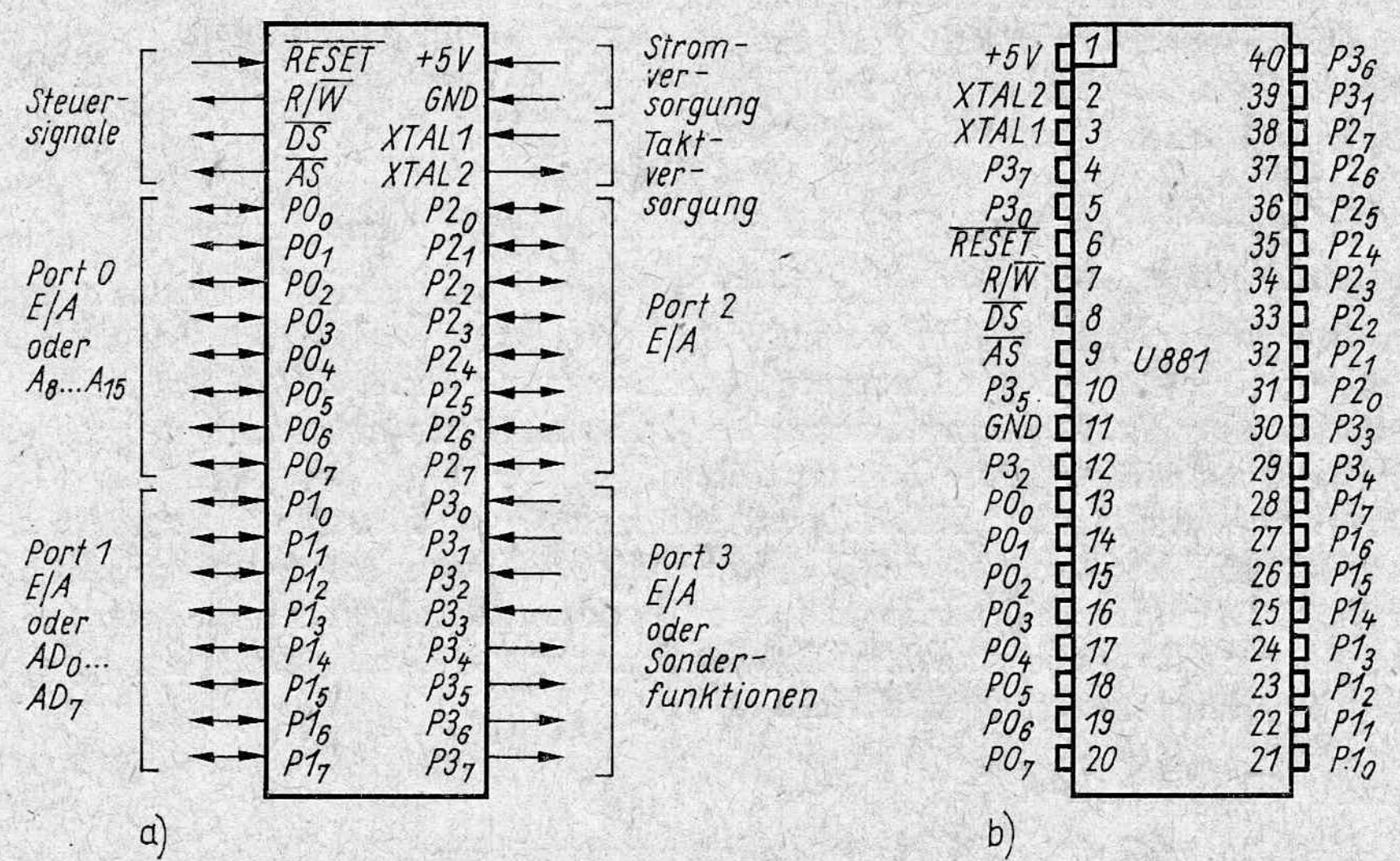

Bild 2.13. Anschlußübersicht zum U881
a) Schematische Anschlußbelegung; b) Pinbelegung

$P3_0 \cdots P3_7$ Port P3 (vier Eingänge, vier Ausgänge)

Dieses Port ist fest konfiguriert. Die niederwertigen Linien wirken immer als Eingänge, die vier höherwertigen als Ausgänge. Das Port kann sowohl für parallele Eingabe- oder Ausgabefunktionen genutzt oder auch für Sonderfunktionen konfiguriert werden. Im letzteren Fall kann das Port P3 für die serielle Ein-/Ausgabe, für die Handshake-Steuerung der anderen Ports, für Zähler/Zeitgeberfunktionen, als Interruptquellen und für die Speichererweiterung angewendet werden.

$\overline{AS}$ Address Strobe (Ausgang, tristate, L-aktiv)

Dieses Steuersignal dient hauptsächlich zur Kennzeichnung der Belegung des gemultiplexten Daten-/Adreßbusses bei der externen Speichererweiterung. Er wird grundsätzlich zu Beginn jedes Maschinenzyklus aktiv. Bei allen externen Speicheroperationen liegen mit seiner Rückflanke (L/H-Flanke) gültige Adreßinformationen am Multiplexbus (Port P1) an. Das Steuersignal $\overline{AS}$ kann somit zur direkten Ansteuerung eines Adreßlatches benutzt werden. Der hochohmige Zustand des Signals kann über eine entsprechende Programmierung des Steuerregisters R248 erreicht werden.

$\overline{DS}$ Data Strobe (Ausgang, tristate, L-aktiv)

Das Steuersignal $\overline{DS}$ kennzeichnet ebenfalls die Belegung des Multiplexbusses bei der externen Speichererweiterung. Es zeigt bei allen externen Speicheroperationen das Vorliegen gültiger Daten an. Während der Schreiboperationen des Einchipmikrorechners sind bei aktivem $\overline{DS}$ die Dateninformationen stabil. Im Lesezyklus werden die Daten mit der Rückflanke (L/H-Flanke) am Port P1 übernommen. Der hochohmige Zustand kann durch Programmierung erzwungen werden.
Für den Fall, daß der Einchipmikrorechner nicht für die externe Speichererweiterung konfiguriert ist, wird der $\overline{DS}$-Anschluß zur Ausgabe eines $\overline{SYNC}$-Signales benutzt. Dieses Signal wirkt dann wie das $\overline{SYNC}$-Statussignal des U882 (siehe dort) und kennzeichnet M1-Maschinenzyklen.

$R/\overline{W}$ Read/Write (Ausgang, tristate, L-aktiv)

Mit dem Steuersignal $R/\overline{W}$ erfolgt die Festlegung der Datenrichtung auf dem Multiplexbus des Ports P1 bei externer Speichererweiterung. Sein aktiver Pegel ($R/\overline{W}$ = L) kennzeichnet Schreiboperationen mit dem externen Programm- oder Datenspeicher. Bei allen anderen Zyklen führt das Signal H-Pegel. Ein hochohmiger Zustand kann ebenfalls wie bei $\overline{AS}$ und $\overline{DS}$ unter Softwaresteuerung realisiert werden.

XTAL1, XTAL2 Crystal 1, Crystal 2 (Taktgenerator, Eingang und Ausgang)

Die Beschaltung dieser Anschlüsse ist abhängig von der vorliegenden Bondvariante der Einchipmikrorechner. In der Grundversion dienen sie hauptsächlich zum Anschluß eines in Serienresonanz betriebenen Quarzes (Quarzfrequenz max. 8 MHz) bzw. eines ähnlichen Bauelementes (z. B. Keramikresonator). Es existieren aber auch verschiedene Anschlußvarianten für externe Taktquellen.
In der Power-down-Version muß XTAL1 mit einer externen Taktquelle beschaltet werden. Anstelle von XTAL2 steht mit U_{mm} ein weiterer Stromversorgungsanschluß zur Verfügung, über den die Registerfile und Resetlogik der Einchipmikrorechner versorgt werden. Dieser getrennte Anschluß hat Bedeutung bei der Realisierung eines Datenerhalts bei Stromversorgungsausfällen.

$\overline{RESET}$ Reset (Eingang, L-aktiv)

Das Rücksetzsignal setzt bei Aktivierung den Programmzähler (PC) auf die Anfangsadresse 12 und initialisiert die Steuerregister. Gleichzeitig wird ein Schreibschutz bei der Registerfile bewirkt, um unbeabsichtigte Veränderungen (insbesondere bei Reali-

sierung von Datenerhalt über U_{mm}) beim Zu- und Abschalten der Versorgungsspannung zu vermeiden.
Der $\overline{\text{RESET}}$-Eingang besitzt einen internen Pull-up-Widerstand (etwa 100 kOhm). Er braucht deshalb extern nur mit einem Kondensator (Größenordnung 1 µF) beschaltet werden.
Der Anschluß kann ebenfalls genutzt werden, um einen sog. Testmode zu erreichen. Hierzu muß am Rücksetzanschluß ein Eingangspegel angelegt werden, der höher als die Betriebsspannung U_{CC} ist. Im so aufgerufenen Testbetrieb werden die unteren 64 Speicherzellen des internen ROM durch einen sog. Test-ROM ersetzt. In den vorliegenden Bauelementeversionen enthält dieser dann angesprungene Test-ROM eine Initialisierung für externe Speichererweiterung und einen Absprung in diesen Bereich. Die Anwendung dieser Betriebsart ist hauptsächlich für Testzwecke beim Hersteller vorgesehen. Sie wird aber auch bei den "ROM-losen" Varianten U886 genutzt. Die konkrete Spezifikation dieser Eigenschaft erfolgt deshalb im Abschnitt 6.

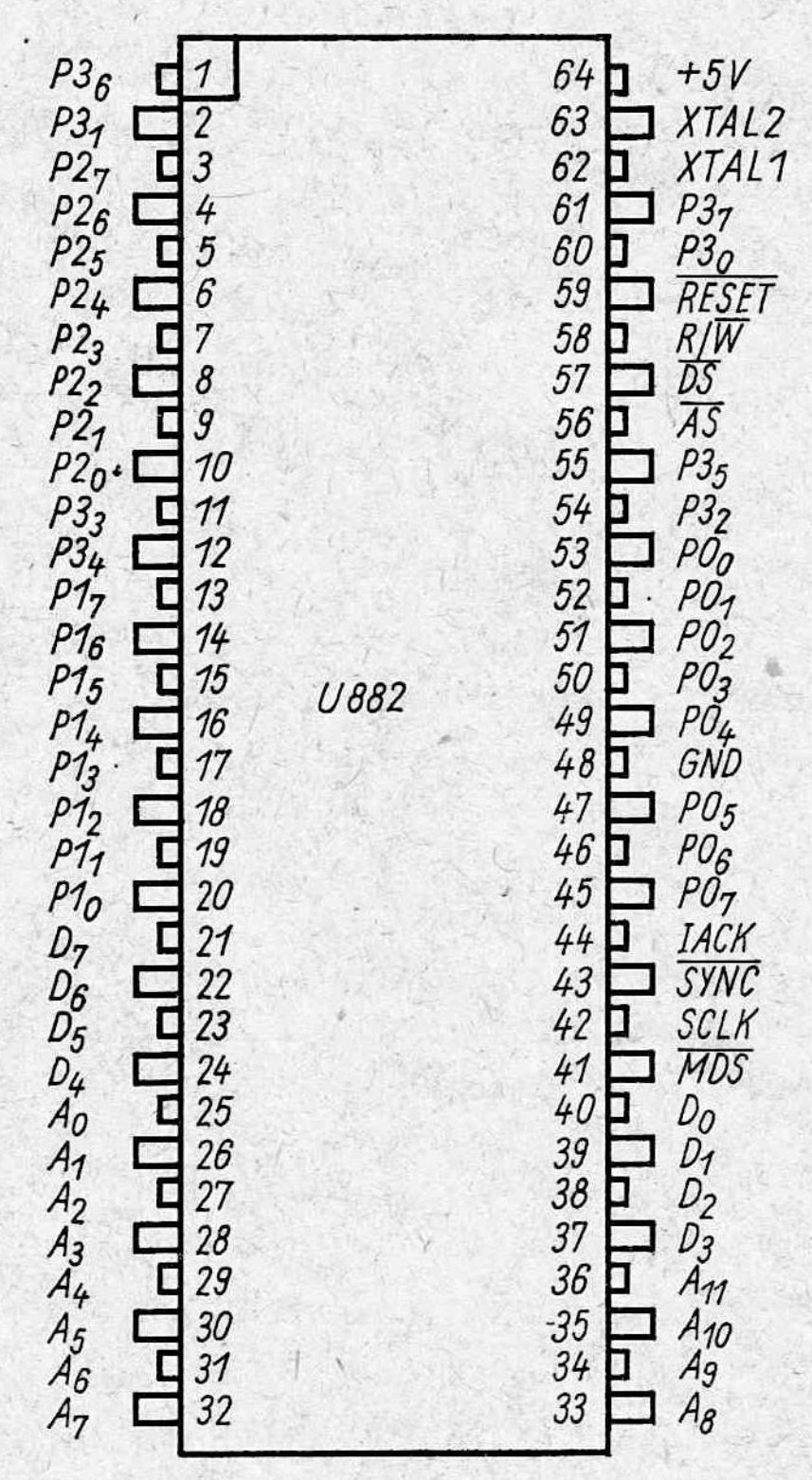

Bild 2.14. Anschlußbelegung des U882

Die Einchipmikrorechner-Entwicklungsversion U882 ist in einem 64poligen QUIL-Gehäuse (im 2,5-mm-Raster) untergebracht. Im **Bild 2.14** ist die Pinbelegung dargestellt. Die Portlinien der Ports P0···P3, die Versorgungsanschlüsse für Spannung und Takt sowie die Steuersignale $\overline{\text{AS}}$, $\overline{\text{DS}}$ und R/$\overline{\text{W}}$ wirken entsprechend denen des U881. Ein geringfügiger Unterschied ist beim RESET-Anschluß zu beachten. Hier existiert wegen des nach außen gelegten "internen" Programmspeichers nicht die Realisierung der Testmode.
Nachfolgend soll die Funktion der zusätzlichen 24 Leitungen erläutert werden.

A_0···A_{11} Program Memory Address (Ausgänge)

Über die Adressen A_0···A_{10} erfolgt die Adressierung der unteren 2 KByte des Programmspeichers. Sie können direkt, d. h. ohne Zwischenschaltung eines Adreßlatchs

mit dem Speicherbauelement verbunden werden. Die Adresse A_{11} stellt beim U882 einen Reserveanschluß dar, der nicht aktiviert wird (auch nicht oberhalb von 2 KByte, da hier ein externer Speicher angesprochen wird). Die Nutzung der A_{11} erfolgt beim 4-KByte-Typ U884 (s. Abschn. 6).

$D_0 \cdots D_7$ Program Data (Eingänge)

Die Linien $D_0 \cdots D_7$ werden als Dateneingänge für die unteren 2 KByte des Programmspeichers aktiviert. Die Leitungen können direkt mit den Datenausgängen des Speicherbauelementes verbunden werden. Das hierbei einzuhaltende Zeitverhalten wird vom Einchipmikrorechner vorgegeben und läßt sich nicht modifizieren.
Die folgenden vier Steuersignale dienen zur Kennzeichnung des Befehlsablaufs am Einchipmikrorechner. Sie werden nicht unbedingt für den Betrieb benötigt. Ihre Nutzung erfolgt hauptsächlich bei Test- und Inbetriebnahmeanwendungen. Hier können sie zur Synchronisation externer Logik mit dem Einchipmikrorechner dienen.

$\overline{\text{MDS}}$ Program Memory Data Strobe (Ausgang, L-aktiv)

Das Signal $\overline{\text{MDS}}$ wird bei Befehlsholezyklen im unteren 2-KByte-Bereich des Programmspeichers aktiv. Da es aber bei anderen Lesezugriffen im unteren Programmspeicherbereich nicht aktiviert wird (auch nicht beim Lesen der Interruptvektoren), kann es nicht für die Chipauswahl des unteren 2-KByte-Speichers benutzt werden (bei Verwendung eines U2716 als Speicherbauelement für diesen Bereich muß dessen $\overline{\text{CE}}$ und $\overline{\text{OE}}$ ständig aktiv sein).

$\overline{\text{SYNC}}$ Instruction Synchronisation (Ausgang, L-aktiv)

Mit dem Statussignal $\overline{\text{SYNC}}$ wird prinzipiell der erste Befehlsholezyklus (op-code-fetch) einer Operation angekündigt. $\overline{\text{SYNC}}$ wird hierzu für die diesen Maschinenzyklus vorangehende Taktperiode aktiviert. Die Anwendung des $\overline{\text{SYNC}}$-Signals ist hauptsächlich bei Test- und Inbetriebnahmeanordnungen denkbar, wo beispielsweise mit seiner Auswertung ein Software-Wait (Befehl JR −2 eignet sich hierfür) in den Befehlsablauf eingeschoben werden kann.

SCLK System Clock (Ausgang)

Über den Anschluß SCLK wird der interne Systemtakt nach außen gelegt. Die Taktfrequenz an diesem Anschluß entspricht der halben externen Taktfrequenz an den XTAL-Linien.

IACK Interrupt Acknowledge (Ausgang, H-aktiv)

Das Signal IACK zeigt die Quittierung einer Interruptforderung an. Es ist während aller Maschinenzyklen eines Interruptquittierungszyklus aktiv.

2.4. Zeitverhalten

Das Zeitverhalten der Einchipmikrorechner wird grundsätzlich mit dem internen Systemtakt synchronisiert. Deshalb ist eine interne *Taktperiode* (auch *T-Zustand* genannt) der kleinste nutzbare Zeitbaustein. Als nächsten zeitlichen Überbegriff lassen sich die *Maschinenzyklen* definieren, die sich immer aus mehreren (mindestens drei) T-Zuständen zusammensetzen. Diese auch als *M-Zyklen* bezeichneten Zeiteinheiten realisieren die Grundfunktionen bei der Befehlsabarbeitung. Prinzipiell werden hierbei folgende Funktionen ausgeführt:

- Befehlskodelesen (Befehlsholezyklus, op-code fetch), vom internen oder externen Programmspeicher