

# Portas Lógicas: AND, OR, NOT, XOR, NAND e NOR

## Fundamentos e Manutenção do Hardware

Charles Tim Batista Garrocho

Instituto Federal de Minas Gerais – IFMG  
Campus Ponte Nova

`garrocho.github.io/FMH`

`charles.garrocho@ifmg.edu.br`

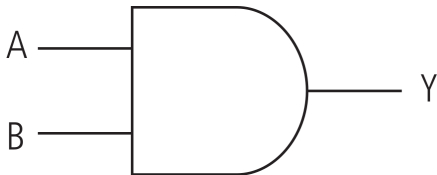
Técnico em Informática



INSTITUTO FEDERAL

# Porta AND

A operação **AND** simula uma multiplicação binária, permitindo os possíveis resultados conforme mostra a tabela.



Entrada		Saída
A	B	$X = A.B$
0	0	0
0	1	0
1	0	0
1	1	1



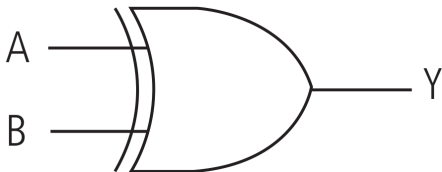
INSTITUTO FEDERAL





# Porta XOR

A operação **XOR** possui como principal função a verificação de igualdade, permitindo os possíveis resultados conforme mostra a tabela.



Entrada		Saída
A	B	$X = A \oplus B$
0	0	0
0	1	1
1	0	1
1	1	0



INSTITUTO FEDERAL

# Porta NAND e NOR

As operações lógicas **NAND** e **OR** são realizadas em dois passos: primeiro a operação AND ou OR e, em seguida, o seu resultado é invertido.

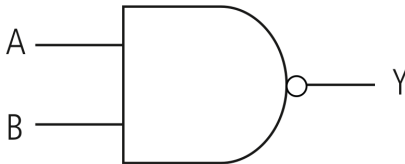


Figura: Porta NAND.

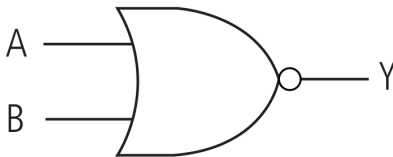



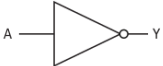




Figura: Porta NOR.



INSTITUTO FEDERAL

# Símbolos gráficos e equações booleanas de portas lógicas

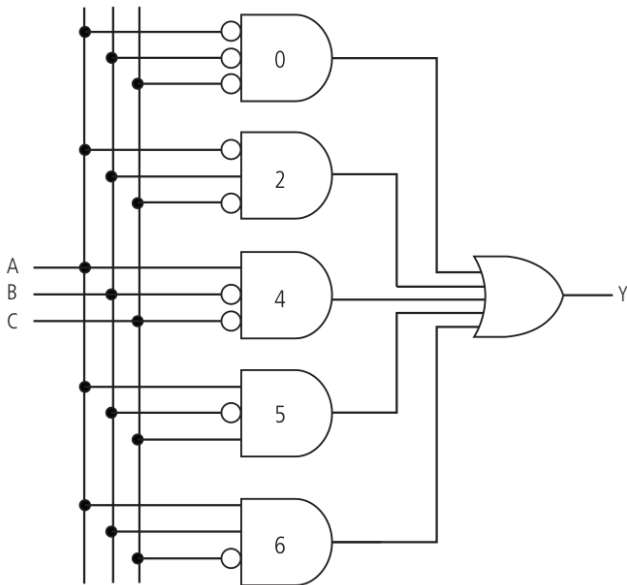
Função Lógica Básica	Símbolo Gráfico da Porta	Equação Booleana
AND		$Y = A.B$
OR		$Y = A+B$
XOR		$Y = A \oplus B$
NOT		$Y = \bar{A}$
NAND		$Y = \overline{A.B}$
NOR		$Y = \overline{A+B}$



INSTITUTO FEDERAL



# Circuito Combinatório



INSTITUTO FEDERAL



Exercícios: Desenhe os circuitos que implementam as seguintes expressões booleanas:

a)  $S = \overline{A\bar{B} + \bar{C}D}$

b)  $S = \overline{(AB\bar{C} + \bar{C}D) \oplus D}$

c)  $S = A B + (C D E)$

d)  $S = A + (B + C D)(B + A)$



INSTITUTO FEDERAL

# Exercícios: Escreva a expressão booleana executada pelos circuitos abaixo:

