

Portas Lógicas: AND, OR, NOT, XOR, NAND e NOR

Arquitetura de Computadores

Charles Tim Batista Garrocho

Instituto Federal do Paraná – IFPR
Campus Goioerê

charles.garrocho.com/AC2016

charles.garrocho@ifpr.edu.br

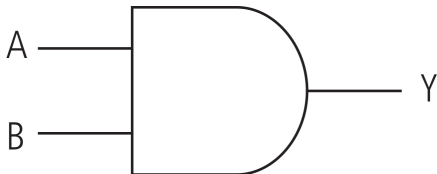
Técnico em Informática



INSTITUTO FEDERAL

Porta AND

A operação **AND** simula uma multiplicação binária, permitindo os possíveis resultados conforme mostra a tabela.




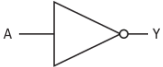




Entrada		Saída
A	B	$X = A.B$
0	0	0
0	1	0
1	0	0
1	1	1

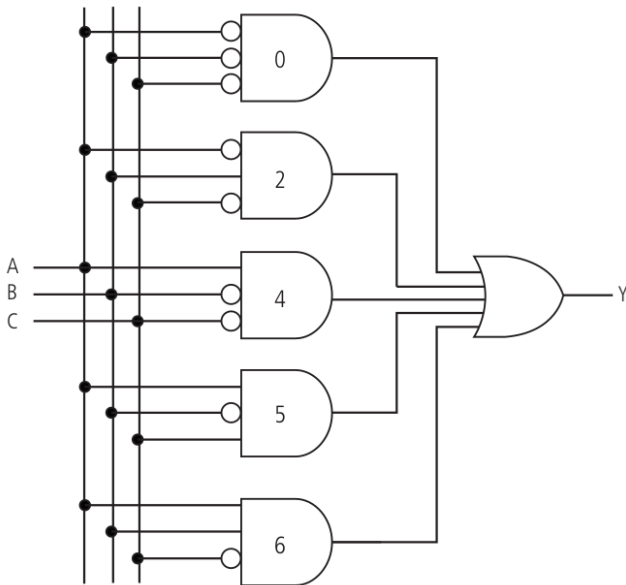


INSTITUTO FEDERAL

Símbolos gráficos e equações booleanas de portas lógicas

Função Lógica Básica	Símbolo Gráfico da Porta	Equação Booleana
AND		$Y = A.B$
OR		$Y = A+B$
XOR		$Y = A \oplus B$
NOT		$Y = \bar{A}$
NAND		$Y = \overline{A.B}$
NOR		$Y = \overline{A+B}$

Circuito Combinatório



INSTITUTO FEDERAL

Exercícios: Desenhe os circuitos que implementam as seguintes expressões booleanas:

a) $S = \overline{A\bar{B} + \bar{C}D}$

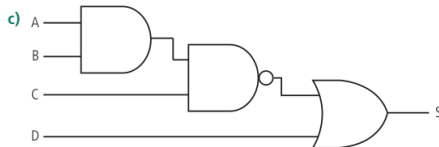
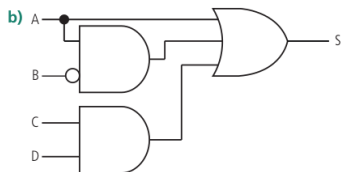
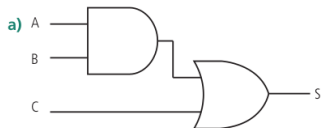
b) $S = \overline{(A\bar{B}\bar{C} + \bar{C}D) \oplus D}$

c) $S = A B + (C D E)$

d) $S = A + (B + C D)(B + A)$



Exercícios: Escreva a expressão booleana executada pelos circuitos abaixo:



INSTITUTO FEDERAL