课程编号: 100071010 北京理工大学 2021~2022 学年第二学期

## 《计算机体系结构》期末试题(A)

口册	: 年 月		<b>学</b> 早.	姓名(签	(今)
口州	:午月	口	子匀: _	姓石(並	:于):
说明:					
1,闭	卷考试。考试时长为 1	120 分钟。卷面满	分为 100 分。		
	将所有题目的答案 <del>手写</del>				
3,请7	在每页答题纸的顶端 <mark>手</mark>	<u>写考试日期</u> 、 <u>你的</u>	<u>勺班级、你的学号</u> 、 <u>(</u>	你的姓名(签字)。	
一. 填	[空题(每题 1 分,共	10分)			
1,	计算机系统结构设计	者的主要任务是【	(1) ].		
2,	采用"从中间开始"的	方法的设计计算机	系统时,"中间"指的	是【(2)】。	
3、	各机器级实现的两种	基本技术分别是【	(3)】和【(4)】。		
4、	假设主存的访问时间	为 30 纳秒,Cache	的访问时间时 3 纳利	少。如果 Cache 的命中	率为80%,则平均访
	问主存的访问时间为	【(5)】纳秒。			
5、	某虚拟存储器使用 LI	RU 替换算法,为基	某道程序分配了3个等	实页。假设该程序的第	1页和第2页已被调
	入主存,第1页是先	于第2页调入的。	若程序产生的页地址	上流为12452124,	则发生页面故障的次
	数是【(6)】,命中的	的次数是【(7)】。			
6,	某计算机系统采用字	寻址,每个字的大	小为4字节。其Cac	the 采用全相联时,块	大小为 64 字节, 标
	记的长度为24位,现	见将该 Cache 改为	4路组相联, 若 Cach	e 块数为 1M, 则标记	的长度为【(8)】位。
7、	为实现 Cache 的透明	性,可以采用【(	9) 】和【 (10) 】两种	<b>中更新算法</b> 。	
8,	解决流水线瓶颈问题	的方法有两种,它	了们分别是【 (II) 】和	] <b>[</b> (12) <b>]</b> 。	
9、	假设一条指令的执行	过程可以分为"取	省"、"分析"和"执行"。	三段,每一段的执行时	
	$\pi 3\Delta t$ , 连续执行 n	条指令所需要花费	费的最短时间约为(	设设仅"取指"和"执行"	可重叠,且 n 为足够
	大)【(13)】。		X		
10	. 用互连网络将编号为	70、1、、15的	16个处理器互连在一	一起,假设网络的互连	函数为 Cube3, 13 号
	处理器所连接的处理				
	择题(每题1分,共				
1,	以下哪种架构属于计			lum (==1 ===	lun
_				D. ABC 都属于	E. ABC 都不属于
2,	在计算机系统多级层				ル ナ ル lp m
				语言机器 (4)操作	作系统机器
	A. (1) (2) (3) (4) C. (2) (3) (4) (1)				
2	按照 Flynn 分类法, [				
31	/	中列处理机局 J 【 B. SIMD		D. MIMD	
4	对汇编语言程序员而			D. WIIIVID	
71	A. 中断屏蔽寄存器			D 指令经冲哭	F Cache
5.	对系列机来说,必须		で、少 12.1㎡	D. 1日 〈 -汉八 和	L. Cache
٥,			C。向上兼容	D. 向下兼容	
6,	按照计算机系统多级				】机器级。
	A. 汇编语言				v = · · · ·

7、某系统由四个组件组成。组件1(占系统的5%)的性能可以提高一倍,的组件2(占系统的20%)的

	性能可以提高80%,	组件3(占系统)	的 45%) 的性	能可以提高:	50%,组件4(剩余部分)的性能	暂时
	无法提高。若只能改	女进其中一个组件	,改进【 】	可以获得系统	统性能的最大提升。	
	A. 组件 1	B. 组件 2	C. 组件	= 3	D. 组件 4	
8,	以下 RAID 级别中,	被称为磁盘镜像	的是【 】。			
	A. RAID 0	B. RAID 1	C. RAID 10	D	0. RAID 5	
9、	下列 I/O 控制方式中	中,【 】方式可	以同时管理多年	个设备请求。		
	A. 程序控制	B. DMA	C. 通道	D	). 中断	
10、	CISC 和 RISC 架	2构的发展是为了	咸少【 】。			
	A. 指令和程序的执	八行时间	B. 复杂	性,以降低原	<b></b>	
	C. 高级语言与机器	指令的语义差距	D. 以上	.所有		
11,	延迟转移技术主要	長是【 】。				
	A. 延长转移指令的	力执行时间以提高	<b> </b>		7	
	B. 加强转移指令的	]功能以减少执行	寸间			
	C. 提前形成条件码	以加快转移指令的	的执行			
	D. 通过重排指令序	列,使成功转移	付预取的指令也	也不作废以节	省时间	
12、	2-4 扩展编码可以	得到的指令条数量	是多是【 】。			
	A. 6 B. 8	C. 10	D. 13			
13、	在流水机器中,全					
	A. 由转移指令引起	心相关	B. 存储器先	写后读相关		
	D. 指令相关		D. 存储器先	读后写相关		
14、	以下哪种架构的处	上理器需要更多数	量的寄存器?	<b>[</b> ].		
	A. RISC	B. CISC	C. ISA	D. 以.	上所有	
15、	为了加快对内存的	的访问,通常使用				
	A. SDRAM	B. 堆	C. Cache	D. 大	容量 DRAM	
16、	虚拟存储器的主要					
	A. 有效访问内存	B. 改善内有	产数据的传输	C. 改善程/	序的执行 D. 以上所有	
17、	LRU 在以下哪种					
	A. 被访问的块是师			随机的		
	C. 块被连续不断的					
18、	在现代计算机系统					
		B. 存储器地址				
19、				面大小为 4KI	3,每个页表存储字要占用4个字	<u>2</u> 节,
	那么这个页式虚拟有					
		C. 3				
20、	Cache 地址映像方		.,			
					像→组相联映像→全相联映像	
	1			D. 直接映	像→全相联映像→组相联映像	
21,	以下关于页面故障			~ ~ 1 t m²-		
	A. 当一个程序访问			., , , , , ,		
	B. 当程序访问主内			<b>芦</b>		
	C. 某个页面出现错			<b>.</b> .		
	D. 程序访问的页面	1个仕王仔甲时所	女生的贝 囬 故障	<b></b>		

22、 下列指标中,用于评价 Cache 性能的关键指标是【 】。

- A. 命中率 B. 吞吐率 C. 容量 D. 价格 23、 下列 Cache 地址映像技术中,地址变换速度最快且最为灵活的是【 】。 A. 直接 B. 全相联 C. 组相联 D. 以上都不是
- 24、 当相联度增加时,以下哪些失效类型的失效率 (miss rate) 会减少? 【 】
  - A. 强制性失效 B. 容量失效 C. 冲突失效 D. 以上都不是
- 25、 下列地址映像方法中,不需要使用替换算法的是【 】。
  - C. 组相联映像 A. 直接映像 B. 全相联映像 D. 以上所有
- 26、 当出现以下【 】情况时,流水线性能会受到影响。
  - A. 流水线的功能段有不同的延迟
- B. 连续流入的指令存在相关
- C. 流水线功能段共享硬件资源
- D. 以上所有
- 27、 非线性流水线的特征是【 】。

  - A. 一个任务只使用流水线中的部分功能段 B. 某些功能段在各个任务中的作用不同
  - C. 一个任务多次使用流水线中的某个功能段 D. 功能段在不同的任务中可以有不同的连接
- 28、 假设指令的执行由取址、分析和执行三个部件完成,并且每个部件的执行时间均为 t。若采用度为 4 的超标量流水线处理机,连续执行16条指令最少需要【】。

- B. 5t C. 6t D. 7t E. 8t
- 29、 紧耦合系统中, 多处理机之间是通过【 】通信的。

  - A. 共享主存 B. 消息传递系统
- C. 公共总线
- D. 交叉开关网络
- 30、 产生多处理机的 Cache 一致性问题的原因是【
  - A. 共享数据被不同处理机修改
  - B. I/O 操作修改了存储器中的数据
  - C. 进程运行在不同处理机上时对数据进行了修改
  - D. 以上所有

## 三. 术语解释 (每题 2 分, 共 10 分)

- 1、 软件可移植性
- 2、透明性
- 3、 Amdahl 定律
- 4、 存储层次
- 5、 多核处理器

## 四. 简答(每题5分,共10分)

- 1、 流水线为什么能改善 CPU 的性能?
- 2、 可以采取哪些措施对 Cache 进行优化 (至少给出 4 个)?
- 五.(10分)某字节多路通道连接6台外设,它们的数据传输率如表1所示。

表 1	冬外设的粉	据传输速率	(字节/臺秒)
1X I	117711111111111111		(一) 11/1主バグノ

外设号	D1	D2	D3	D4	D5	D6
数据传输速率	50	50	40	25	25	10

- 1、计算通道的实际流量 fbyte。
- 2、若通道最大流量 f<sub>max.byte</sub> = f<sub>byte</sub>, 求通道的工作周期 T<sub>S</sub>+T<sub>D</sub>。
- 3、设通道对外设数据传送请求的响应优先次序按外设的数据传输速率从高到低排序。若 6 台外设同时 发出传送请求,请画出该通道处理这6台外设传送请求的处理时间示意图。
- 4、哪台外设会局部丢失数据?可以采取哪些措施避免数据丢失?

- 六. (10分) 一台模型机共有 9 条指令,各指令的使用的频率分别为 30%、25%、5%、5%、10%、2%、2%、20%、1%。 试分别用哈夫曼编码和扩展编码对其操作码进行编码,它们的平均编码长度比定长操作码的编码长度各减少多少?
- 七. (10 分) 一个字长为 32 位的计算机系统有一个 16MB 可寻址的主存和一个 64KB 的 4 路组关联 Cache, 块大小为 256 字节。
  - 1、 画出主存地址和 Cache 地址的格式,给出各字段的名称和所占的二进制位数。
  - 2、 现有四个用十六进制表示的物理地址: A1 = 0x42C8A4, A2 = 0x546888, A3 = 0x6A289C, A4 = 0x5E4880。以下哪一个选项是正确的?请说明理由。

A. A1 和 A4 映像到不同的组。

B. A1 和 A3 映像到同一组。

C. A2 和 A3 映像到同一组。

D. A3 和 A4 映像到同一组。

八. (10分) 某动态流水线有 S1、S2、S3、S4 和 S5 段, 其特性由表 2 预约表表示。

表 2 预约表

				.,			
	1	2	3	4	5	6	7
S1	1						~
S2		<b>~</b>	7				
<b>S3</b>					1	<b>√</b>	
S4				4 3			
S5		<b>V</b>			1		

- 1、写出禁止表 F。
- 2、写出初始冲突向量 C。
- 3、画出状态转移图,分别求出允许不等间隔调度和等间隔调度的最优调度方案、以及这两种调度方案 的最大吞吐率。
- 4、若连续输入8个任务,以上两种调度方案的实际吞吐率和效率分别为多少?