

# 总线

## 基本概念

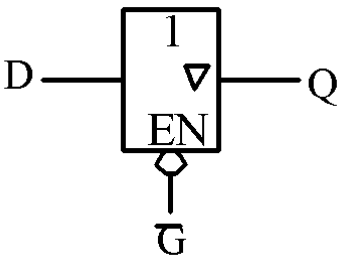
### 三态门

具有三种逻辑状态的门电路称为三态门。这三种状态是：

“0”状态

“1”状态

浮空状态



输入		输出
G	D	Q
0	0	0
0	1	1
1	x	Z

## 总线电路

### 单向总线

只能向一个方向传送，如地址总线

### 双向总线

两个方向传送，如数据总线

## 总线分类

### 按功能层次

片内总线、系统总线、通信总线（外总线）

### 按数据线的多少分类

并行总线、串行总线

## 总线结构

单总线结构：一条系统总线

双总线结构：增加一条专用于CPU和主存之间的数据传送通路

三总线结构：增加一条I/O总线

## 总线的主要性能指标

---

### 总线宽度

总线的线数，决定总线所占物理空间和成本

### 总线带宽

总显得最大数据传输率，即**每秒传输的字节数**。总线时钟频率决定了总线带宽的大小。

总线带宽  $B = W$ （数据总线宽度） $\times F$ （总线的时钟频率）/  $N$ （完成一次数据传送所用的时钟周期数）

例：假设总线的时钟频率为100MHz，总线传输周期为4个时钟周期，总线的宽度为32位，求总线的数据传输率。若想将数据传输率提高一倍，可采取什么措施？

解：根据总线的时钟频率为100MHz，可得1个时钟周期为 $1/100\text{MHz}=0.01\mu\text{s}$ 。总线传输周期为4个时钟周期，则 $0.01\mu\text{s}\times 4=0.04\mu\text{s}$ 。总线宽度 $32\text{b}=4\text{B}$ ，数据传输率为 $4\text{B}/0.04\mu\text{s}=100\text{MB/s}$ 。

或根据公式计算为 $4\text{B}\times 100\text{MHz}/4=100\text{MB/s}$ 。

两种方法：①在不改变时钟频率的前提下，将数据总线的宽度改为64位；②仍保持数据宽度为32位，但使总线的时钟频率增加到200MHz。

某同步总线采用数据线和地址线复用方式，其中地址/数据线有32根，总线时钟频率为66MHz，每个时钟周期传送2次数据（上升沿和下降沿各传送一次数据），该总线的带宽是多少？

解： $32\text{b}=4\text{B}$ ， $4\text{B}\times 66\text{MHz}/0.5=528\text{MB/s}$ 。

### 总线负载

连接在总线上的最大设备数量

### 总线复用

不同时段利用总线上同一个信号线传送不同信号

### 总线猝发传输

在一个总线周期可以**传输存储地址连续的多个数据**

某同步总线时钟频率为100MHz，宽度为32位，地址/数据线复用，每传输一个地址或者数据占用一个时钟周期。若该总线支持突发传输方式，则一次“主存写”总线事务传输128位数据所需要的时间至少是——。

A. 20ns    B. 40ns    C. 50ns（地址10ns+数据40ns）    D. 80ns

## 总线标准

---

### 系统总线标准

PC/XT总线

ISA总线

MCA总线

EISA总线

VL总线 (VESA局部总线)

PCI局部总线

AGP

PCI-Express

## **外部总线标准**

串口

并口

USB接口

IEEE-1394接口

eSATA接口