电子科技大学 2019-2020 学年第<u>1</u>学期期<u>中</u>考试<u>B</u>卷

		参与合 条									
		考试科目:	计算机组成	原理与结构	_考试形式:	<u> 闭卷</u> 表			年	月_	_日
座位号	成	认 绩构成比例:	平时10	%, 期中	10	_%, 实验_	10	_%,	期末_	70	%
	※	本试卷由_	三_部分构	成,共 <u>3</u> 页	〔。考试时长	£: <u>60</u> £	分钟注:				
		题号	_		三	合计					
考场教室	无	得分									
#v	题	得分	一	圣 题(每小剧	颠4分,其	₹40分)	_				
任课教师	郊		计算机中指令码的译码结果					区分包	它们的	依据是	륃(D)
姓名 学号	℃ C、指令周期的不同阶段 D、指令和数据所在的存储单元										
	: U、 X * 付 亏 忉 受 反 , 县 忚 各 忉 小 受										
			≤x≤(1-2 ⁻ⁿ)								
		C, -1≤x≤(1-2 ⁻ⁿ)	D ₂ -1	$\leq x \leq 1$						
	##	4、float 型数	据常用 IEEE	754 单精度浮	点格式表示	· 、假设两个	float 型	变量 x	和 y	分别有	序放在
		32 位寄存器 f1 和 f2 中,若(f1)=CC90 0000H,(f2)=B0C0 0000H,则 x 和 y 之间的关系									
	₩	(A)									
		A、x <y td="" 且符<=""><td>号相同</td><td>B, x<</td><td>y 且符号不</td><td>同</td><td></td><td></td><td></td><td></td><td></td></y>	号相同	B, x<	y 且符号不	同					
		C、x>y 且符	号相同	D, x>	y 且符号不	同					
6.1		5、用补码表	示的双符号位	定点整数 10	1100 进行算	拿术右移 1 位	运算,正	E确结	果是	(C)	

第 1 页

逐

A, 010110 B, 100110 C, 110110 D, 111100 n+1 位定点整数(1 位符号位,n 位数值位)的补码运算中,需要多少次移位操作(B) B、n C、n+1 D、n或n+1 A, n-1 7、用 4 片 74181 和 1 片 74182 可组成(B) A、组内并行进位,组间串行进位的 16 位 ALU B、组内并行进位,组间并行进位的 16 位 ALU C、组内串行进位,组间串行进位的 16 位 ALU D、组内串行进位,组间并行进位的 16 位 ALU 8、已知主存地址 1000H 中的内容为 1003H, 主存地址 1001H 的内容为 1002H, 主存地址 1002H 中的内容为 1001H, 主存地址 1003H 中的内容为 1000H, 采用自减型寄存器间址-(R0)读取操作 数, R0 内容为 1002H, 则操作数是(C) С, 1002Н A 1000H B, 1001H D, 1003H M ┗___, 其中 M 为寻址方式, I 为变址寄 9、某指令格式如下所示: 存器号,D为形式地址。若采用先变址后间址的寻址方式,则操作数的有效地址是(C) B, (I) +D A, I+D $C_{*}((1)+D)$ $D_{1}((I)) + D$ 10、假设指令系统的指令字长 16 位,地址位 4 位,若两地址指令需要 12 条,单地址指令需 要 12 条,那么零地址指令最多有(D)条。 C, 128 A, 16 B, 64 D, 256 得 分 二、计算题(20分) 将十进制数 37.25 表示为 IEEE754 形式的浮点数,并写出二进制序列, 再转化为16进制。

将十进制数 37.25 转换为二进制数 100101.01, 按 IEEE754 标准的短实数浮点格式要求, 将 100101.01 表示为 1.0010101×2 5, 故浮点数阶码的真值 e=5。于是, 按 IEEE754 标准得到:

数符 S0=0,

阶码(移码表示)E=(e+127) $_{10}$ =(5+127) $_{10}$ =(132) $_{10}$ =(10000101) $_{2}$,M=001010100000···00。

最后得到 32 位浮点数的二进制数代码序列为:

三、下面是模型机的某条机器指令的操作时间表,请补充指令流程