

Leonardo Mendonça de Araujo,  
Lucas Bagatini do Nascimento,  
Mário Muramatsu Júnior

# RELATÓRIO DE FINAL: IDENTIFICADOR DE SINAIS TRIFÁSICOS

Rio Claro, São Paulo  
2018



Leonardo Mendonça de Araujo,  
Lucas Bagatini do Nascimento,  
Mário Muramatsu Júnior

## RELATÓRIO DE FINAL: IDENTIFICADOR DE SINAIS TRIFÁSICOS

Monografia apresentada ao curso de Ciências da Computação, como requisito parcial para a obtenção do Título de Bacharel em Ciências da Computação, Instituto de Geociências e Ciências Exatas da Universidade Estadual Paulista

Orientador: Mario Roberto da Silva

Rio Claro, São Paulo  
2018



# Sumário

	Sumário . . . . .	3
1	MATERIAIS E METODOLOGIA . . . . .	5
1.1	NOME DA SEÇÃO . . . . .	6
1.2	NOME DA SEÇÃO . . . . .	6
1.3	NOME DA SEÇÃO . . . . .	9



# 1 Materiais e Metodologia

Para a etapa de projeto conceitual e virtual dos módulos do circuito foi utilizado o software Quartus na sua versão 9.0 com licença universitária. Constituindo as funcionalidades do Quartus temos a área de trabalho do projeto, em que podem ser arrastados elementos de hardware como portas lógicas, pinos de entrada e saída, flip-flops, fios, barramentos e muito mais. Além da área de trabalho temos a opção de fazer alterações nos componentes do circuito por meio do uso de HDL (Linguagem de Descrição de Hardware), e também é possível executar testes funcionais e/ou de tempo para verificar a integridade dos módulos desenvolvidos antes de testá-los na placa física. A Figura 1 mostra a interface do usuário do Quartus versão 9.0.

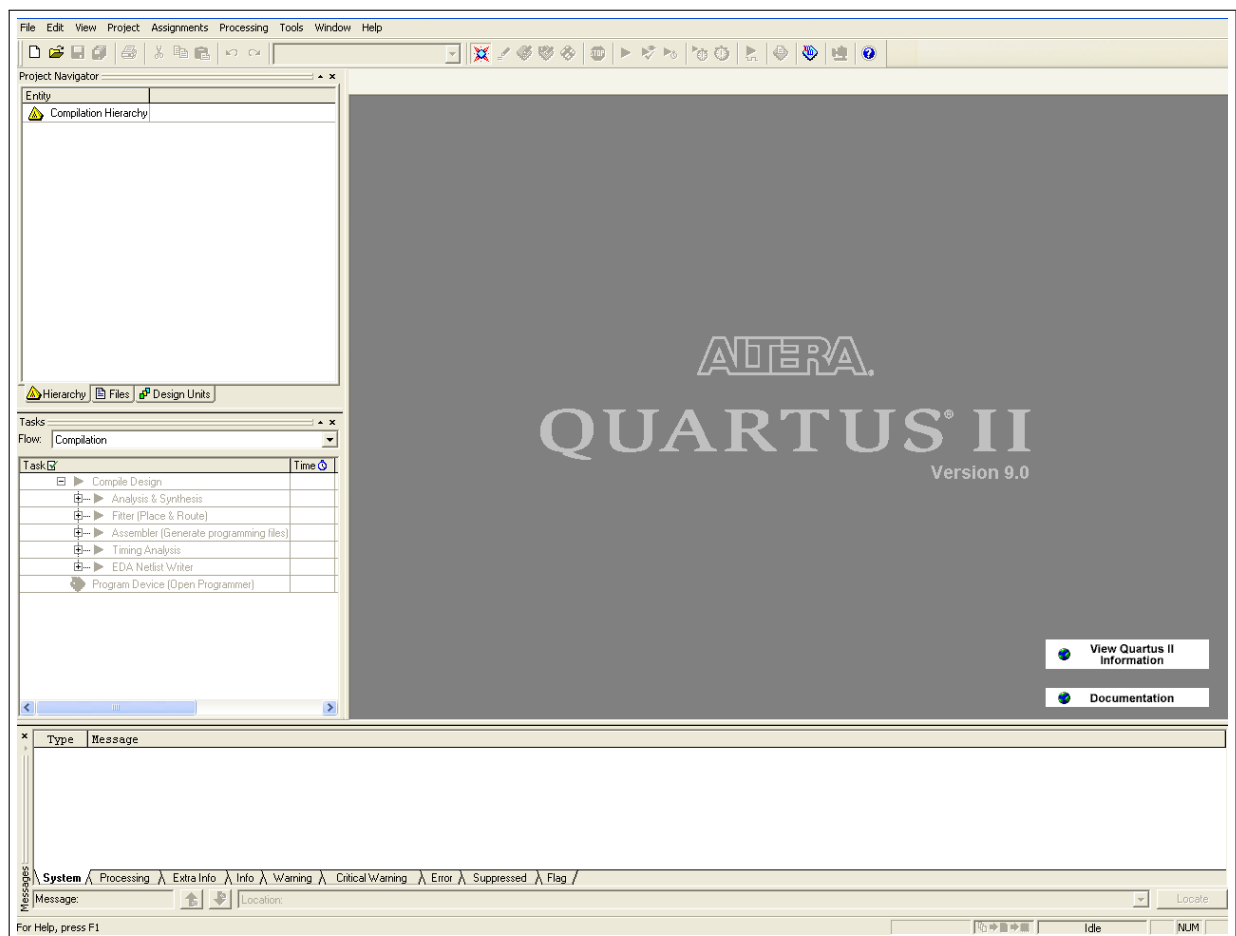


Figura 1 – Interface do Programa Quartus

## 1.1 NOME DA SEÇÃO

Juntamente com o software Quartus versão 9.0, foi usada para o desenvolvimento e teste de todas as etapas do projeto a placa UP Educational Board, que está representada detalhadamente pela Figura 2.

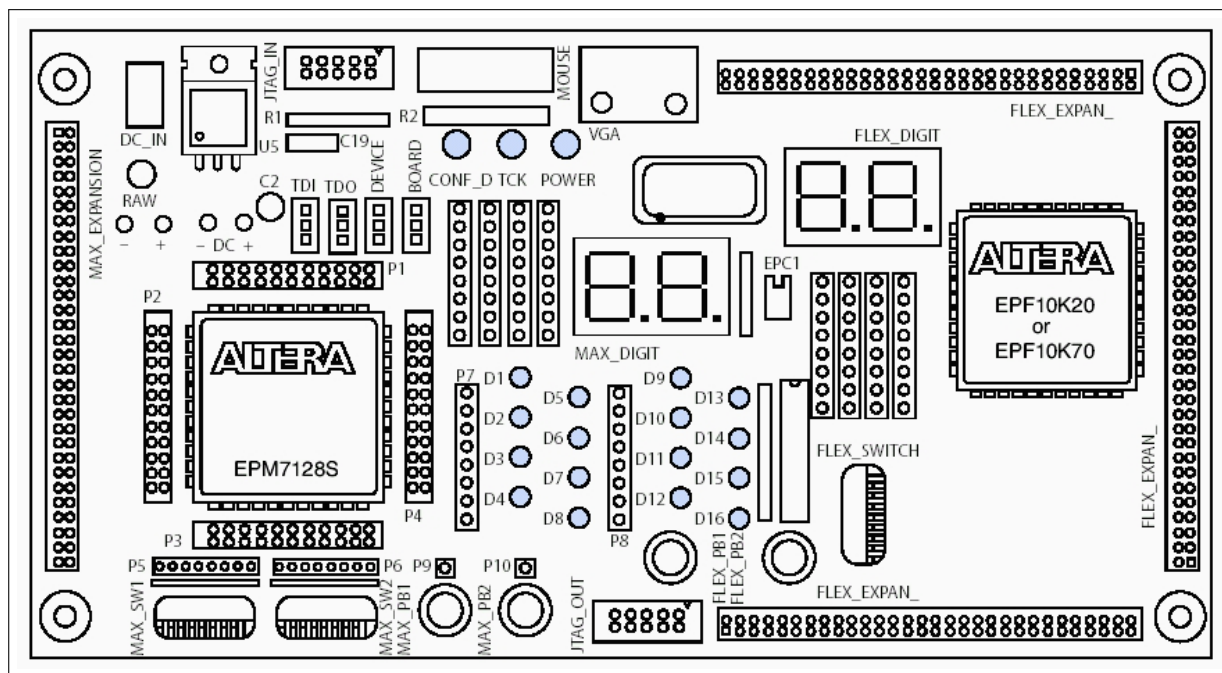


Figura 2 – Overview da Placa

Alguns dos elementos da placa usados para a simulação do funcionamento dos módulos foram os pinos de entrada e saídas de led para identificar saídas do circuito.

\* Explicar necessidade do Antibouncing

## 1.2 NOME DA SEÇÃO

Quando trabalhamos com um circuito que envolve entradas mecânicas (como a ponta de prova), tem-se o surgimento de um efeito conhecido como “bouncing”. Esse efeito é caracterizado por “idas” e “vindas”, do nível lógico alto e o nível lógico baixo, antes de efetivamente estabilizar. Essas oscilações rápidas podem gerar acionamentos indevidos no nosso circuito. Pois o mesmo tende a interpretar que a ponta de prova foi acionada repetidas vezes em um curto espaço de tempo, quando na verdade foi apenas uma vez. Devido a isso, foi necessário o desenvolvimento de um módulo de Antibouncing integrado ao sistema para lidar com o problema. Usando técnicas de desenvolvimento de máquinas sequenciais conseguimos que o sinal de entrada similar ao da imagem A fosse manipulado, gerando uma saída como o apresentado na imagem B.

\* Explicar necessidade do Timeout





Figura 3 – Sinal com Bouncing

### 1.3 NOME DA SEÇÃO

Após ser implementado o módulo de AntiBouncing, o grupo se deparou com uma nova situação problemática, foi identificado que o sinal capturado pela ponta de prova (podendo ser R, S ou T), como já era esperado, começava a se defasar com o passar dos segundos, no entanto, depois de um período específico essa defasagem tornava-se tão severa que o sinal já não podia mais ser identificado como R,S ou T. Esse período foi chamado de período de Timeout do sinal obtido pela ponta de prova e foi necessário o desenvolvimento de um módulo adicional integrado ao sistema que fosse capaz de cronometrar esse período e que identificasse quando um sinal contido na entrada da ponta de prova seria confiável ou não. Se identificado o sinal não-confiável seria necessário a obtenção de um novo sinal por meio do acionamento da ponta de prova, tendo novamente um sinal aceitável para ser manipulado novamente pelos outros módulos do circuito.

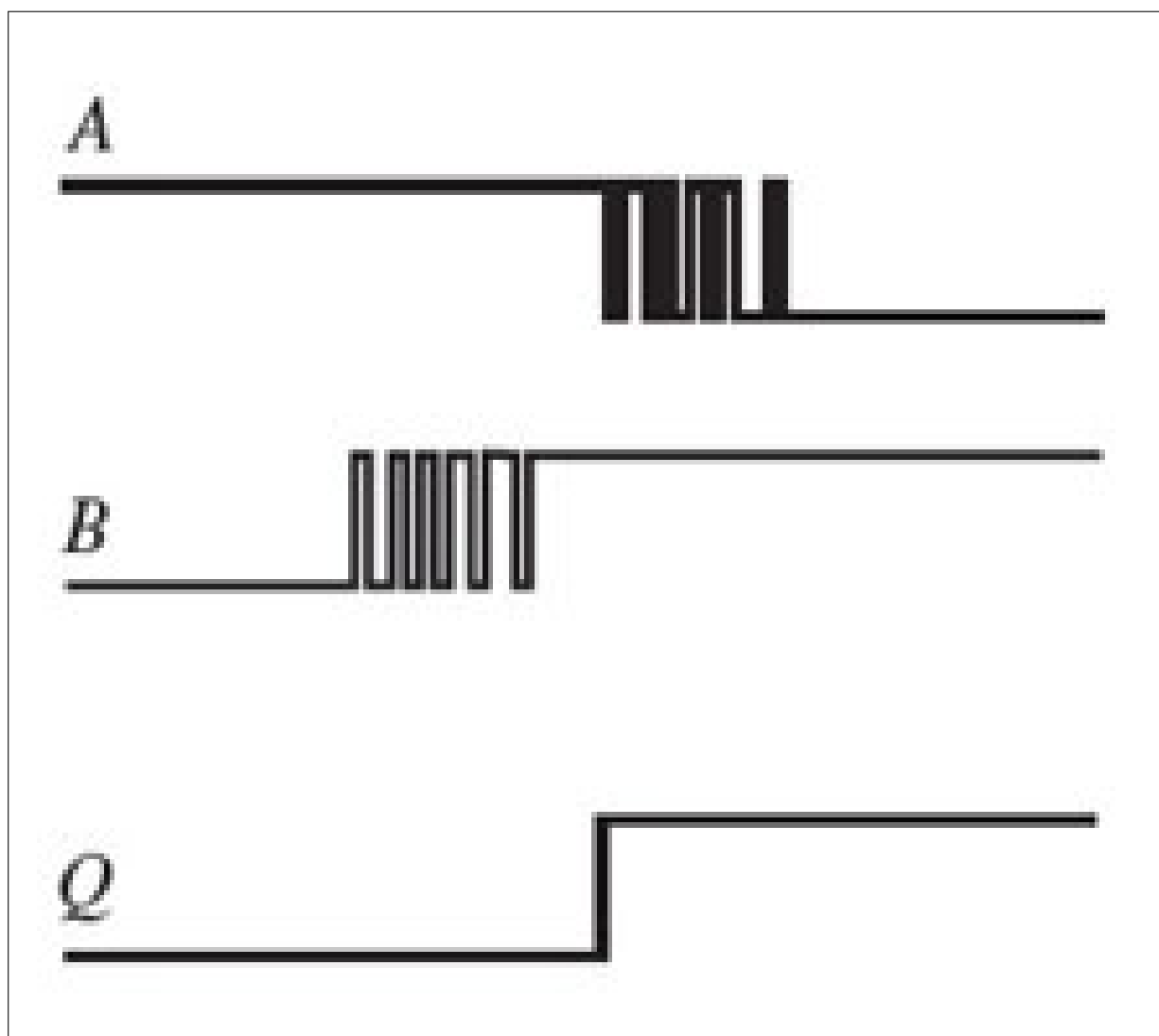


Figura 4 – Sinal sem Bouncing