

10 Cuestiones de TEORÍA (6 puntos) . Puntuación: BIEN +0.6 ptos., MAL -0.15 ptos, N.C 0

1. Se pretende conectar la salida de una puerta de la familia A alimentada a 9V, con una entrada de otra puerta de la familia B alimentada a 5V. A partir de las especificaciones de las familias A y B indicadas en las tablas adjuntas y considerando que el circuito A tiene salida estándar, se puede afirmar que:

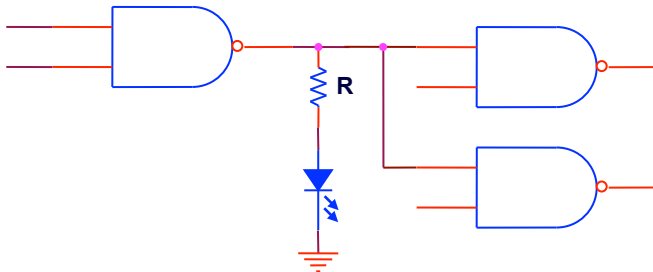
- [A] Se pueden conectar directamente.
 [B] Se necesita una resistencia de pull-up conectada entre la salida y 9V.
 [C] Se necesita una resistencia de pull-up conectada entre la salida y 5V.
 [D] Se necesita intercalar un buffer drenador abierto de la familia A con una resistencia de pull-up conectada entre la salida del buffer y 5V.

Familia A			
V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}
6.3 V	2.7 V	8.9 V	0.1 V
I_{IHmax}	I_{ILmax}	I_{OHmax}	I_{OLmax}
20pA	-20pA	-0.5 mA	0.5 mA

Familia B			
V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}
2.0 V	0.8 V	2.4 V	0.4 V
I_{IHmax}	I_{ILmax}	I_{OHmax}	I_{OLmax}
40 μ A	-1.6 mA	-400 μ A	16 mA

2. Se pretende conectar la salida de una puerta con dos entradas de la misma familia lógica junto con un circuito LED tal y como aparece en la figura. Los parámetros de la familia aparecen en la tabla y se trata de puertas con salida estándar. $R=100\Omega$ y $V_V=1.5V$. ¿Cuál de las siguientes afirmaciones es CORRECTA?:

- [A] No es posible la conexión a nivel bajo.
 [B] Es correcta pues el fan-out global de la familia es 7 y sólo hay dos entradas conectadas.
 [C] La conexión no es posible pues a nivel alto no se cumplen las especificaciones de corriente de salida.
 [D] La conexión es correcta tanto a nivel bajo como a nivel alto pues se cumplen todas las especificaciones.



V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}
2.5V	0.8 V	3 V	0.2 V
I_{IHmax}	I_{ILmax}	I_{OHmax}	I_{OLmax}
1 mA	-3.5 mA	-16 mA	25 mA

3. Se quiere conectar una salida TTL en colector abierto con una entrada de circuito lógico CMOS alimentado a +15V. Indique la respuesta CORRECTA:

Familia A (TTL colector abierto)		
V_{OLmax}	I_{OHmax} (fugas)	I_{OLmax}
0.4 V	100 μ A	24 mA

Familia B (CMOS +15V)			
V_{IHmin}	V_{ILmax}	I_{IHmax}	I_{ILmax}
11 V	4 V	0.1 μ A	-0.1 μ A

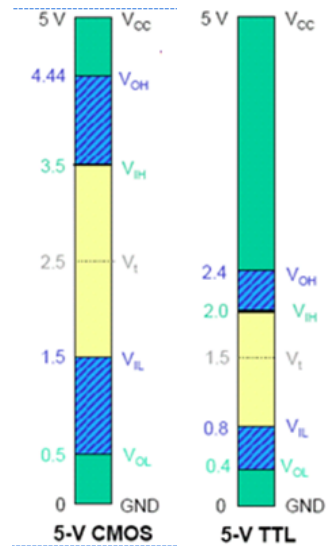
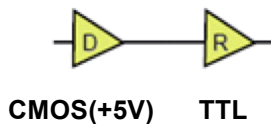
- [A] Se pueden conectar directamente.
 [B] Es necesario conectar una resistencia de pull-up entre la salida y la alimentación de +15V. El valor de la resistencia debe estar comprendido entre 0.6K Ω y 40K Ω .
 [C] Es necesario poner un buffer TTL en la salida para compatibilizar la corriente a nivel bajo.
 [D] Es necesario conectar una resistencia de pull-up entre la salida y la alimentación de +15V. El valor de la resistencia debe estar comprendido entre 2K Ω y 40K Ω .

4. Acerca de las tecnologías de las familias lógicas, podemos afirmar que:

- [A] Las tecnologías más empleadas en computadores actuales están basadas en transistores MOSFET.
 [B] El valor lógico "0" se asocia con un único valor de tensión.
 [C] Cuanto menor margen de ruido tiene una familia lógica mejor es ésta.
 [D] Es posible conectar una salida triestate con una salida colector abierto.

5. Suponga que se conecta una **salida CMOS (+5V)** con una **entrada TTL**. Los niveles lógicos son los que aparecen en la figura adjunta. Indique la afirmación CORRECTA:

- [A] Los niveles lógicos son compatibles y el margen de ruido global es 2.04V
 [B] Hay incompatibilidad en el "0".
 [C] Hay incompatibilidad en el "1".
 [D] Los niveles lógicos son compatibles y el margen de ruido global es 0.3V

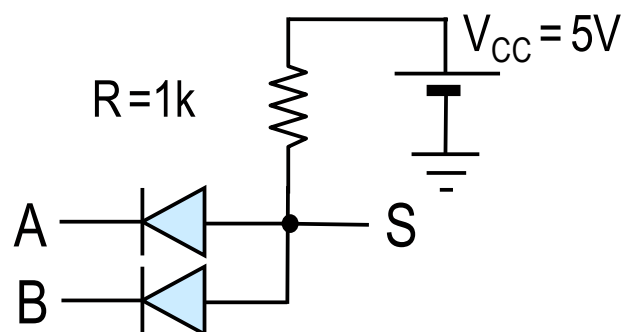


6. ¿Cuál de las siguientes afirmaciones sobre el transistor Mosfet de acumulación de canal N es FALSA?

- [A] Su nombre es el acrónimo de Metal-Oxide-Semiconductor Field Effect Transistor.
 [B] En un NMOS, basta con poner una tensión $V_{GS} > V_T$ para que circule corriente desde el drenador hasta la fuente.
 [C] En la zona lineal, con V_{DS} pequeñas, se comporta como una resistencia variable, cuyo valor depende de V_{GS}
 [D] Una vez creado el canal con $V_{GS} > V_T$, al aumentar la V_{DS} aumenta la I_{DS} hasta que se llega a la corriente de saturación, que se mantendrá aproximadamente constante aunque aumente V_{DS} .

7. Para el circuito con diodos de la figura y suponiendo que A = "0" (0V) y B = "1" (5V) señale la afirmación VERDADERA, considerando $V_f = 0.7V$ para ambos diodos:

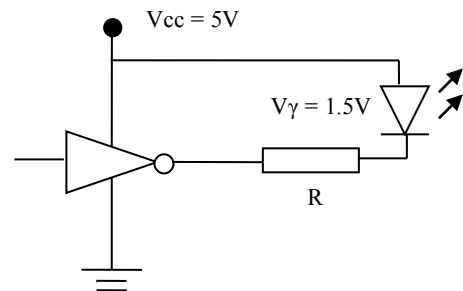
- [A] $V_{AK} = -4.3V$ para el diodo de la entrada B.
 [B] Se trata de una puerta OR de dos entradas.
 [C] La tensión de la salida S es de 4.3V.
 [D] La corriente que circula por la resistencia se divide en partes iguales por los dos diodos.



8. El circuito que se muestra pretende monitorizar la salida de una puerta inversora. Escoja el valor más adecuado para la resistencia R, de entre los disponibles. Tenga en cuenta que el LED requiere una corriente mínima de 10 mA para una buena visibilidad.

Datos inversor: $V_{OL\text{máx}} = 0.4\text{V}$; $I_{OL\text{máx}} = 16\text{mA}$

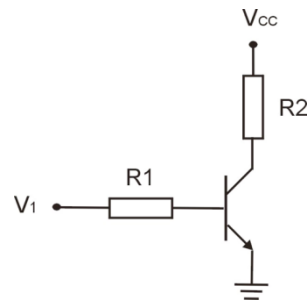
- [A] 120Ω
- [B] 270Ω
- [C] 510Ω
- [D] 680 Ω



9. El circuito de la figura es un inversor lógico. ¿Cuál es el valor mínimo de la ganancia de corriente (β_{MIN}) para que se alcance la saturación del transistor para $V_1 = 2.7\text{V}$?

- [A] $\beta_{\text{MIN}} = 101$
- [B] $\beta_{\text{MIN}} = 125$
- [C] $\beta_{\text{MIN}} = 120$
- [D] $\beta_{\text{MIN}} = 92$

Datos:
 $R_1 = 100\text{k}$
 $R_2 = 2\text{k}$
 $V_{\text{CC}} = 5\text{V}$
 $V_{\text{BEON}} = 0.7\text{V}$; $V_{\text{CESAT}} = 0.2\text{V}$



10. De entre las siguientes afirmaciones acerca del transistor bipolar, señale la respuesta VERDADERA:

- [A] El comportamiento del transistor como amplificador ($I_C = \beta I_B$) se produce cuando el transistor está saturado.
- [B] En el corte, la tensión V_{CE} es mínima y dependiente de V_{BE} .
- [C] En aplicaciones digitales, el transistor actúa entre el corte y activa directa.
- [D] En la región activa directa, el consumo de potencia $P = V_{\text{CE}} \times I_C$, es mayor que en las demás regiones de funcionamiento

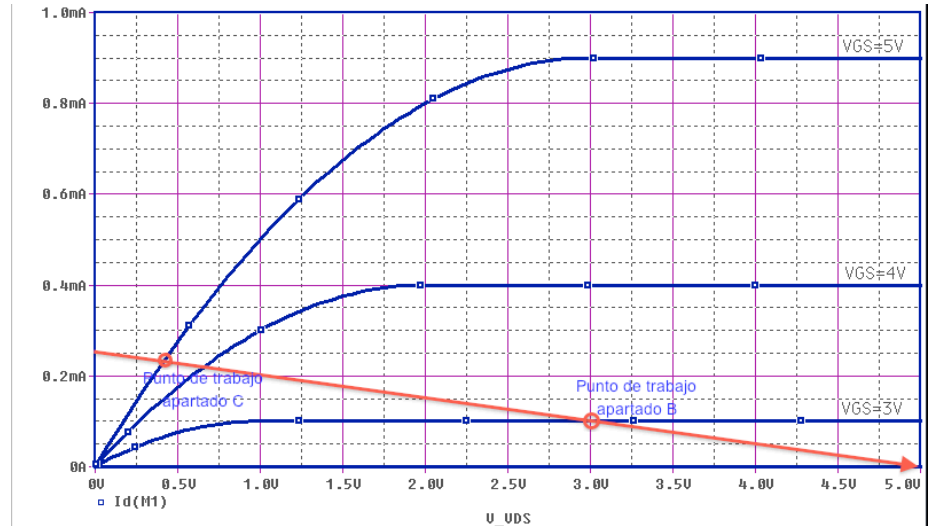
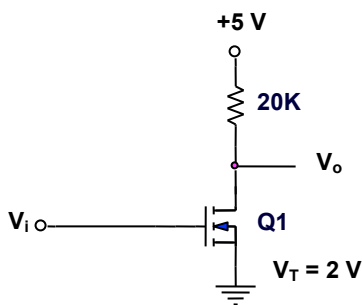
Apellidos:

Nombre:

PROBLEMA 1 (4 PTOS)

El circuito de la figura es un inversor NMOS y la gráfica adjunta muestra las curvas características del MOSFET. Se pide:

Nota: En zona óhmica utilice la expresión aproximada $R_{ON} \approx 1/(2K(V_{GS} - V_T))$, y en saturación $I_{DS} = K(V_{GS} - V_T)^2$



[E] (10%) A partir de la gráfica adjunta, obtenga el valor de la transconductancia K del MOSFET, en mA/V^2 .

A partir de la curva de $V_{GS}=5\text{V}$, se obtiene: $K = 0.9\text{mA} / (5-2)^2 = 0.9/9 = 0.1\text{mA/V}^2$

$K = 0.1 \text{ (mA/V}^2\text{)}$

[F] (25%) Calcule analíticamente el punto de trabajo Q (V_{GS} , V_{DS} , I_{DS}) cuando la entrada es $V_i=3\text{V}$. Justifique la respuesta y compruebe la zona de trabajo. (Sugerencia: suponga inicialmente que se encuentra en saturación).

$$V_{GS}=V_i = 3\text{V}$$

$$\text{Suponiendo saturación: } I_{DS} = 0.1(3-2)^2 = 0.1\text{mA}, \text{ luego } V_{DS} = 5\text{V} - 20\text{k} \times 0.1\text{mA} = 5-2=3\text{V}$$

Comprobación de saturación: $V_{DS} = 3\text{V} > V_{GS}-V_T=3\text{V}-2\text{V}=1\text{V}$, entonces, OK. SAT

$V_{GS} = 3(\text{V})$	$V_{DS} = 3(\text{V})$	$I_{DS} = 0.1 \text{ (mA)}$
------------------------	------------------------	-----------------------------

[G] (25%) Calcule analíticamente el punto de trabajo Q (V_{GS} , V_{DS} , I_{DS}) y el valor lógico de salida V_o con una entrada a "1" ($V_i = 5\text{V}$). Justifique la respuesta y compruebe la zona de trabajo. (Sugerencia: suponga inicialmente que está en zona óhmica y calcule el valor de la R_{ON})

$$V_{GS}=V_i = 5\text{V}$$

Suponiendo zona ohmica, calculamos la $R_{ON} \approx 1/(2K(V_{GS} - V_T)) = 1/(2 \times 0.1 \times (5-2)) = 1/0.6 = 1.666 \text{ kOhm}$, por lo que la tensión de salida la podemos obtener a partir del divisor resistivo formado por R_D y R_{ON} :

$$V_{DS} = 5\text{V} \times R_{ON} / (R_{ON} + R_D) = 5 \times 1.666 / 21.666 = 0.384 \text{ V}, \text{ correspondiente a un '0' lógico, ya que es un inversor.}$$

$$\text{y la } I_{DS} = 5\text{V} / (R_D + R_{ON}) = 5 / 21.666 = 0.23 \text{ mA}$$

Como $V_{DS} = 0.384\text{V} < V_{GS}-V_T=3\text{V}-2\text{V}=1\text{V}$, entonces, OK. Zona Ohmica

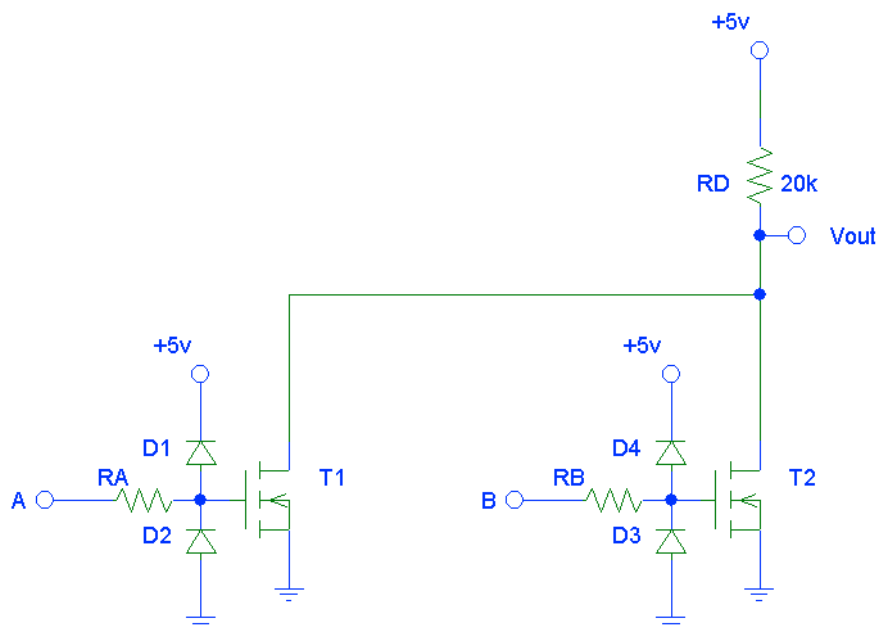
$R_{ON} = 1.666 \text{ (kOhm)}$	$V_{GS} = 5\text{V (V)}$	$V_{DS} = 0.384 \text{ (V)}$	$I_{DS} = 0.23 \text{ (mA)}$	Salida = "0" ('1' ó '0')
---------------------------------	--------------------------	------------------------------	------------------------------	--------------------------

[H] (20%) Dibuje sobre las curvas características, la recta de carga y marque los dos puntos de trabajo de los apartados anteriores. Justifique la respuesta, calculando los puntos de corte de la recta de carga sobre los ejes.

La recta de carga cortará en el eje vertical en $I_{DSMAX} = 5V/R_D = 5V/20k = 0.25mA$

Y en el eje horizontal en $V_{DD}=5V$ (tensión de alimentación)

[I] (20%) Partiendo del diseño base del inversor, diseñe una puerta **NOR NMOS** de 2 entradas, incluyendo los circuitos de protección de las entradas, y rellene la tabla de verdad adjunta.



Va	Vb	T1 (OFF/ON)	T2 (OFF/ON)	Salida (Valor lógico)
0	0	Corte	Corte	'1'
0	1	Corte	Ohmica	'0'
1	0	Ohmica	Corte	'0'
1	1	Ohmica	Ohmica	'0'