

Tema 2: EL TRANSISTOR MOSFET

1 Introducció

2 Principis bàsics de funcionament

- **Zones de treball**
- **Polarització**

3 El Mosfet en commutació

4 Portes lògiques NMOS

5 L'inversor CMOS

6 Protecció dels transistors Mosfet i últims avanços

7 Resum

Vamos a ver el tipo de transistor que más se utiliza en el ámbito de la tecnología de computadores. Estos transistores son la base de la tecnología CMOS, que es la que más se emplea en toda la electrónica digital que conocemos hoy en día: desde computadores, móviles, televisiones, etc.

El tema se desarrolla en 6 partes. En la introducción se enumeran las características más relevantes de estos transistores. Seguidamente, en el punto 2, se estudia su estructura, comportamiento y curvas características. El apartado 3 se introduce en el mundo digital llevando al transistor a funcionar en modo de conmutación. El siguiente apartado, a partir de lo visto en el anterior, presenta algunos circuitos lógicos de carácter básico. El tema finaliza explicando brevemente como tomar medidas de protección para no dañar estos delicados transistores.

También se indican los últimos avances en la tecnología de los transistores Mosfet utilizados en microprocesadores y memorias.

Finalmente se realiza un resumen, subrayando las conclusiones más importantes.

Objectius

- Valorar la importància dels transistors Mosfet en la tecnologia dels computadors i el seu èxit en el mon digital.
- Conèixer el principi de funcionament del transistor Mosfet, les corbes característiques i les zones de funcionament.
- Resoldre circuits senzills de continu amb un o més transistors.
- Comprendre el funcionament del Mosfet en l'àmbit digital: règim de commutació i circuits bàsics.
- Conèixer tècniques de protecció.
- Conèixer versions avançades del Mosfet utilitzades en els computadors actuals

BIBLIOGRAFIA

TEORIA:

A.R.Hambley, *"Electrónica" (2ª Ed.)*, Prentice Hall, 2002.

M.H.Rashid, *"Circuitos Microelectrónicos. Análisis y diseño"*, Thomson, 2002.

N. R. Malik, *"Circuitos electrónicos: análisis, simulación y diseño"*, Prentice Hall, 2000.

R. Boylestad, L. Nashelsky, *"Electrónica, teoría de circuitos"*, Pearson, 2009.

A.P. Malvino, D.J. Bates, *"Principios de Electrónica"*, Mc Graw Hill, 2007.

PROBLEMAS:

G. Benet, J. V. Benlloch, V. Busquets, D. Gil, P. Pérez: *"Ejercicios resueltos de Tecnología de Computadores"*, 2006.916

Cualquier libro de electrónica fundamental, incluirá al menos un capítulo dedicado a los transistores de efecto de campo (FET).

Cuando se aborde cualquiera de estas obras, hay que tener en cuenta que los capítulos dedicados a los transistores FETs, además de incluir el Mosfet, pueden abordar otros subtipos (JFET, Mesfet, etc) que no estudiamos en este curso por ser de aplicación analógica (amplificadores, circuitos de radiofrecuencia, etc).

Cualquiera de las obras propuestas incluyen, además de las explicaciones, interesantes ejemplos, gráficas y circuitos. A destacar el Hambley por incluir ejemplos de simulación de PSpice.

1 INTRODUCCIÓ

FET = *Field Effect Transistor*

Corrent controlat per un camp elèctric

Dispositiu unipolar

JFET (Junction FET), Shockley, 1952

MOSFET (Metal-Oxide-Semiconductor FET)

Kahn i Atalla, 1960

- { Depleció (o empobriment)
- { Acumulació (o enriquiment)
- { Canal N (Transistor NMOS)
- { Canal P (Transistor PMOS)

4

El transistor de efecto de campo (Field Effect Transistor – FET) es posterior cronológicamente al BJT (Bipolar Junction Transistor - véase el tema 1). Aunque su aparición supone uno de los descubrimientos más importantes para el desarrollo de los computadores, no sustituye en todas las aplicaciones a sus predecesores BJT, que se siguen utilizando en circuitos de baja densidad de integración y alta velocidad.

La regulación de la corriente depende del ancho de un canal, y éste a su vez depende de un campo eléctrico. No hay estímulo de corriente (I_B) como en el caso del BJT.

El Mosfet es unipolar porque la corriente la constituye un sólo tipo de portador, electrones en el de tipo N, y huecos en el de tipo P.

Contrariamente, en el BJT, las uniones en directa hacen participar simultáneamente a los dos tipos de portadores, de ahí el apelativo de bipolar.

Existen diferentes subtipos de transistores FET, en particular se estudiará el Mosfet de acumulación, que es el que más se utiliza en aplicaciones digitales por tener características más propicias, como su pequeño tamaño, bajo consumo y versatilidad.

1 INTRODUCCIÓ (2)

- Algunes característiques:

Alta densitat d'integració => VLSI

Versatilitat: R, C, interruptor, etc.

Baix consum

Alta impedància d'entrada

Menys ràpids que els BJT

Menor linealitat

5

La alta densidad, la versatilidad y el bajo consumo lo hacen idóneo en circuitos integrados VLSI (como microprocesadores, memorias, controladores, etc.), siendo la auténtica llave que ha permitido que existan computadores y demás dispositivos digitales tal como los conocemos hoy en día.

Presentan bajo consumo porque no tienen corriente permanente de entrada, $I_{Gate}=0$. En BJT, $I_B>0$. Cuando el número de transistores integrados es muy elevado esta corriente puede suponer un consumo considerable. Además las corrientes de salida son menores que en los BJTs.

Por el contrario, “eran” menos rápidos que los BJT y son capaces de dar menos corriente de salida. Sin embargo, debido a los importantes intereses económicos, los Mosfet han evolucionando constantemente desde su creación, superando en la actualidad a los menos desarrollados BJT.

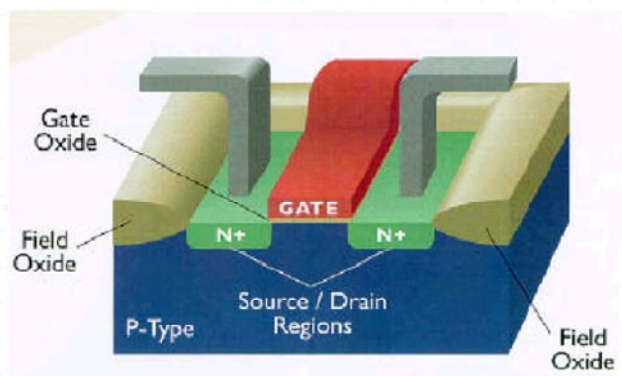
En conmutación, la disipación de potencia es muy baja (V_{DS} casi 0, con altas I_{DS}), interesante en “relés” de estado sólido, como reguladores de velocidad de motores, incluso de mucha potencia (como los que mueven las locomotoras eléctricas).

Por la pobre linealidad no son interesantes para amplificadores, como los de música, en los que es más habitual el uso de transistores BJT.

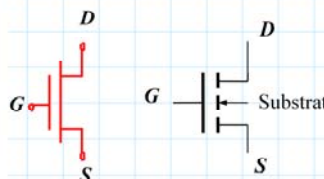
2 PRINCIPIS BÀSICS DE FUNCIONAMENT

Estructura

Mosfet d'acumulació de canal N (transistor NMOS):



Símbols



6

La figura representa el corte de transversal de un transistor Mosfet, en el que se pueden identificar:

Los contactos => S=Fuente (*Source*), G=Puerta (*Gate*), D=Drenador (*Drain*)

S y D son zonas semiconductoras altamente dopadas, y definen el tipo de canal. Tienen contacto metálico (Al, Cu).

Gate puede ser metálica o de polisilicio (silicio policristalino).

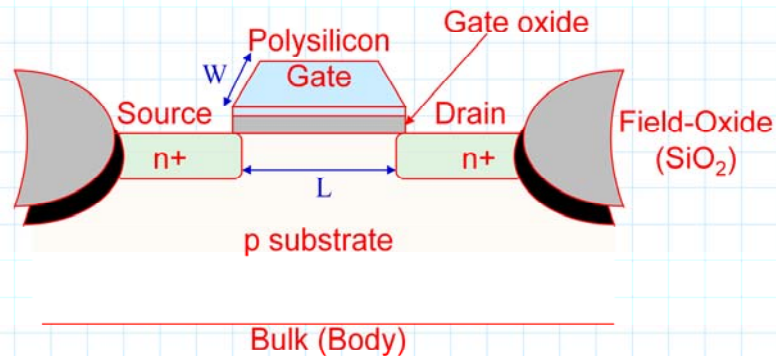
Capa muy fina de aislante (dieléctrico) de SiO_2 para aislar la puerta. En la actualidad se emplean nuevos materiales (high-k dielectrics) para mejorar las prestaciones de los transistores en los microprocesadores de última generación (de 45nm en adelante).

Substrato semiconductor, en ocasiones conectado a la fuente. Es de tipo contrario a las zonas S y D.

Field Oxide= capa ancha de aislante para separar el transistor de otros dispositivos, en la misma oblea.

A la derecha se observan dos símbolos típicos para el transistor Mosfet de canal N. La flecha del sustrato va hacia adentro.

Transistor NMOS: esquema



Constants:

K (mA/V^2) Pspice: $K = (W/L) K_p / 2$

V_T (V) Pspice: $V_T = v_{to}$

7

El Mosfet tiene dos parámetros básicos:

K (*Transconductance*), directamente proporcional a la capacidad de puerta, la movilidad de los portadores de carga y a la relación ancho / largo del canal (W/L).

V_T (*Threshold voltage*), tensión necesaria en V_{GS} para formar canal y conducir.

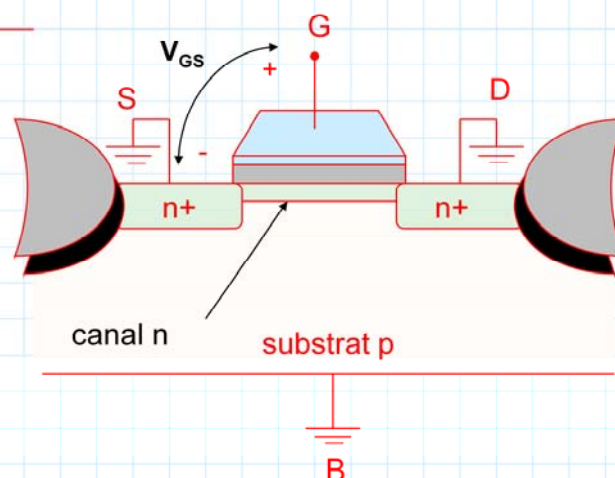
Una curiosidad: cuando se habla de una determinada tecnología en microprocesadores o memorias (por ejemplo, 45nm, 32nm, 22nm) se refiere a la longitud mínima del canal, L mínima. A veces se hace referencia también a la longitud mínima de la puerta. Los micros actuales se hacen ya con tecnologías de 32nm y 22nm y 14nm

La anchura de la capa gate oxide es actualmente del orden de unos pocos nm, y es la capa más fina en los transistores Mosfet

$$K = (W/L) K_p / 2$$

Si $W=2\mu$, y $L=1\mu$, entonces $K = K_p$

Funcionament: formació del canal



Formació del canal:

$V_{GS} > V_T$ s'indueix un canal tipus N entre S i D
 $V_{GS} \leq V_T$, no es forma el canal \rightarrow TALL

8

Para $V_{GS} > V_T$ se induce un canal tipo N entre S y D, por ACUMULACIÓN de electrones (de ahí el nombre de este tipo de transistor), atraídos por el potencial positivo de la puerta.

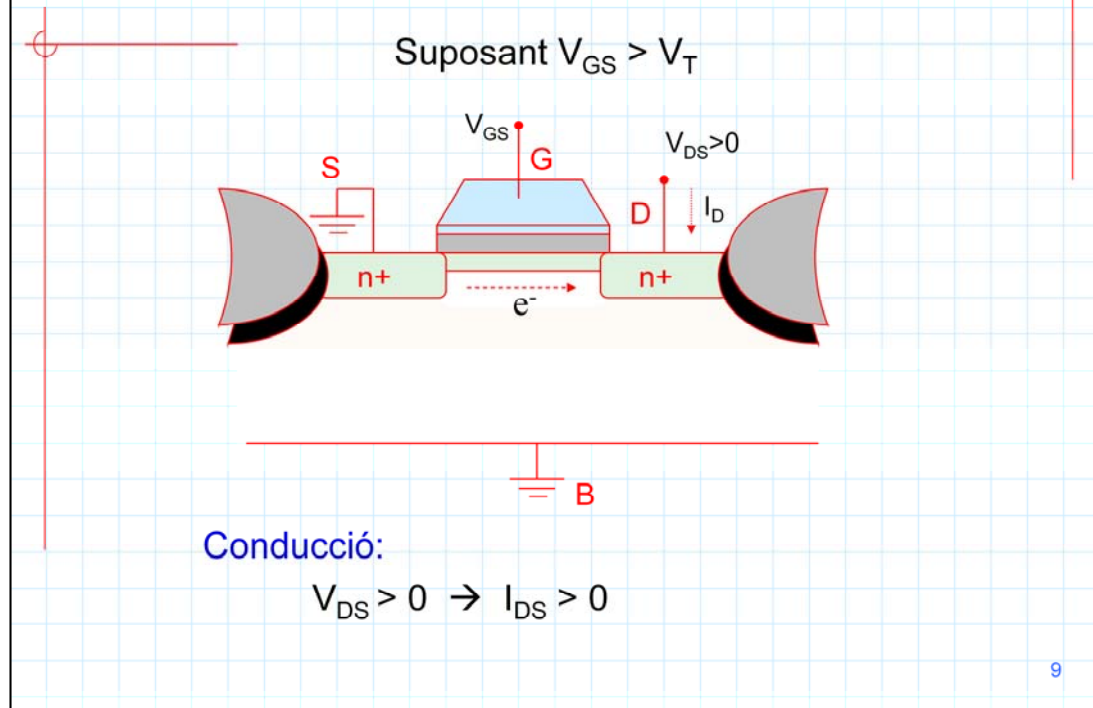
Los electrones provienen sobre todo de las zonas N+ de S y D, y algunos del sustrato P.

El Mosfet tiene tres zonas de funcionamiento, que vienen determinadas por la tensión aplicada en V_{GS} y V_{DS} :

- Corte
- Lineal (u óhmica)
- Saturación

Las siguientes transparencias muestran las condiciones internas y ecuaciones que rigen en cada zona.

Funcionament: zona òhmica o lineal



Al hacer $V_{DS} > 0$ se establece un flujo de electrones de S a D a través del canal \rightarrow corriente $I_{DS} > 0$

Funcionament: zona lineal (2)

Condicció: $V_{DS} \leq V_{GS} - V_T$

Funció V/I: $I_{DS} = K [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$

Per a V_{DS} petites:

$$I_{DS} \approx K [2 (V_{GS} - V_T) V_{DS}]$$

$$R_{DS(on)} = R_{ON} \approx \frac{1}{2 \cdot K (V_{GS} - V_T)}$$

La resistència és menor al augmentar K i V_{GS}

10

(En azul variables, y en negro constantes)

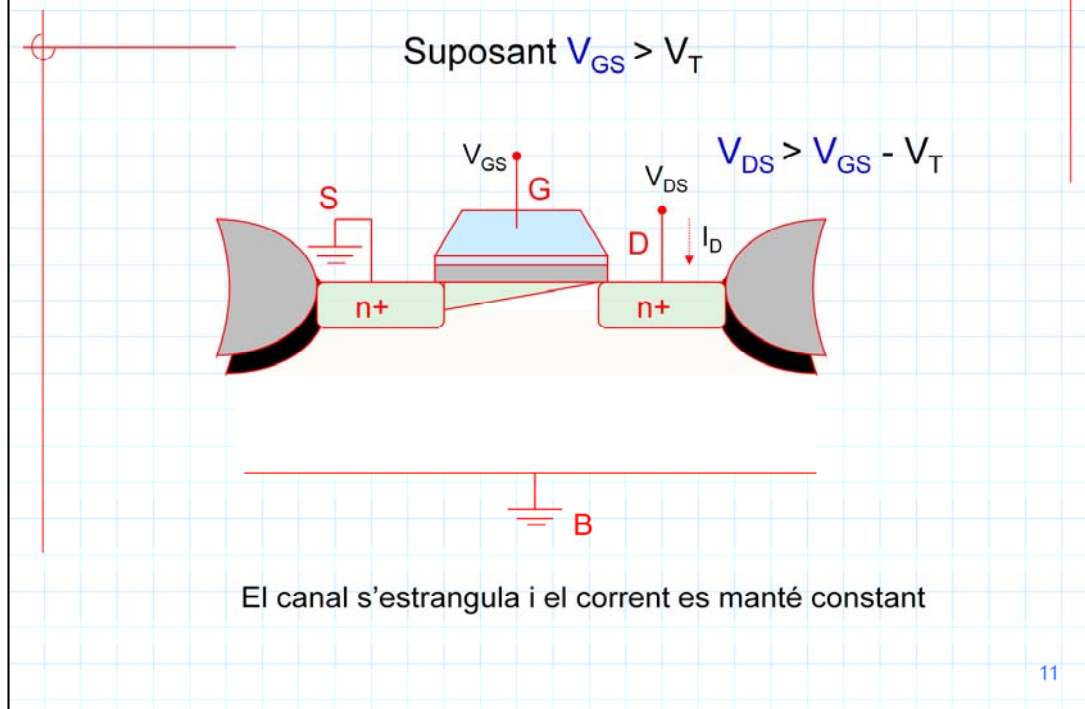
Para V_{DS} pequeñas, el término V_{DS}^2 , pierde relevancia al estar al cuadrado, y como resultado hay una dependencia lineal entre V_{DS} e I_D , de ahí el nombre de zona óhmica (resistiva) o lineal.

En definitiva, el Mosfet es equivalente a una resistencia variable R_{on} , que depende de V_{GS}

La resistencia es menor al aumentar la cte K o la variable V_{GS} .

Recuérdese que K depende, entre otros factores, de la relación ancho/largo del canal. Osea, que se puede disminuir la R_{on} aumentando la relación geométrica (W/L) del transistor.

Funcionament: zona de saturació



Llega un momento en que la corriente se satura, y no aumenta más aunque lo haga V_{DS} . El canal se ha estrangulado por la parte del drenador, tal como muestra la figura.

Ahora, el control sobre el flujo de corriente depende sólo de la variable V_{GS} , tensión de puerta o control, y ya NO depende de V_{DS} .

El circuito de polarización puede conducir más, pero el transistor no “lo permite”. En este caso, el funcionamiento del transistor es semejante a una válvula, en la que una variable de control V_{GS} regula el paso de una corriente I_{DS} .

Esta zona equivale a la Activa directa de los BJT, y sería la empleada en aplicaciones analógicas como amplificadores.

Funcionament: zona de saturació (2)

Condicció: $V_{DS} > V_{GS} - V_T$

Funció V/I: $I_{DS} = K (V_{GS} - V_T)^2$ Paràbola de saturació

El canal s'estrangula →

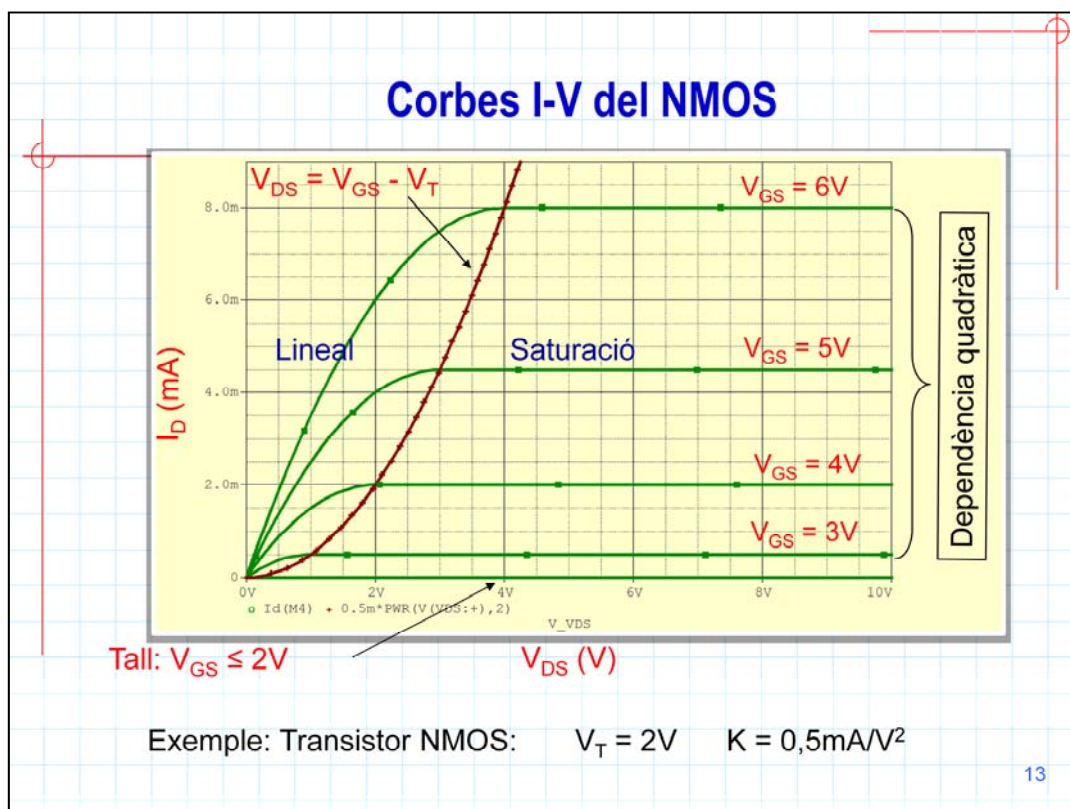
Per a una V_{GS} fixa, el corrent $I_{DS} \approx$ constant, indep. de V_{DS}

Mosfet equival a una font de corrent (I_{DS})
controlat per tensió (V_{GS})

12

El Mosfet equivale a una fuente de corriente (I_{DS}) controlada por tensión (V_{GS}) → *Field Effect Transistor*.

En la gráfica V/I de la siguiente transparencia, aparece una dependencia cuadrática que se llama *parábola de saturación*.

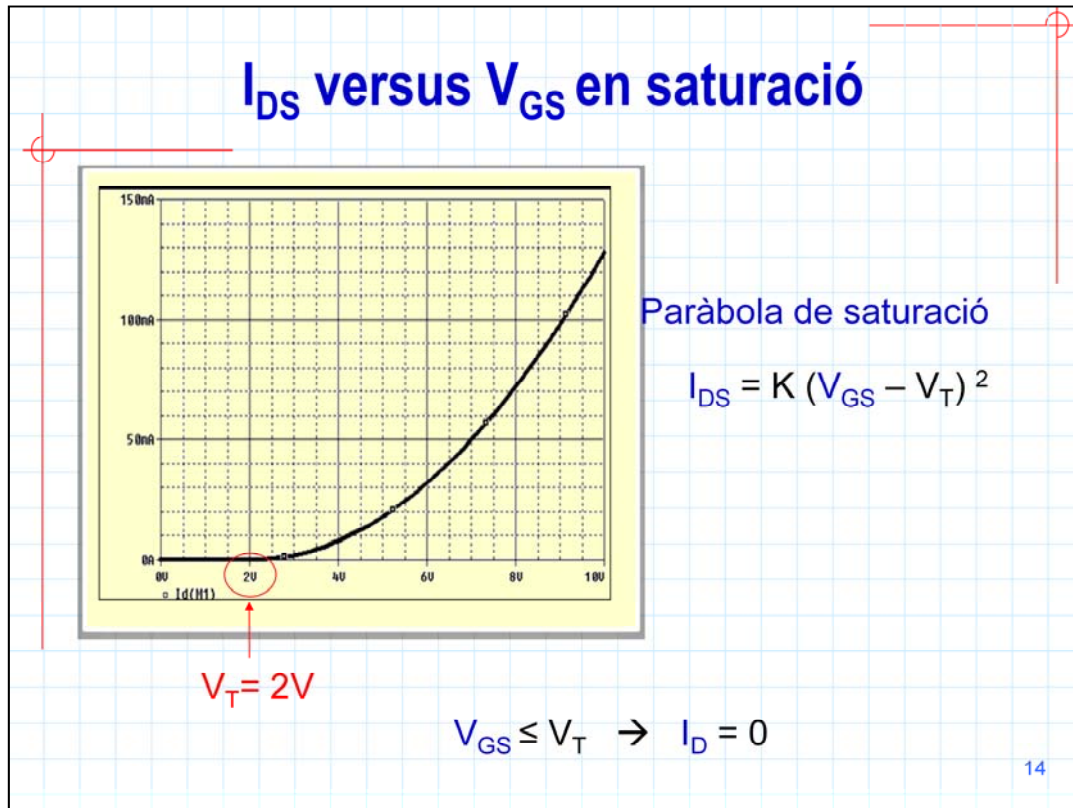


La línia punteada separa la zona lineal (u òhmica) de la de saturació. A partir de este punt en cada curva es donde la I_{DS} permanece constante independentemente de V_{DS} .

La curva de $V_{GS} = V_T$ coincide con el eje X, y delimita el corte del transistor.

Todas las curvas con $V_{GS} \leq V_T$ llevan al corte al transistor y por tanto se representarían sobre el eje X.

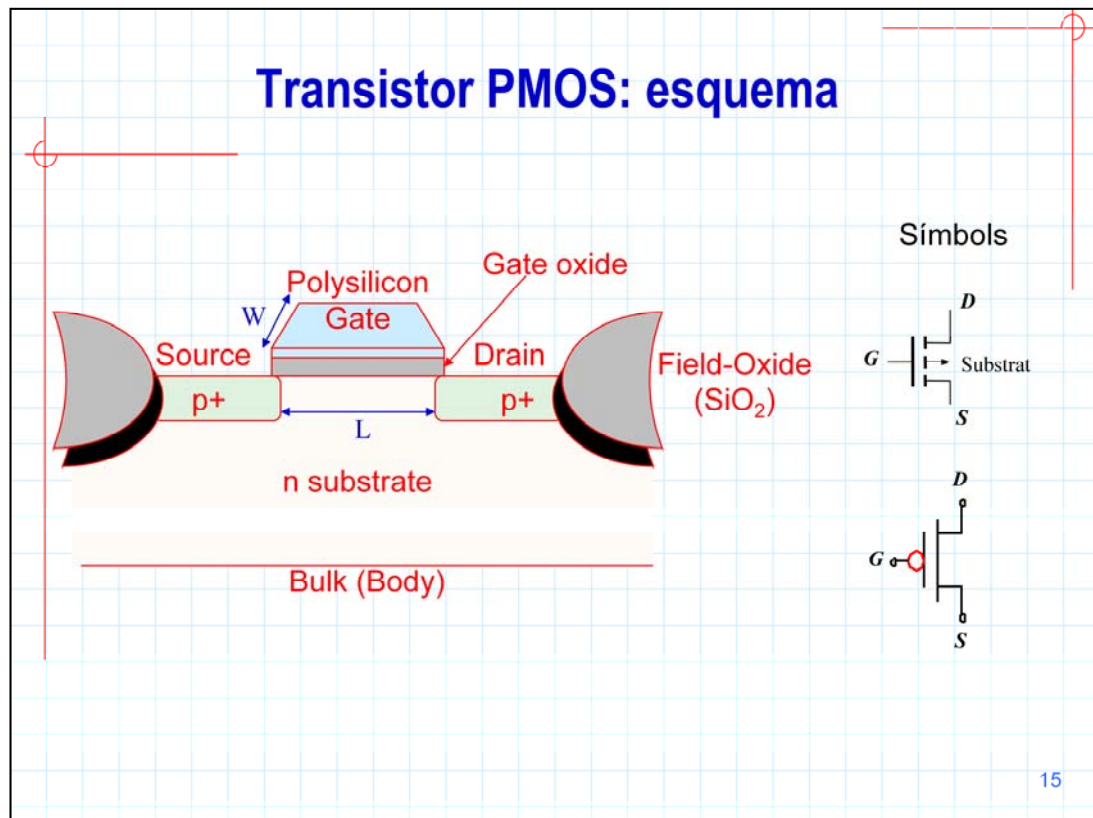
Cerca del eje Y (V_{DS} pequeñas) las curvas pasan a ser rectas que cortan por el origen con una pendiente que depende de V_{GS} . Se trata de la zona lineal, en la que el transistor se comporta como una resistencia variable. Obsérvese que la pendiente aumenta al aumentar V_{GS} . El valor de la resistencia es la inversa de la pendiente.



La paràbola de saturació mostra la corrent I_{DS} en funció de la tensió de porta V_{GS} , que es de lo únic que depèn en la zona de saturació (no así en las otras dos).

Obsérvese que la paràbola arranca en $V_{GS} = V_T$.

Se aprecia la falta de linealidad de estos transistores frente al estímulo V_{GS} . La dependencia es CUADRÁTICA.



En PMOS:

S y D son zonas P+

Sustrato N

Portadores: huecos, que se mueven de S a D

Corriente de S a D: $I_{SD} > 0$

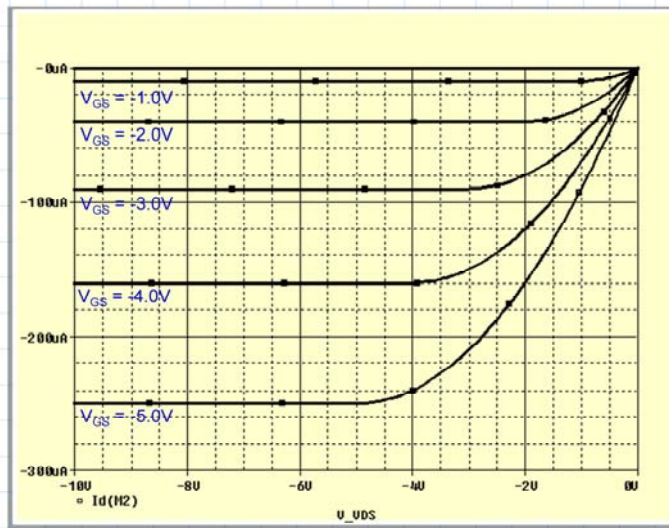
Para formar el canal: $V_{GS} < -V_T$

Así se atraen cargas positivas (huecos) debajo de la puerta

En resumen, las tensiones y las corrientes tienen signo y sentido opuesto a las del NMOS.

El símbolo presenta la flecha del sustrato hacia fuera.

Transistor PMOS. Exemple de corbes



Totes les variables són negatives!

$$V_{GS} < 0, V_{DS} < 0,$$

$$I_{DS} < 0 \rightarrow I_{SD} > 0$$

Conducció: $V_{GS} < -V_T$

16

Las curvas para el PMOS son similares a las del NMOS pero se trasladan al 3 cuadrante, debido a que ahora la I_{DS} y V_{DS} son negativas.

También se puede representar en el segundo cuadrante, cuando se toma como corriente la I_{SD} , que ya lleva implícito el sentido contrario de la corriente.

EL TRANSISTOR PMOS

- Tall: $V_{GS} \geq -V_T$

- Saturació:

$$V_{DS} < V_{GS} + V_T$$

$$I_{SD} = K (V_{GS} + V_T)^2$$

- Òhmica: $R_{ON} \approx \left| \frac{1}{2 \cdot K (V_{GS} + V_T)} \right|$

(prenent K i V_T en valor absolut, $V_{GS} < 0$, $V_{DS} < 0$)

- S'utilitzen menys que els de canal N perquè la mobilitat dels buits és menor que la dels electrons:
 - Són més lents que els NMOS
 - Ocupen més espai que els NMOS perquè necessiten major W/L per compensar la menor mobilitat

17

Constantes en valor absoluto.

Tensiones negativas.

Corriente I_{SD} positiva porque se le cambia el sentido.

Resum d'algunes fórmules

NMOS		PMOS
$V_{GS} > V_T$	CONDUEIX	$V_{GS} < -V_T$
$V_{DS} > V_{GS} - V_T$	Condió de SATURACIÓ	$V_{DS} < V_{GS} + V_T$
$I_{DS} = K (V_{GS} - V_T)^2$	SATURACIÓ	$I_{SD} = K (V_{GS} + V_T)^2$
$I_{DS} = K [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$	ÓHMICA o LINEAL	$I_{SD} = K [2(V_{GS} + V_T)V_{DS} - V_{DS}^2]$
$R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$		$R_{ON} \approx \left \frac{1}{2 \cdot K(V_{GS} + V_T)} \right $

Prenent el valor absolut de V_T i K en totes les fórmules

18

Resumen de las fórmulas más importantes para los transistores NMOS y PMOS, según las zonas de funcionamiento.

Resum Zones NMOS

NMOS	Ecuación	Comprobación
TALL	$I_{DS} = 0$	$V_{GS} < V_T$
SATURACIÓ	$I_{DS} = K (V_{GS} - V_T)^2$	$V_{DS} > V_{GS} - V_T$
ÓHMICA o LINEAL	$I_{DS} = K [2(V_{GS} - V_T)V_{DS} - V_{DS}^2]$ $R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$	$V_{DS} < V_{GS} - V_T$

Prenent el valor absolut de V_T i K en totes les fórmules

Equivalències Mosfet-BJT i les seves diferències

Terminals

MOSFET	BJT
DRENADOR	COLLECTOR
FONT	EMISSOR
PORTA	BASE

BJT: $I_B > 0$ per conduir

Mosfet: $I_G = 0$ sempre!

Zones de funcionament

MOSFET	BJT
ZONA DE TALL	ZONA DE TALL
ZONA DE SATURACIÓ	ZONA ACTIVA
ZONA ÒHMICA / LINEAL	ZONA DE SATURACIÓ

Saturació en Mosfet: I_{DS} màxim per a una V_{GS} donada

Saturació en BJT: I_C màxim per a un circuit de polarització donat

20

En los BJT la variable de control es una corriente (I_B) y en los mosfet, una tensión (V_{GS}).

En la zona que se emplea para amplificar:

BJT: Zona activa directa: $I_C \propto I_B \rightarrow$ lineal

MOSFET: Zona de saturación: $I_{DS} \propto V_{GS}^2$. \rightarrow no lineal.

EL MOSFET D'ACUMULACIÓ Polarització (1)

Equacions per analitzar els circuits de polarització amb Mosfets

1.- Malla d'entrada **G-S** → equació de la malla amb V_{GS}

Amb V_{GS} , comprovar conducció: $V_{GS} > V_T$

2.- **Suposem** saturació → equació de saturació

$$\text{NMOS: } I_{DS} = K (V_{GS} - V_T)^2 \quad \text{PMOS: } I_{SD} = K (V_{GS} + V_T)^2$$

3.- Malla de sortida **D-S** → equació de la malla amb V_{DS}

4.- **Comprovació** de la saturació

$$\text{NMOS: } V_{DS} > V_{GS} - V_T \quad \text{PMOS: } V_{DS} < V_{GS} + V_T$$

(Si no es compleix, tornar al pas 2, amb l'equació de la zona lineal i refer els càlculs)

21

1.- Planteamos la ecuación de la malla G-S y calculamos V_{GS} . V_{GS} debe ser $> V_T$ para que el transistor conduzca.

2.- Suponemos saturación, con la ecuación de saturación, relacionamos V_{GS} con I_{DS} .

3.- Malla de salida D-S, obtenemos una ecuación donde aparecerá la variable V_{DS} (además de I_{DS}), que es la ecuación correspondiente a la recta de carga estática.

4.- Con todas las variables anteriores, ya podemos comprobar la suposición de saturación del punto 2. Para un NMOS hay que comprobar:

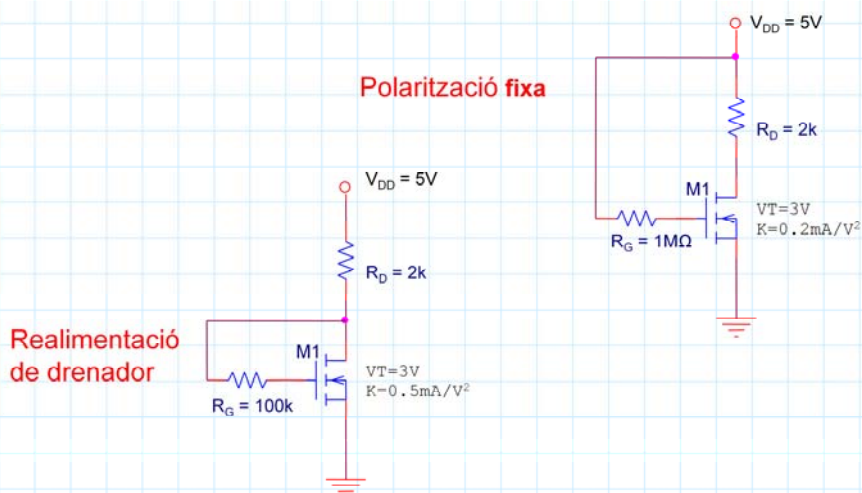
$$V_{DS} > V_{GS} - V_T$$

Si no se cumple la saturación, habrá que volver al paso 2 y usar la ecuación de la zona óhmica

Advertencia: En algunos circuitos de polarización, sale una ecuación de segundo grado al resolver las ecuaciones de los puntos 1 y 2. Hay que descartar una de las dos soluciones. El criterio es descartar aquella solución en que $V_{GS} < V_T$, pues lleva al transistor al corte.

EL MOSFET D'ACUMULACIÓ Polarització (2)

Exemples de circuits de polarització:



22

POLARIZACIÓN FIJA

$$V_{GS} = 5V$$

$$I_{DS} = 0.2 (5 - 3)^2 = 0.8 \text{ mA}$$

$$V_{DS} = 5 - 2 \times 0.8 = 3.4V$$

Comprobación de saturación:

$$3.4V > 5V - 3V \text{ y } 5V > 3V$$

Realimentación de Drenador

$$V_{GS} = V_{DS}$$

Siempre se cumple $V_{DS} > V_{GS} - V_T$

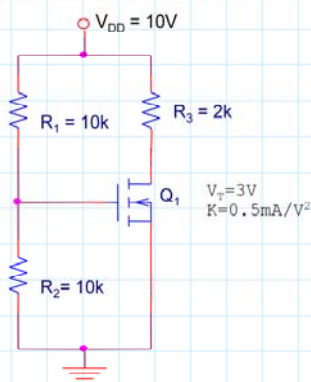
Siempre conduce en saturación

Ejercicio: calcular el punto Q.

En este caso sale una ecuación de segundo grado en V_{GS} o I_{DS} . Se descarta la solución con $V_{GS} < V_T$.

EL MOSFET D'ACUMULACIÓ Polarització (3)

**Polarització amb
divisor resistiu**



23

1) Malla G-S:

$$V_G = V_{DD} \times (R_2 / (R_1 + R_2)) = 5V \text{ (divisor resistivo, } I_G = 0 \text{ siempre!)}$$

$$V_{GS} = 5V > V_T \text{ por tanto conduce}$$

2) Parábola de saturación (suposición):

$$I_{DS} = K (V_{GS} - V_T)^2$$

$$I_{DS} = 0.5 \text{ mA/V}^2 (5V - 3V)^2 = 2 \text{ mA}$$

3) Malla D-S:

$$V_{DS} = V_{DD} - I_{DS} \times R_3 = 10 - 2 \times 2 = 6V$$

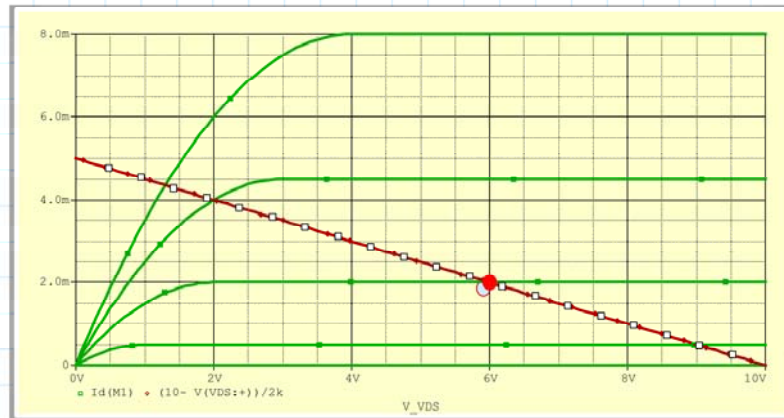
4) Comprobación de la saturación:

$$V_{DS} > V_{GS} - V_T \rightarrow 6V > 5V - 3V \rightarrow \text{Sí cumple la saturación.}$$

La recta de càrrega

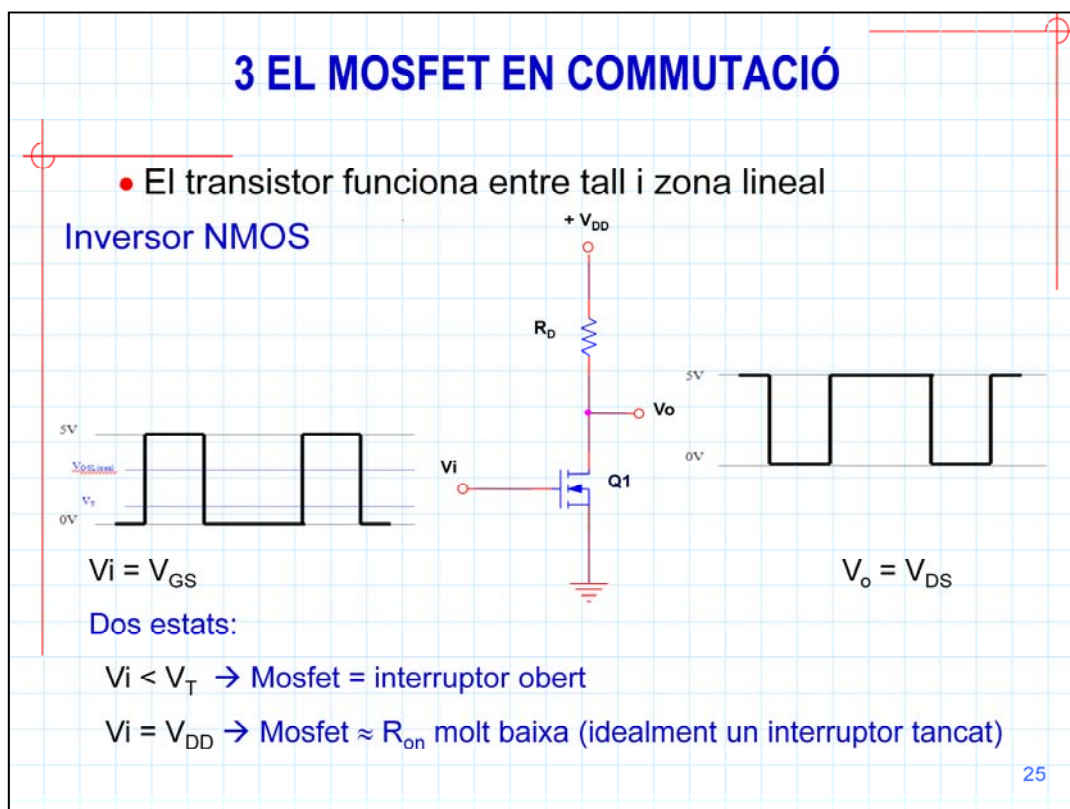
Recta de càrrega: $V_{DS} = V_{DD} - R_D \times I_{DS}$

El **punt de treball** es determina per la intersecció de la corba característica amb la recta de càrrega.



24

Las curvas, recta de carga y punto de trabajo corresponden al circuito de la transparencia anterior.



Se dice que el transistor Mosfet trabaja en conmutación, cuando “conmuta” entre las zonas delimitadas, en este caso entre la zona de corte y la zona lineal.

Para conseguir esto, se debe aplicar a V_{GS} unos valores que hagan que el transistor esté en una de estas dos zonas:

- Para conseguir que el transistor esté en corte, bastará con que $V_{GS} < V_T$
- Para que esté en lineal, V_{GS} será mayor que una determinada V_{GS} límite que marca la frontera entre la zona lineal y la de saturación. Este valor límite depende del propio transistor (V_T y K) y del circuito de polarización (en este caso V_{DD} y R_D). Normalmente se elige $V_{GS} = V_{DD}$, pues así se consigue una R_{on} más baja.

En la figura se muestra el circuito del inversor NMOS (porque está basado en un Mosfet de canal N) con carga resistiva (porque en el terminal D tiene una resistencia).

La entrada del inversor está conectada directamente o con una resistencia opcional (para proteger) al terminal G del transistor.

La salida del inversor se conecta con el terminal D del transistor.

3 EL MOSFET EN COMMUTACIÓ (2)

$V_i \rightarrow ? V_o?$
 $V_i = V_{GS} \quad V_o = V_{DS}$

Dos estats:

$V_i < V_T \rightarrow \text{Tall} \rightarrow V_{OH} = V_{DD} = \text{"1" lògic}$

$V_i = V_{DD} \rightarrow \text{Mosfet} \approx R_{on}$

$$V_{OL} = V_{DD} \times \frac{R_{ON}}{R_D + R_{ON}}$$

$R_{ON} \approx \frac{1}{2 \cdot K(V_{GS} - V_T)}$

si $R_{on} \ll R_D \rightarrow V_{OL} \approx 0V = \text{"0" lògic}$
 Hi ha consum estàtic ($I > 0$)

26

Una CUESTIÓN IMPORTANTE que se valorará en mayor medida al estudiar la tecnología CMOS (tema 4):

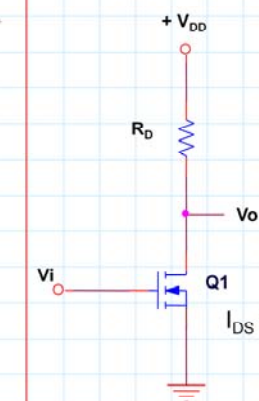
Divisor resistivo para obtener la V_{OL}

Obsérvese que la puerta NMOS tiene CONSUMO ESTÁTICO en el nivel bajo de salida.

CMOS acaba con este consumo, y es uno de los motivos por el que la tecnología NMOS fue substituida por la tecnología CMOS en circuitos VLSI.

3 EL MOSFET EN COMMUTACIÓ (3)

Inversor NMOS:



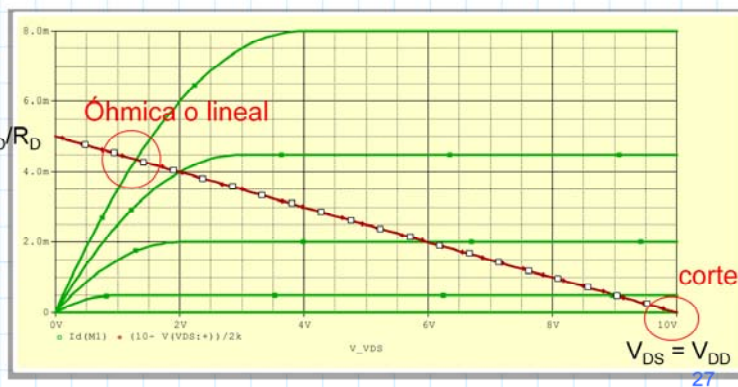
Recta de càrrega = eq. Malla D-S

$$V_{DD} - I_D R_D - V_{DS} = 0$$

Punts de tall amb els eixos:

Eix Vertical $\rightarrow I_D = V_{DD}/R_D$

Eix Horizontal $\rightarrow V_{DS} = V_{DD}$



A mayor $R_D \rightarrow$ menor V_{OL} y menor consumo a nivel bajo: $I_{DS} = (V_{DD} - V_{OL})/R_D$

Inconveniente de R_D grande: ocupa mayor espacio en silicio y el tiempo de conmutación es grande.

Por tanto, el valor de R_D es un compromiso entre los dos aspectos.

En los circuitos VLSI, R_D se construye con un Mosfet que funciona como una resistencia y que permite una mayor integración, al ocupar menos área de silicio.

3 EL MOSFET EN COMMUTACIÓ (4)

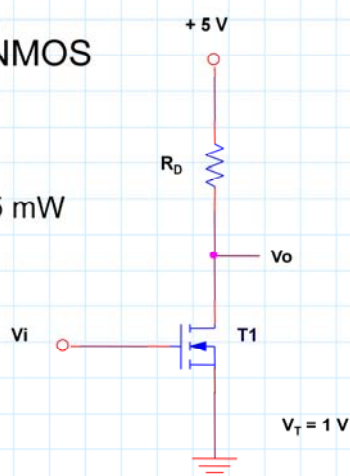
Exemple: disseny d'un inversor NMOS amb resistència de pull-up

Dades:

Potència consumida a nivell baix = 0.25 mW

$V_{OL} = 0.05V$, $V_{OH} = V_{DD} = 5V$

Transistor: $V_T = 1V$



Calcular R_{on} i K

28

Solució:

A nivel bajo $I_{DS} = P_{estática}/V_{DD} = 0.25 \text{ mW}/5V = 0.05 \text{ mA}$

Consideramos salida a nivel bajo, y mosfet = R_{on} , por tanto una malla con dos resistencias:

Malla desde masa a V_o :

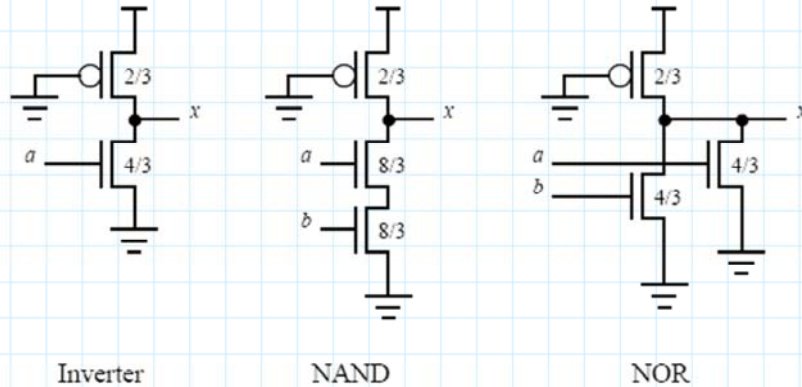
$$0V + I_{DS} R_{on} = V_{OL}; \quad 0.05 R_{on} = 0.05V \rightarrow R_{on} = 1k$$

Malla desde V_{DD} a V_o :

$$V_{DD} - I_{DS} R_D = V_{OL}; \quad 5 - 0.05 R_D = 0.05; \quad R_D = 99k$$

$$K \text{ del transistor} = 1/(2 \times R_{on} (V_i - V_T)) = 1/(2 \times 1k \times (5V - 1V)) = 0.125 \text{ mA/V}^2$$

Càrregues actives. Pseudo-NMOS Logic



- Estalvi de l'àrea de silici de Rpull-up
- Utilitzada en ROM, PLA i FLASH

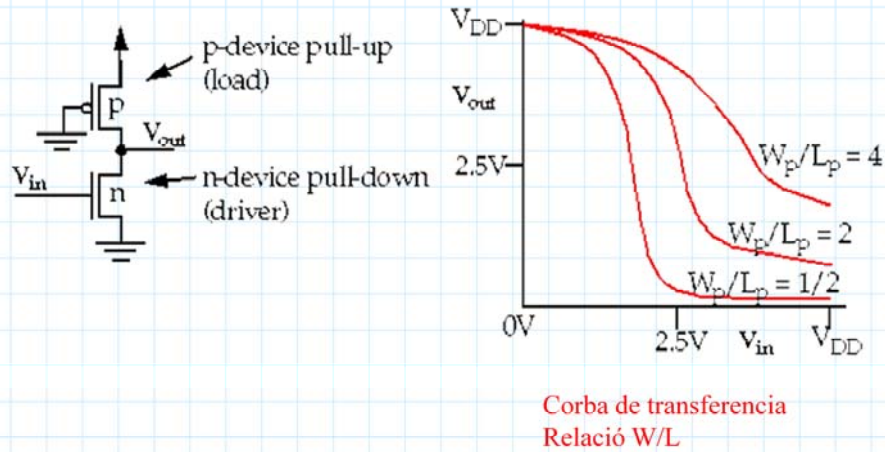
29

En los circuitos integrados se sustituyen las resistencias de pull-up por cargas activas, diseñadas con transistores Pmos con la puerta conectada a masa. El transistor Pmos siempre conduce, y hace el papel de RD, pero con la ventaja de que ocupan menos área de silicio y por tanto se aumenta la densidad de integración en circuitos con muchas puertas.

Se llaman "activas" porque están diseñadas con un transistor, en contraposición a las tradicionales resistencias "pasivas"

Como se verá en el tema 5 (memorias), se emplean en memorias no volátiles, como ROM, PLA y FLASH

Càrregues actives. Pseudo-NMOS Logic



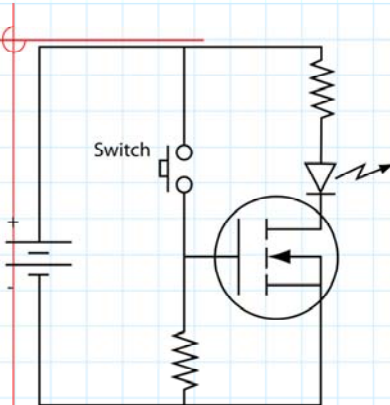
30

El valor de R_D se puede diseñar cambiando la relación ancho/largo (W/L) del transistor Pmos

La figura muestra la curva de transferencia del inversor para distintos valores de W/L .

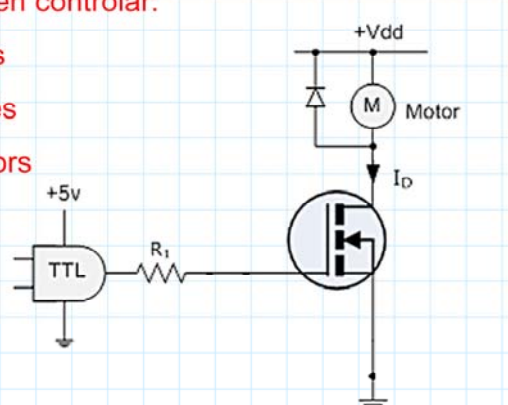
A menor valor de W/L , el valor de la resistencia es mayor y se consigue un mejor valor para V_{OL} . La curva de transferencia es más ideal. Además el consumo estático es menor.

EL MOSFET EN COMMUTACIÓ - Aplicacions



Es poden controlar:

- Leds
- Relés
- Motors
- ...



Switch polsat → $V_{GS} = V_{DD}$ → Mosfet on (interruptor tancat) → LED condueix

Switch sense polsar → $V_{GS} = 0$ → Mosfet off (interruptor obert) → LED apagat

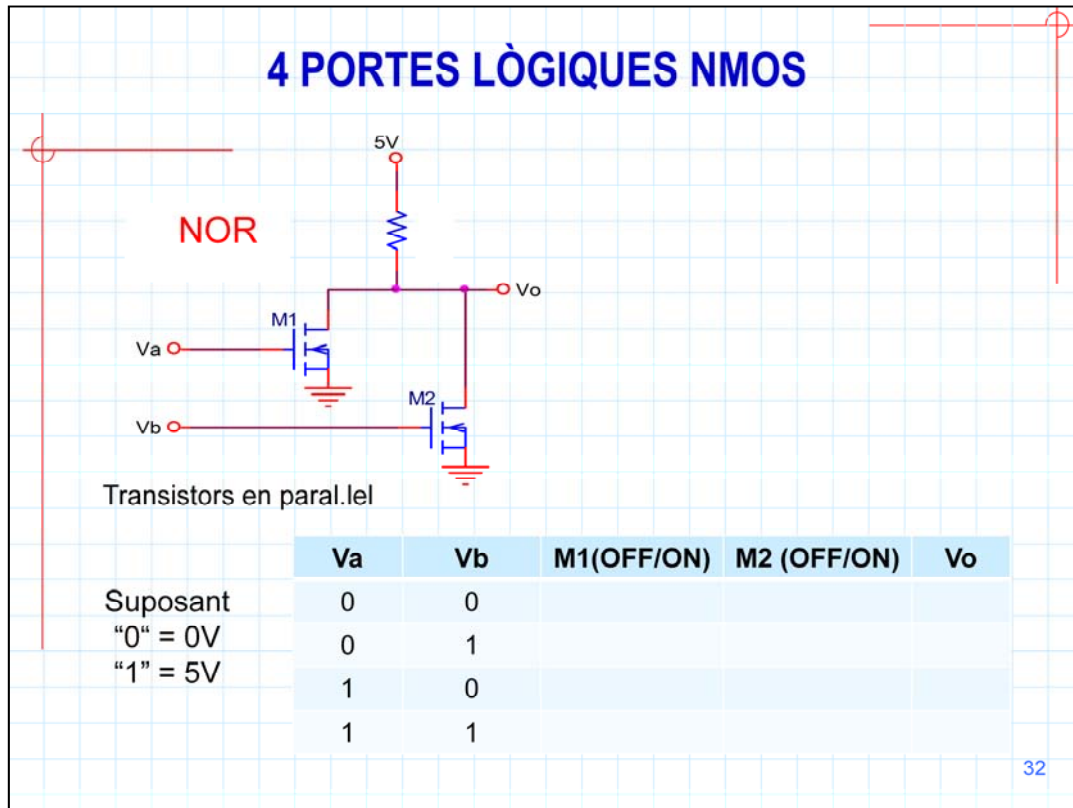
31

Cuando se activa el pulsador, el LED conduce y se ilumina. La resistencia en serie con el LED fija una corriente suficiente para que la iluminación sea correcta. El Mosfet funciona en zona lineal y equivale a una resistencia muy pequeña, idealmente a un interruptor cerrado.

Cuando el pulsador está desactivado, el Mosfet no conduce y el LED permanece apagado. El Mosfet equivale a un interruptor abierto. La resistencia debajo del pulsador sirve para desacargar la capacidad de la puerta del transistor cuando el pulsador está desactivado. De esta forma $V_{GS} = 0V$.

El Mosfet en conmutación permite controlar el funcionamiento de diversos dispositivos, como LEDs, Relés, Motores, etc. En corte impide el paso de corriente. En zona lineal permite el paso de corriente para hacer funcionar a dichos dispositivos. La corriente requerida puede ser elevada (del orden de decenas de amperios), pero esto no supone un problema, pues hay Mosfet de potencia que soportan estos niveles de corriente manteniendo una V_{DS} muy pequeña.

En la figura de la derecha se controla un motor mediante una puerta lógica TTL. Si la salida de la puerta es "1" (V_{OH}), el mosfet conduce como interruptor cerrado (equivale a R_{on}) y el motor se activa. Si la salida de la puerta es "0" (V_{OL}), el mosfet no conduce y el motor permanece desactivado. El diodo en paralelo con el motor tiene la misión de proteger al transistor frente a sobretensiones que se producen cuando la bobina (autoinducción) del motor deja de conducir repentinamente (recuerde que $V_L = L di/dt$). De esta forma la tensión en el drenador del Mosfet queda limitada a un valor máximo = $V_{dd} + V_\gamma$.



Obsérvese las estructuras serie o paralelo de los Mosfet en ambas puertas

Ejercicio: Deducir su funcionamiento, a partir del modelo del transistor como interruptor abierto o cerrado:

$V_i = "1" \rightarrow$ mosfet ON \rightarrow interruptor cerrado

$V_i = "0" \rightarrow$ mosfet OFF \rightarrow interruptor abierto

4. PORTES LÒGIQUES NMOS

NAND

Transistors en sèrie

	Va	Vb	M1(OFF/ON)	M2 (OFF/ON)	Vo
Suposant "0" = 0V "1" = 5V	0	0			
	0	1			
	1	0			
	1	1			

33

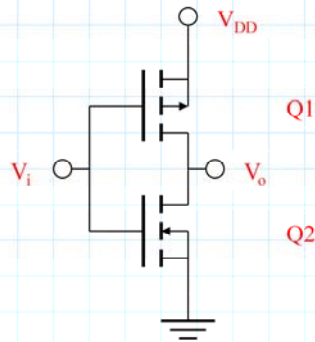
Obsérvese las estructuras serie o paralelo de los Mosfet en ambas puertas

Ejercicio: deducir su funcionamiento, a partir del modelo del transistor como interruptor abierto o cerrado:

$V_e = "1" \rightarrow$ mosfet ON \rightarrow interruptor cerrado

$V_e = "0" \rightarrow$ mosfet OFF \rightarrow interruptor abierto

5. L'inversor CMOS



Entrada digital: $V_i = 0V = "0"$ $V_i = V_{DD} = "1"$

34

El **inversor** es la **puerta básica de la familia CMOS**, a partir de la cual se diseñan las demás.

Estructura:

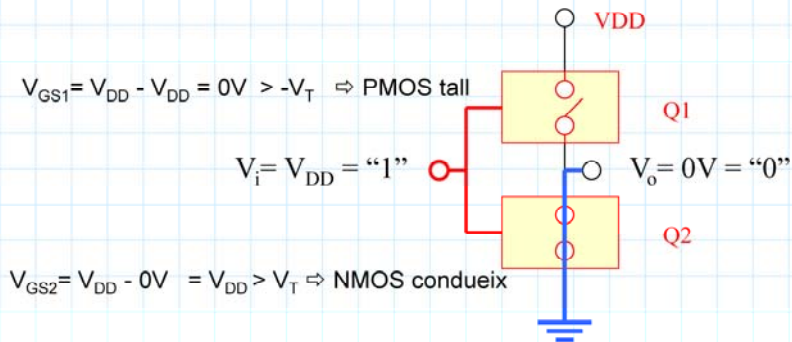
- Pareja de transistores, PMOS y NMOS.
- PMOS conectado (su fuente) a V_{DD}
- NMOS conectado (su fuente) a masa
- Las puertas de los transistores conectadas entre sí y a la entrada
- Los drenadores de los transistores conectados entre sí y a la salida
- El sustrato del PMOS conectado a V_{DD}
- El sustrato del NMOS conectado a masa

El nombre CMOS (Complementary MOS) viene de la presencia de parejas

Complementarias (PMOS-NMOS) de transistores. Como se verá más adelante,

esta estructura aparece en el resto de puertas y circuitos lógicos.

5. L'inversor CMOS (2)



$I_{DS} = 0 \rightarrow$ El consum estàtic és = 0

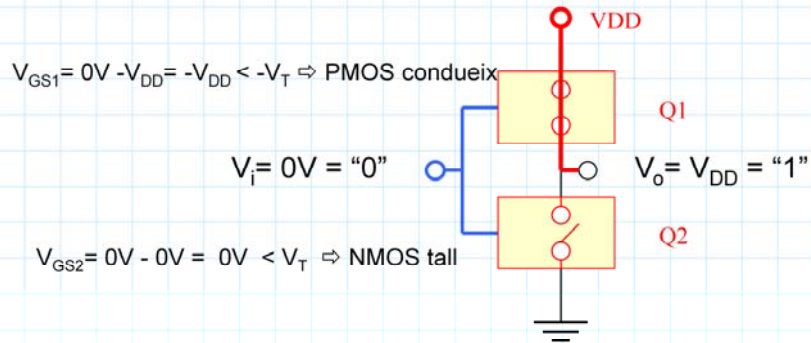
35

Veamos el funcionamiento como inversor. Para ello vamos a dar a V_i valores lógicos "1" y "0", y deduciremos la salida. Los valores de tensión para "1" y "0" serán extremos: V_{DD} y 0V, respectivamente. Usaremos el modelo de interruptor abierto/cerrado para los transistores.

Para $V_i = "1"$, $V_s \approx 0V$

El consumo estático es 0 (sin considerar las corrientes de fuga), pues no existe "camino" entre V_{DD} y masa, al estar uno de los dos transistores cortado.

5. L'inversor CMOS (3)



$I_{DS} = 0 \rightarrow \text{El consum estàtic és } = 0$

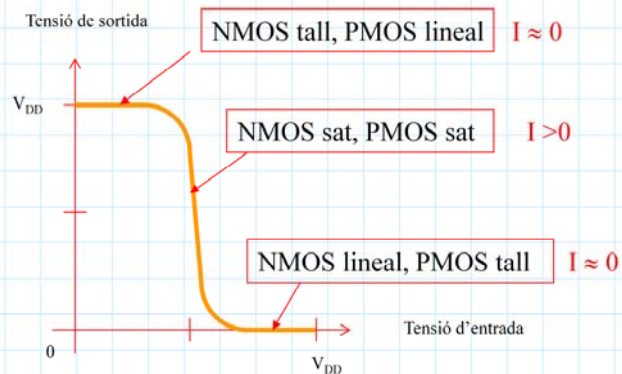
36

Para $V_i = "0"$ el que está cortado es el NMOS. De nuevo el consumo estático es 0.

Se observa que las tensiones de salida son muy extremas.

5. L'inversor CMOS (4)

Corba de transferència



37

El consumo estático es aproximadamente cero (sin tener en cuenta las corrientes de fuga)

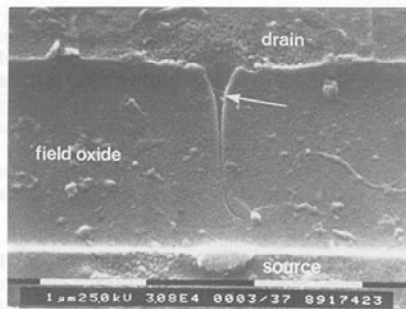
El consumo dinámico es distinto de cero, y sucede en las transiciones 0/1 y 1/0

Es importante recalcar que en los inversores BJT y NMOS hay consumo estático en el nivel bajo de salida.

El inversor CMOS consigue eliminar el consumo estático en los dos niveles lógicos, lo que es una importante característica de cara a integrar muchos transistores en mismo chip.

6. PROTECCIÓ DELS TRANSISTORS MOSFET (1)

- Els Mosfet són sensibles a:
 - Sobretensions
 - Sobrecorrents
 - Potencials electrostàtics elevats
 - Radiació
- Capa *thinox*: molt fina, $< 40\text{\AA}$ en VLSI ($1\text{\AA} = 0.1\text{ nm}$)



Ruptura de la capa thinox degut a potencials electrostàtics en la porta

38

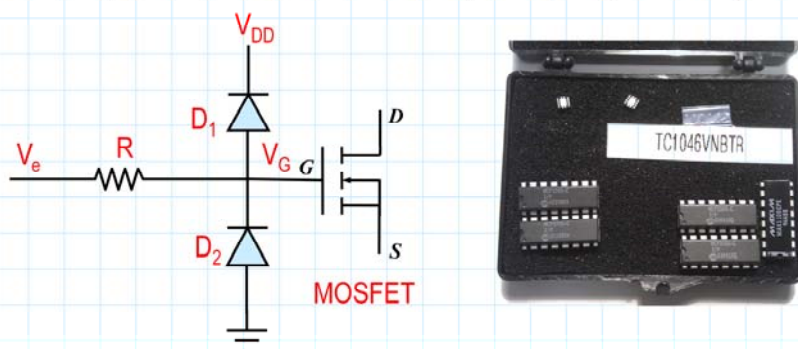
Sobretensiones, sobrecorrientes, potenciales electrostáticos elevados y radiación pueden provocar el desgaste y la ruptura de la capa de dieléctrico (SiO_2) de los transistores MOSFET => *gate oxide breakdown*

6 PROTECCIÓ DELS TRANSISTORS MOSFET (2)

- Precaucions en el maneig dels MOSFET:

- * Magatzemament en material conductor
- * Manipulació humana acurada
- * En funcionament, connectar les entrades no usades a massa o a V_{DD}

- Circuits de protecció amb díodes (clamping diodes)



39

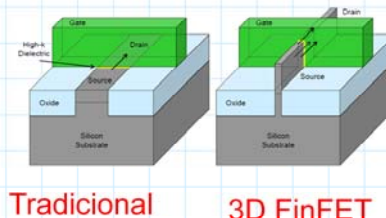
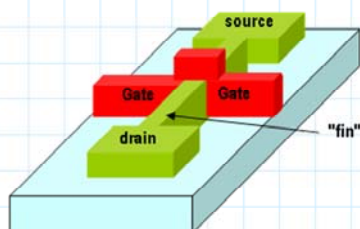
El manejo de los Mosfet, y por extensión de cualquier circuito integrado (CI), debe seguir unas precauciones mínimas para no dañarlo:

- Mantener y almacenar dentro de un material conductor (véase foto abajo a la derecha), este suele ser una espuma de color negro (véase foto). Este material provoca que todos los pines del CI estén cortocircuitados entre sí.

-Para manipular estos dispositivos es recomendable tomar medidas para eliminar la electricidad estática, que al tocar los terminales de un circuito, podría transmitirse al Mosfet dañando la capa thinox. Para reducir la electricidad estática, se puede tocar con los dedos una toma de tierra, como por ejemplo la parte metálica de un ordenador, o utilizar indumentaria especial.

-Las entradas de un CI que no se usan deben conectarse a 0V o V_{DD} ya que de lo contrario debido a su alta impedancia actuarían de antenas, captando señales electromagnéticas que se pueden transformar en potenciales elevados en el terminal de puerta de un Mosfet o provocar oscilaciones indeseadas en circuitos lógicos.

Últims avanços: FinFET, tri-gate



- Més velocitat
- Menys consum
- Nous materials aïllants i semiconductors
 - Aïllants: HfO_2 , ZrO_2 , Si_3N_4
 - Canals amb més mobilitat, diferents del Si: InGaAS,

40

La tecnología actual de los microprocesadores (tecnologías de 45nm, 32nm, 22nm, 14nm...) emplea transistores Mosfet un poco diferentes, los llamados FinFET (o también llamados FET 3D). Se observa en la figura que la puerta y el aislante rodean al canal en 3 dimensiones (3D), adoptando una forma de aleta (Fin, en inglés).

El objetivo es aumentar el control sobre la conductividad del canal, por parte del terminal de puerta. Esto aumenta la velocidad del transistor y disminuye el consumo estático.

Para limitar el consumo estático debido al efecto túnel en el aislante de puerta, se usan dieléctricos con mayor constante dieléctrica (high-K dielectrics) y de mayor espesor. Diferentes al clásico SiO_2 .

Otra innovación tecnológica para conseguir mayor velocidad es sustituir el semiconductor clásico del canal (Si) por combinaciones de semiconductores III-V, que confieren mayor movilidad a los portadores.

Se trata de mejoras tecnológicas sobre el diseño base estudiado del mosfet, que en lo fundamental, no cambia.

Aplicacions dels Mosfet-Resum

- Digital
 - Microprocessadors, memòries
 - Tecnologia CMOS
 - Baix consum, alta densitat d'integració
- Analògic
 - Interruptors molt ideals ($V_{DS} \approx 0$, $I_G \approx 0$)
 - Versatilitat: dispositius analògics integrats dissenyats amb Mosfet: R, L, C
- Mixed-signal ICs utilitzen els dos tipus de transistors: BJT i Mosfet

41

Los transistores Mosfet son los dispositivos más utilizados en microprocesadores y memorias, debido a su bajo consumo y alta densidad de integración.

Son la base de la tecnología CMOS, que es la tecnología más utilizada en los chips de los computadores.

También se utilizan en aplicaciones analógicas, aunque en este ámbito los transistores BJT tienen más tradición, al poseer mayor ganancia y linealidad. Algunos ejemplos de aplicación de los Mosfet se muestran en un fichero adjunto.

Por último señalar que hay chips que funcionan con señales analógicas y digitales (Mixed-signal Ics), como por ejemplo los chips de los móviles. En este caso los chips integran tanto transistores Mosfet como BJT. Normalmente los Mosfet se usan en la parte digital y los BJT en la parte analógica.

7 Resum

- El transistor Mosfet és el dispositiu més important de la tecnologia actual dels computadors. Fonamentalment per el seu baix consum, alta densitat d'integració i versatilitat.
- S'ha estudiat el funcionament intern del transistor Mosfet d'acumulació, la seva estructura, equacions, corbes característiques i zones de funcionament.
- Podem resoldre circuits de continu basats en un o més transistors Mosfet.
- Coneguem el règim de commutació, els seus estats i els seus requeriments.
- Hem introduït l'inversor CMOS, basat en transistors Mosfet
- S'han estudiat tècniques bàsiques de protecció d'aquests dispositius.