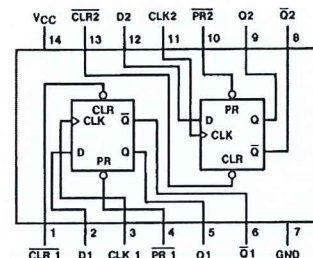


SOLUCIÓN

7 Cuestiones de TEORIA (6 puntos) . RESPUESTA ERRONEA: resta un cuarto de su valor. N.C.: 0

1. El chip TTL 74LS74 de la figura, contiene 2 biestables D disparados por flanco, con los siguientes parámetros temporales. Indique la respuesta **CORRECTA**.

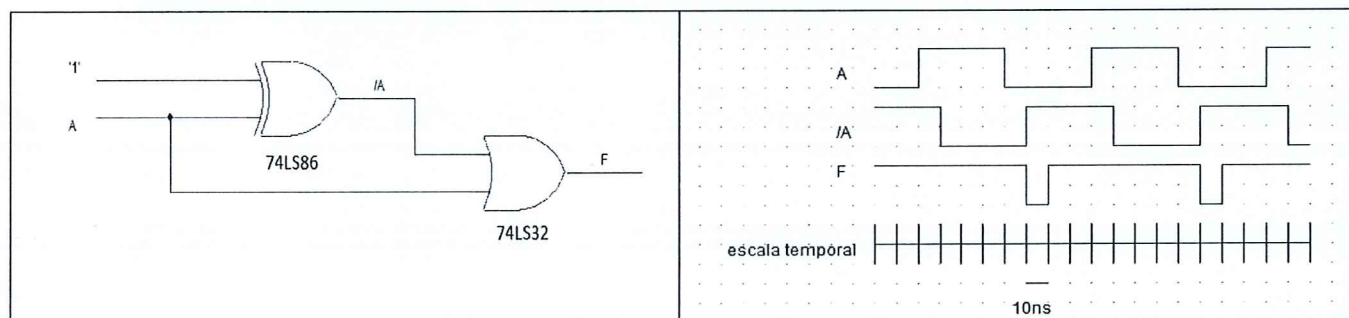
t_{su}	t_h	t_{pHLmax}	t_{pLHmax}	f_{max}
20ns	2ns	25ns	30ns	25MHz



- [A] La entrada D debe permanecer estable un tiempo mínimo de 2ns antes del flanco de subida.
 [B] La entrada D debe permanecer estable un tiempo mínimo de 20ns después del flanco de subida.
 [C] El período mínimo de la señal de reloj CLK es 40μs.
 [D] El retardo máximo cuando Q conmuta de '1' a '0', es de 25ns, tomado desde el flanco de subida de CLK.

la entrada D debe permanecer estable $t_{su} = 20ns$ antes del flanco y $2ns (t_h)$ después del flanco.
 El período mínimo es: $\frac{1}{f_{max}} = \frac{1}{25 \cdot 10^6} \neq 40\mu s$.
 La salida Q conmuta de '1' a '0' en un tiempo máximo igual a $t_{pHLmax} = 25ns$.

2. Para el circuito de la figura, formado por chips TTL, se ha dibujado el cronograma de las distintas salidas. Indique la respuesta **CORRECTA**:

**Datos:** $V_{CC} = 5V$ Chip 74LS86 (puertas XOR): $I_{CCL} = 15mA$, $I_{CCH} = 10mA$ Chip 74LS32 (puertas OR): $I_{CCL} = 10mA$, $I_{CCH} = 6mA$ Retardo de propagación medio de una puerta, $t_{pd} = 10ns$ ($1ns = 10^{-9}s$).

- [A] La potencia estática promedio consumida por la puerta XOR es 12.5mW
 [B] La potencia estática promedio consumida por la puerta OR es 32.5mW.
 [C] La potencia estática promedio consumida por el conjunto del circuito es 100mW.
 [D] La potencia estática promedio consumida por las puertas es despreciable, pues en tecnología TTL las corrientes estáticas son las corrientes de fuga de los transistores.

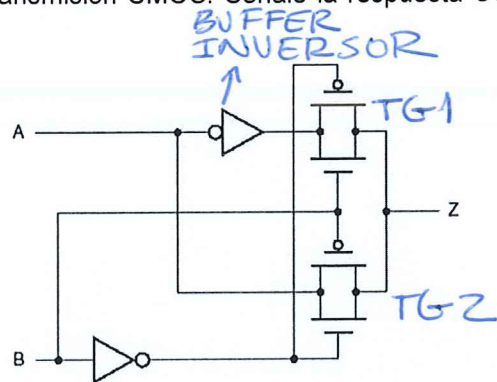
$$\bar{P}_{OR} = P_L + P_H = 5 \left(\frac{1}{8} \cdot 10 + \frac{7}{8} \cdot 6 \right) = 32.5mW$$

$$\bar{P}_{XOR} = 5 \cdot \left(\frac{4}{8} \cdot 15 + \frac{4}{8} \cdot 10 \right) = 62.5mW$$

$$\bar{P}_{CIRCUITO} = \bar{P}_{OR} + \bar{P}_{XOR} = 32.5mW + 62.5mW = 95mW$$

3. La figura siguiente muestra un circuito con puertas de transmisión CMOS. Señale la respuesta **CORRECTA** entre las siguientes:

- [A] El circuito es una puerta XNOR con entradas A y B y salida Z
 [B] El circuito es un latch de tipo D (A es la entrada D, B es el reloj y Z es la salida Q).
 [C] El circuito es un multiplexor analógico y digital (canales A y B) y salida Z.
 [D] El circuito es una puerta XOR con entradas A y B y salida Z.



AB	TG1	TG2	Z
00	OFF	ON	0
01	ON	OFF	1
10	OFF	ON	1
11	ON	OFF	0

→ tabla de verdad de una puerta XOR de dos entradas.

4. Dadas las especificaciones del componente 74HCT04 (compuesto por seis puertas NOT con salidas estándar), mostradas en la tabla adjunta, indique cuál de las siguientes afirmaciones es **VERDADERA**.

V_{IHmin}	V_{ILmax}	V_{OHmin}	V_{OLmax}
2 V	0.8 V	3.84 V	0.33 V
I_{IHmax}	I_{ILmax}	I_{OHmax}	I_{OLmax}
1 μ A	-1 μ A	-4 mA	5.2 mA
V_{DD}	$I_{CC}^{(1)}$	$C_{PD}^{(2)}$	$t_{pd}^{(3)}$
6 V	20 μ A	22 pF	24 ns

[A] El margen de ruido es de 1.84V.

[B] El fan-out es de 5200.

[C] La potencia estática consumida por el chip completo es de 120 μ W.

[D] Asumiendo que la entrada de una puerta conmuta a 1MHz, la potencia dinámica consumida por el chip es de 4.752 mW.

(1) $I_{CCL} = I_{CCH} = 20 \mu$ A. Para una puerta.

(2) Capacidad de carga por puerta individual.

(3) $t_{pdLH} = t_{pdHL} = 24$ ns.

$$NML = V_{OHmin} - V_{IHmin} = 1.84V \quad NMH = V_{ILmax} - V_{OLmax} = 0.47V \quad \Rightarrow \quad NM = \min(1.84V, 0.47V) = 0.47V$$

$$fan-out_L = \frac{|I_{OLmax}|}{|I_{ILmax}|} = \frac{5.2 \times 10^{-3}}{1 \times 10^{-6}} = 5.200 \quad \text{fan-out es el mínimo de los dos.}$$

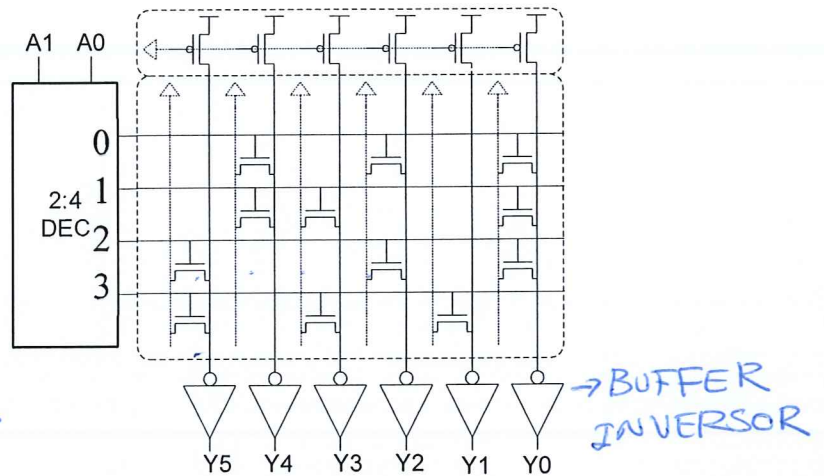
$$fan-out_H = \frac{|I_{OHmax}|}{|I_{IHmax}|} = \frac{4 \times 10^{-3}}{1 \times 10^{-6}} = 4.000$$

$$P_{DINÁMICA} = V_{DD}^2 \times f_{rec} \times C_{PD} \times N^{\circ} \text{puertas} = 6^2 \times 1 \times 10^6 \times 22 \times 10^{-12} \times 6 = 4.752 \text{ mW.}$$

$$P_{ESTÁTICA} = V_{DD} \left(\frac{I_{CCH} + I_{CCL}}{2} \right) \times N^{\circ} \text{puertas} = 720 \mu\text{W.}$$

5. De las siguientes afirmaciones acerca del contenido de la ROM de la figura, señale la **CORRECTA**:

- [A] La posición $(A_1A_0)=(00)$ contiene el dato $(Y_5...Y_0)=(101010)$
- [B] Es una memoria ROM de seis palabras de 4 bits.
- [C] La posición $(A_1A_0)=(11)$ contiene el dato $(Y_5...Y_0)=(010101)$
- ☒ [D] La posición $(A_1A_0)=(10)$ contiene el dato $(Y_5...Y_0)=(100101)$

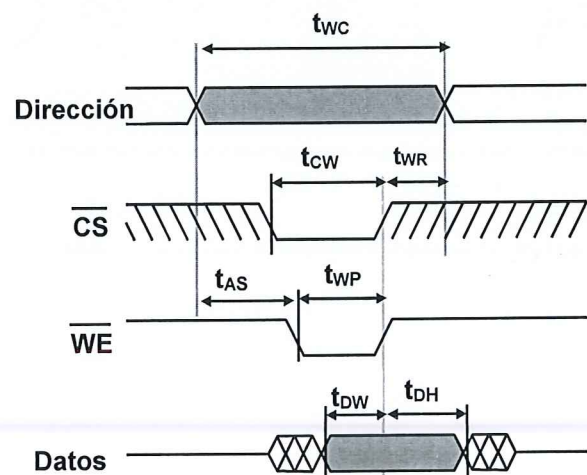


Es una memoria ROM de 4 palabras de 6 bits.

La posición 0 contiene el dato 010101
 La posición 2 contiene el dato 100101
 La posición 3 contiene el dato 101010

6. A la vista del siguiente cronograma de tiempos, indique cuál es la afirmación **CORRECTA**:

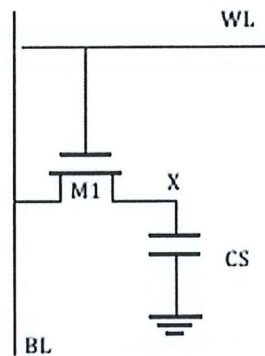
- [A] Es el cronograma de lectura de una SRAM.
- [B] La señal \overline{CS} habilita el acceso al módulo a nivel alto.
- ☒ [C] t_{WP} es tiempo del ancho del pulso de escritura (mínimo).
- [D] t_{DW} y t_{DH} son los tiempos máximos de establecimiento y mantenimiento de los datos respecto al inicio de la escritura.



Es un cronograma de escritura pues aparece la señal \overline{WE} (Write Enable).
 La señal \overline{CS} (chip select) habilita el acceso al módulo a nivel bajo, como indica el símbolo '1' formando parte del nombre.
 t_{DW} y t_{DH} son tiempos mínimos.
 $t_{WP} \rightarrow$ WRITE PULSE es el tiempo mínimo del ancho del pulso de ESCRITURA.

7. Acerca de la celda de memoria dinámica de la figura, indique cuál es la afirmación **CORRECTA**:

- [A] La información almacenada (1 ó 0) depende del valor que el transistor NMOS tenga en el terminal de puerta.
- [B] El condensador mantendrá indefinidamente su carga mientras que la línea de selección WL no se ponga a uno.
- ☒ [C] La línea de bit (BL) permite leer o escribir la información en la celda cuando WL = '1'.
- [D] En el proceso de escritura WL se pone a cero y la información se almacena en el condensador.



La información almacenada depende de la carga del condensador. Si está cargado almacena un '1', y si está descargado un '0'.

El condensador se descarga con el paso del tiempo debido a la corriente de fuga del transistor NMOS.

Para que pueda cargarse el condensador el transistor NMOS debe ponerse en ON con

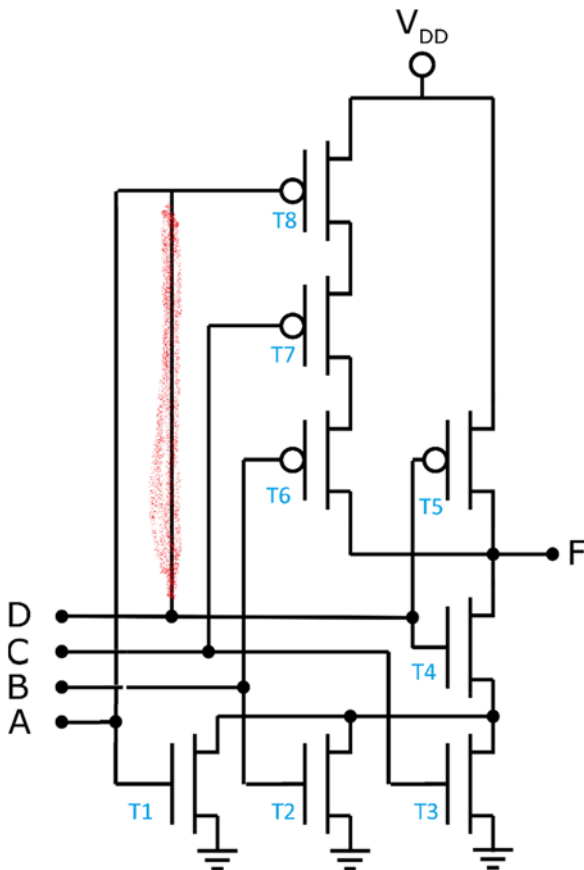
$$WL = 1.$$

Apellidos:

Nombre:

PROBLEMA (4 PUNTOS)

- A. (1 pto.) Obtenga la función F implementada por el circuito CMOS de la figura adjunta. Justifique su respuesta.

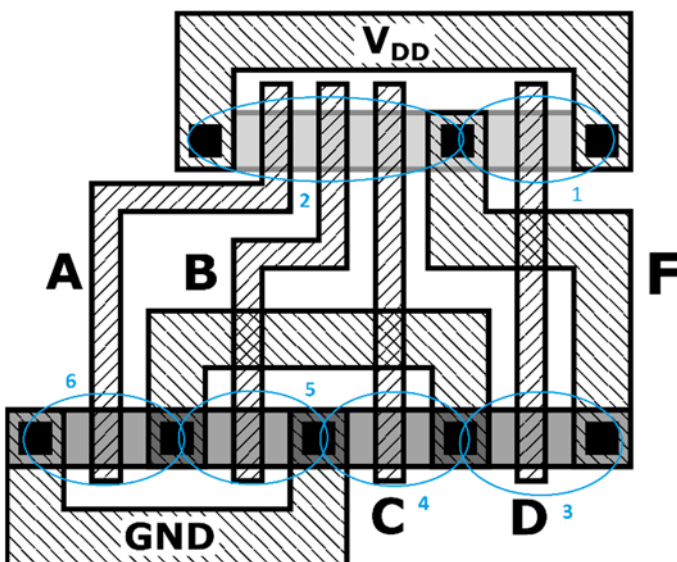
**Solución:**

Partiendo del bloque **NMOS** se observa que los transistores T1, T2, T3 están en paralelo y gobernados por las variables A, B, C, es decir, forman una subexpresión $A+B+C$. El bloque formado por T1, T2 y T3 está conectado en paralelo con T4 que está gobernado por la variable D, por lo que ambos bloques forman un producto. $(A+B+C) \cdot D$. Como se trata del bloque NMOS la salida F está negada.

$$F = \overline{(A + B + C) \cdot D}$$

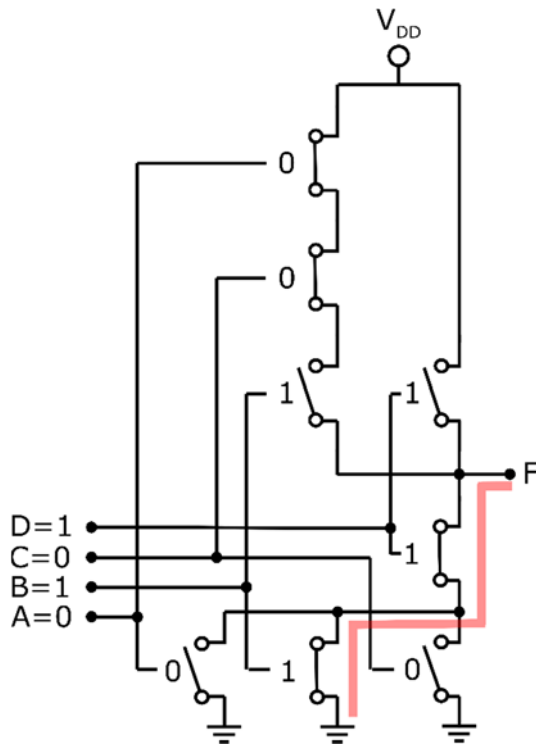
El bloque PMOS es complementario, es decir, lo que en NMOS es un circuito serie en el bloque PMOS debe ser un circuito paralelo. Lo mismo ocurre con los circuitos en paralelo que se transforman en circuitos serie.

- B. (0.5 pto.) Sobre el siguiente *Layout* enmarque cada transistor mediante circunferencias, asígnele un número y etiquete con ese mismo número cada transistor del circuito de apartado A.

**Solución:**

El bloque 1 es el transistor PMOS T5
 El bloque 2 equivale a los transistores PMOS T8, T7 y T6 en serie.
 El bloque 3 es el transistor NMOS T4
 El bloque 4 es el transistor NMOS T3
 El bloque 5 es el transistor NMOS T2
 El bloque 6 es el transistor T1

- C. (1 pto) Dibuje el circuito CMOS del apartado A sustituyendo cada transistor por su modelo de interruptor correspondiente a la combinación de entradas A="0", B="1", C="0" y D="1". Justifique el estado de cada interruptor y el valor de F obtenido.



Solución:

Para esos valores de entrada la salida F es 0.
Aparece un camino de baja impedancia entre la salida F y masa a través de los canales formados en los transistores T2, T4

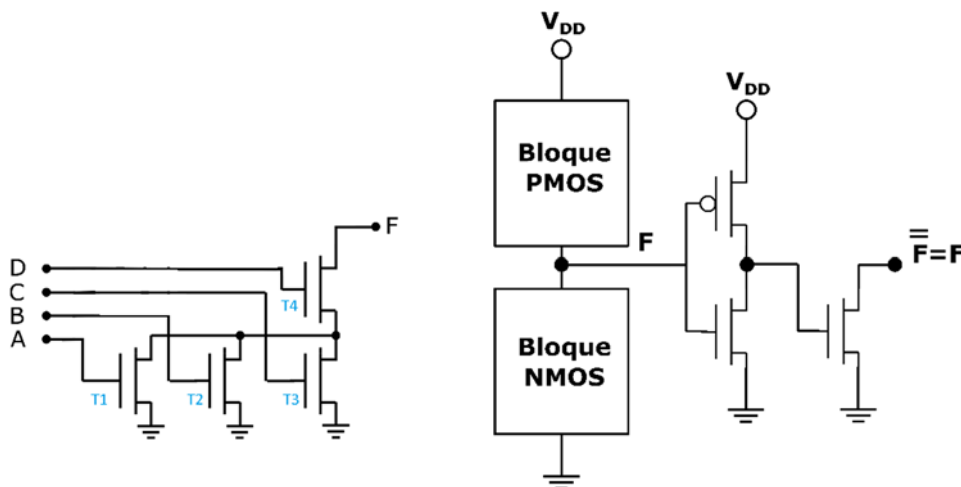
$$F = \overline{(A + B + C) \cdot D}$$

$$F = \overline{(0 + 1 + 0) \cdot 1} = \overline{(1) \cdot 1} = \overline{1} = 0$$

- D. (1 pto.) Modifique el circuito del apartado A para que el circuito CMOS tenga salida drenador abierto. Justifique su respuesta.

Hay dos soluciones generales al problema:

- 1 Eliminar todo el bloque PMOS y dejar el drenador de T4 como salida.
- 2 Añadir a la salida un buffer en drenador abierto, es decir, dos inversores CMOS en serie y en el último eliminar el bloque PMOS.



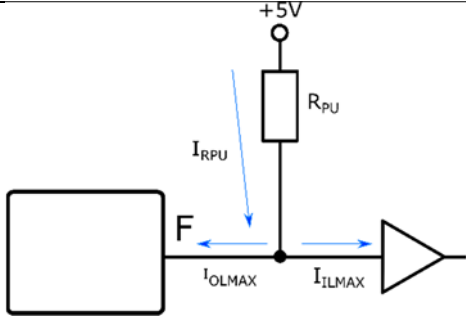
E. (0.5 ptos.) Se quiere aumentar la capacidad de corriente de la salida F (apartado D) por lo que se conecta la salida en drenador abierto a un *buffer* y se intercala una resistencia de pull-up, tal como muestra la figura adjunta. Las características son:

- *Buffer*: $I_{IHmax} = 1\mu A$, $I_{ILmax} = -1\mu A$, $V_{IHmin} = 3.25V$, $V_{ILmax} = 1.75V$
- Salida F: , I_{OHMAX} (fugas) $= +0.5\mu A$, $V_{OLMAX} = 0.4V$ para una potencia máxima disipada por la salida a nivel bajo de 7.2mW.

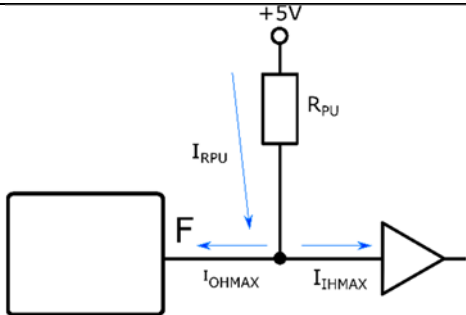
Calcule el rango de valores de la resistencia pull-up. Justifique su respuesta.

Solución: El cálculo del rango de valores de una R_{PU} se realiza considerando el valor cuando la salida está a nivel bajo y cuando la salida está en Hi-Z momento en el cual es la resistencia de R_{PU} la encargada de poner el valor del "1" en la conexión, de este modo:

Salida a nivel bajo:

	$I_{OL} \leq I_{OLMAX}$ $\frac{5 - V_{OLMAX}}{R_{PU}} - I_{ILMAX} \leq I_{OLMAX}$ $\frac{5 - 0.4}{R_{PU}} - (-0.001mA) \leq I_{OLMAX}$ $I_{OLMAX} = \frac{7.2mW}{0.4V} = 18mA$ $\frac{5 - 0.4}{R_{PU}} - (-0.001mA) \leq 18mA$ $\frac{4.6V}{17.999mA} \leq R_{PU}$ $0.256k\Omega \leq R_{PU}$
--	---

Salida a nivel alto:

	$V_{OH} \geq V_{IHMIN}$ $5 - I_{RPU} \cdot R_{PU} \geq V_{IHMIN}$ $5 - I_{RPU} \cdot R_{PU} \geq 3.25V$ $I_{RPU} - I_{OHMAX} - I_{IHMAX} = 0$ $I_{RPU} - 0.0005 - 0.001 = 0$ $5 - 0.0015mA \cdot R_{PU} \geq 3.25V$ $R_{PU} \geq \frac{1.75V}{0.0015mA} = 1167k\Omega$
---	--



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA

A



DNI

0	0	0	0	0	0	0	0
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
1	1	1	1	1	1	1	1
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
2	2	2	2	2	2	2	2
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
3	3	3	3	3	3	3	3
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
4	4	4	4	4	4	4	4
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
5	5	5	5	5	5	5	5
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
6	6	6	6	6	6	6	6
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
7	7	7	7	7	7	7	7
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
8	8	8	8	8	8	8	8
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
9	9	9	9	9	9	9	9
<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>

ETSINF - Tecnología de computadores GII

2º Parcial - 11/06/2018

Apellidos

Nombre

Marque así

Así NO marque



NO BORRAR, corregir con Typex

	a	b	c	d
1	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
2	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
3	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
4	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
5	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
6	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
7	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
8	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
9	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>
	a	b	c	d
10	<input type="text"/>	<input type="text"/>	<input type="text"/>	<input type="text"/>