

Cognoms:

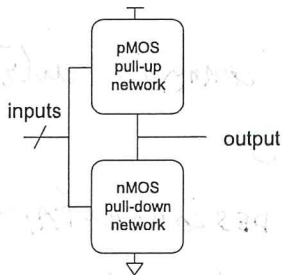
SOLUCIONS

Nom:

1. PROBLEMA

Es pretén dissenyar la funció $F = \overline{(A.B) + (C.D)}$ en lògica CMOS complementària.

A) Dibuixa un esquema amb transistors. Justifique el disseny. [4P]



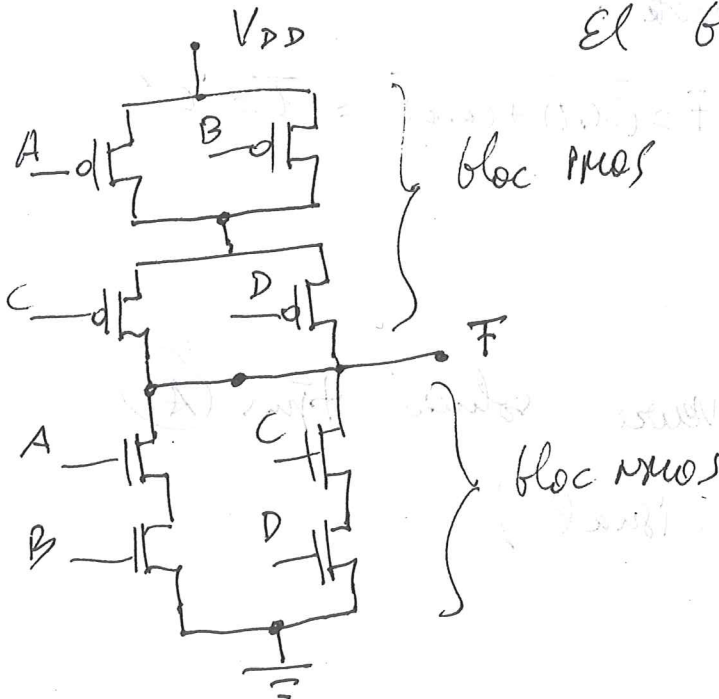
$$G = \overline{F} = \overline{(A.B) + (C.D)}$$

$$G = \underbrace{(A.B)}_{\text{sèrie}} + \underbrace{(C.D)}_{\text{sèrie}} \rightarrow \text{Bloc PMOS}$$

↑
paral·lel

El bloc PMOS és dual:

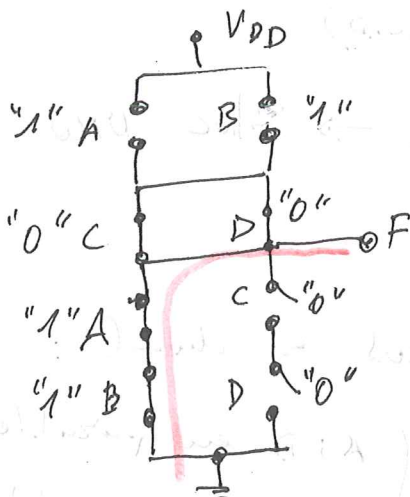
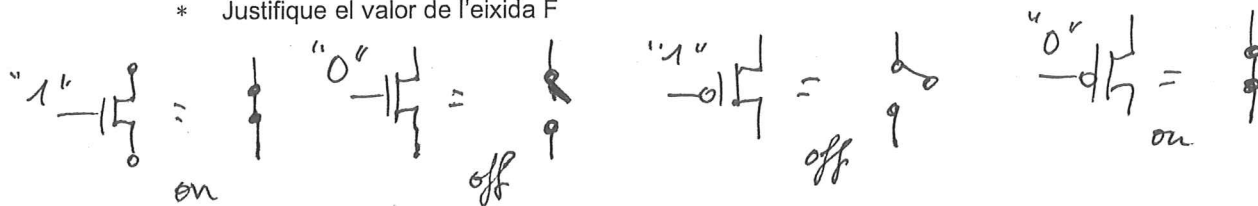
$$\left\{ \begin{array}{l} A; B \text{ en paral·lel} \\ B; C \text{ en paral·lel} \\ \text{Els 2 sub-blocs en sèrie} \end{array} \right.$$



NOTA: He fixat els comentaris del tipus A, en la solució del tipus A. Per no repetir-los una altra vegada.

B) Donada la combinació d'entrades: $A = B = "1"$, $C = D = "0"$, substituïu els transistors per interruptors oberts o tancats. [3P]

- * Dibuixi l'esquema amb interruptors
- * Justifique el valor de l'eixida F

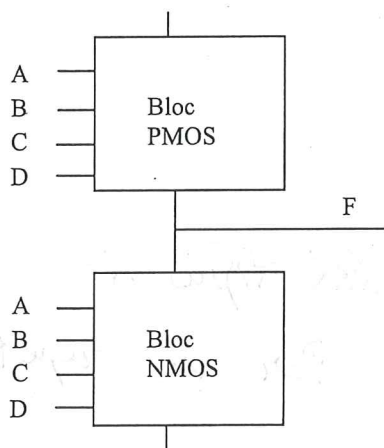


Hi ha un camí de connexió entre V_{DD} i GND $\rightarrow F = "0"$
 El bloc PMOS està desconectat
 Verifiquem que el valor lògic és correcte:

$$F = \overline{(1 \cdot 1) + (0 \cdot 0)} = \overline{1} = "0"$$

C) Modifique el disseny de l'apartat A) per dotar al circuit d'eixida triestat, afegint els transistors i els senyals de control necessàries. [3P]

- * Dibuixi el nou esquema a partir del diagrama de blocs adjunt
- * Escriu la taula de veritat resumida



veure solució tipus (A)
 (igual)