

6 Qüestions (6 punts). Correcta: +1 punt, Incorrecta: -0.25 punts, Blanc: 0 punts.

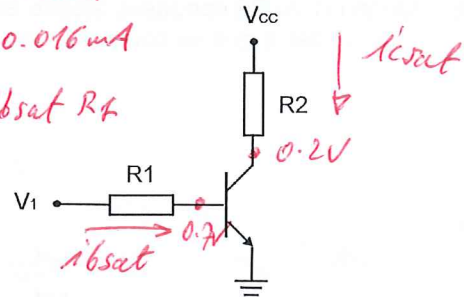
Nom i Cognom:

solució

1. El circuit de la figura és un inversor lògic. ¿Quin és el valor mínim de la tensió d'entrada per saturar al transistor? ($V_{1\text{MIN}}(\text{SAT})$)

- [A] $V_{1\text{MIN}}(\text{SAT}) = 1.3\text{V}$
 [B] $V_{1\text{MIN}}(\text{SAT}) = 1.5\text{V}$
 [C] $V_{1\text{MIN}}(\text{SAT}) = 1.7\text{V}$
 [D] $V_{1\text{MIN}}(\text{SAT}) = 1.9\text{V}$

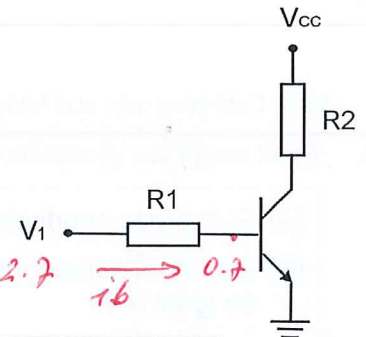
Dades:

 $\beta = 100$ $R_1 = 50\text{k}$ $R_2 = 3\text{k}$ $V_{CC} = 5\text{V}$ $V_{BE(\text{ON})} = 0.7\text{V}$, $V_{CE(\text{SAT})} = 0.2\text{V}$ 

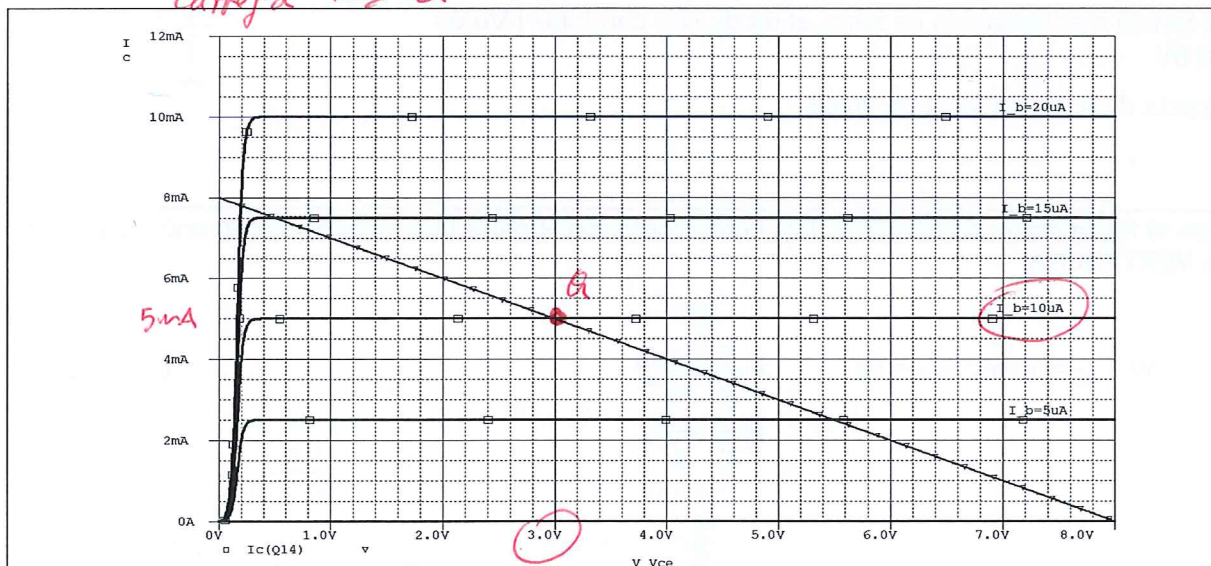
2. Per al circuit de la figura, seleccione la resposta VERTADERA sobre la zona de funcionament i el punt Q del transistor:

- [A] Activa, amb $I_B = 10\mu\text{A}$, $V_{CE} = 3\text{V}$, $I_C = 5\text{mA}$
 [B] Activa, amb $I_B = 15\mu\text{A}$, $V_{CE} = 0.5\text{V}$, $I_C = 7.5\text{mA}$
 [C] Saturat, con $I_B = 20\mu\text{A}$, $V_{CE} = V_{CE(\text{SAT})}$, $I_C = 7.8\text{mA}$
 [D] Transistor tallat, amb $I_B = I_C = 0$, $V_{CE} = V_{CC}$

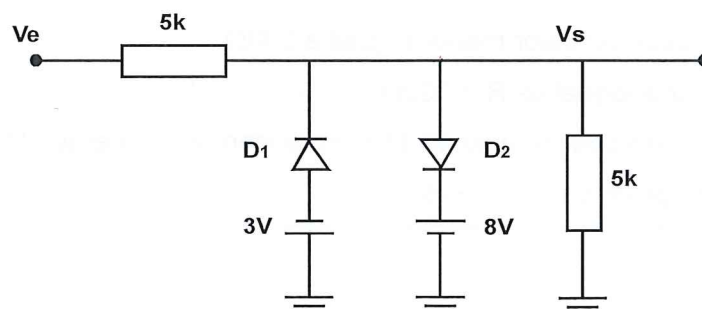
Dades:

 $V_{BE(\text{ON})} = 0.7\text{V}$ $V_{CE(\text{SAT})} = 0.2\text{V}$ $V_1 = 2.7\text{V}$ $R_1 = 200\text{k}\Omega$ $\beta = 500$ 

$i_b = \frac{2.7 - 0.7}{200} = \frac{2}{200} = 0.01\text{mA} = 10\mu\text{A}$
 intersecta la corba de $10\mu\text{A}$ amb la recta de càrrega $\rightarrow Q$



3. Donat el circuit retallador de la figura i tenint en compte una V_f de 0.7V per als díodes, calcule el valor de la tensió d'eixida V_s quan la tensió d'entrada $V_e = 5\text{V}$:

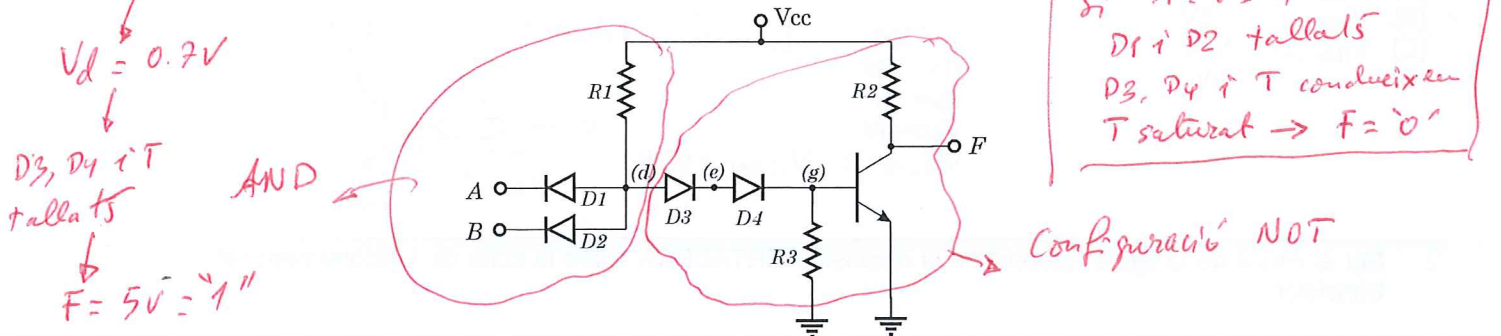
[A] 5V [B] 2.5V [C] -3.7V [D] 8.7V  $D_2 \text{ on} \rightarrow V_s = 8.7\text{V}$ $D_1 \text{ on} \rightarrow V_s = -3.7\text{V}$

Amb $V_e = 5\text{V}$ no condueix cap dels 2 díodes \rightarrow divisor $\rightarrow V_s = 2.5\text{V}$
 resistiu

4. El circuit de la figura representa una porta lògica de la família DTL (Diode Transistor Logic). Observe que incorpora dos subcircuitos digitals fets amb díodes, transistors i resistències: el 1), amb entrades A i B, i eixida (d); i el 2) amb entrada (d), i eixida F. Asseñale l'afirmació **FALSA**:

Dades: $V_f = 0.7V$ (per a tots els díodes); $V_{BEON} = 0.7V$ (per al transistor); $V_{CC} = 5V$

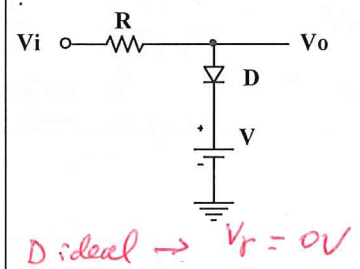
- [A] $F = \overline{A \cdot B}$
 [B] Per al subcircuit 1 quan les entrades són $A=0$ (0V) $B=1$ (5V), aleshores la $V_{AKD2} = -4.3V$
 [C] Quan D3 condueix, aleshores també ho fa el díode D4 i la tensió en (d) és 2.1V
 [D] Quan D1 i/o D2 condueix, aleshores la tensió d'eixida en F ha de ser la tensió de saturació ($V_F = V_{CESAT} = 0.2V$) per a què es comporte com una porta lògica.



Nota: Considere que, si el transistor condueix, en la base del mismo (g) hay 0.7V (independientemente del valor de R3).

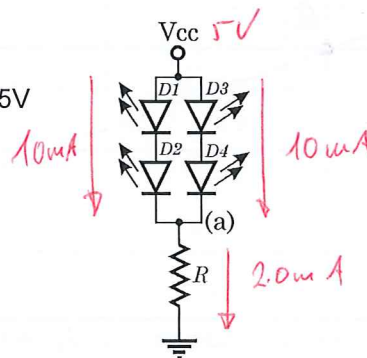
5. En el circuit ~~amb~~ díodes de la figura i suposant l'aproximació del **díode ideal**, assenyalen l'afirmació **FALSA**:

- [A] Si el díode condueix, $V_i > V$ i $V_o = V$.
 [B] Si la tensió d'entrada (V_i) és negativa, el díode NO condueix i V_o és igual a V_i .
 [C] Si la tensió d'entrada (V_i) és zero, el díode NO condueix i V_o és igual 0V. $\rightarrow V_o = V_i$
 [D] Es tracta d'un retallador a un nivell.



6. El circuit de la figura inclou 4 LED (D1 a D4) i una resistència R per a una correcta polarització. Assenyalen l'afirmació **VERTADERA**:

Dades: $V_{LED} = 1.5V$; $I_{LED} = 10mA$; $V_{CC} = 5V$



- [A] R pot tindre un valor menor o igual a 200Ω .
 [B] Un valor adequat és $R = 100\Omega$. \rightarrow un poc menor no passaria res, brillaria més
 [C] En aquesta configuració els LED no poden brillar, perquè V_{CC} ha de ser major de 6V.
 [D] El voltatge en el punt (a) es 3V.

CONTROL TEMA1 DE TCO

TIPUS B

Nom i Cognom:

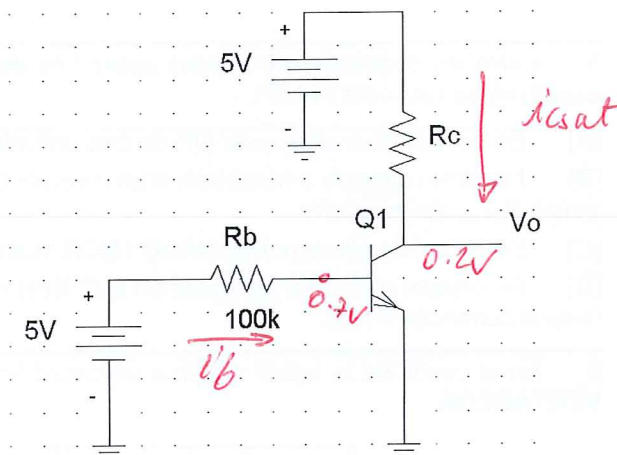
Solució

6 Qüestions (6 punts). Correcta: +1 punt, Incorrecta: -0.25 punts, Blanc: 0 punts.

1. Donat el circuit de la figura, dissenye la resistència R_c per a què el transistor funcione en zona de saturació.

($V_{BE(ON)}=0.7V$, $V_{CE(SAT)}=0.2V$ i $\beta=100$).

- [A] $R_c \leq 1,12k$
- [B] $R_c \geq 1,12k$
- [C] $R_c \geq 0,5k$
- [D] $R_c \leq 0,5k$



$$V_{CE} = 0.2V$$

$$I_{C(sat)} = \frac{5 - 0.2}{R_c} = \frac{4.8}{R_c}$$

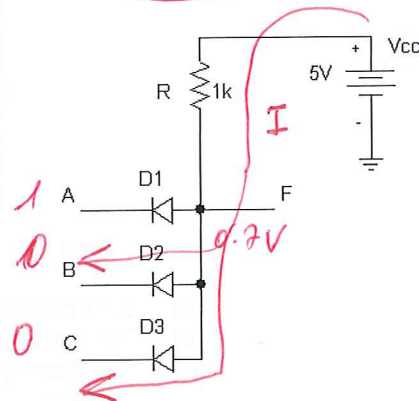
$$I_B = \frac{5 - 0.7}{100} = \frac{4.3}{100} = 0.043 \text{ mA}$$

$$\beta I_B \geq I_{C(sat)} \rightarrow 4.3 \geq \frac{4.8}{R_c}$$

$$R_c \geq \frac{4.8}{4.3} = 1.12 \text{ k}\Omega$$

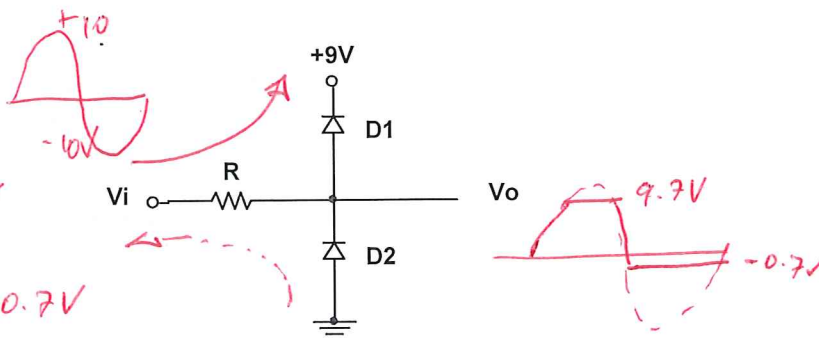
2. Donat el circuit lògic amb díodes i resistència de la figura, indique la resposta FALSA (supose $V_f = 0.7V$ per als díodes):

- [A] Es tracta d'una porta AND de 3 entrades.
- [B] Si $A = B = "1"$ (5V) i $C = "0"$ (0V), condueix el díode D3 i $F = "0"$ (0.7V aproximadament)
- [C] Si $A = B = C = "1"$ (5V), els 3 díodes estan tallats i $F = "1"$ (5V aproximadament)
- [D] En cas de que una o més entrades siguin "0" (0V), el consum del circuit (el corrent que proporciona V_{cc}) és de 5 mA



3. Donat el següent circuit retallador a dos nivells, indique el rang de valors que es poden obtenir en la sortida del mateix si l'entrada varia entre -10V i +10V ($V_f=0.7V$ per ambdós díodes).

- [A] $0.7V \leq V_o \leq 9.7V$
- [B] $-0.7V \leq V_o \leq 9.7V$
- [C] $-0.7V \leq V_o \leq 8.3V$
- [D] $0V \leq V_o \leq 5V$



$$D_1 \text{ on} \rightarrow V_i > 9.7V, V_o = 9.7V$$

$$D_2 \text{ on} \rightarrow V_i < -0.7V, V_o = -0.7V$$

$$-0.7 \leq V_i \leq 9.7V \rightarrow V_o = V_i$$

4. El circuit de la figura és un inversor dissenyat amb BJT. Si V_{OL} és 0.2V, indique la mínima tensió d'entrada V_i que produirà el valor V_{OL} en l'eixida.

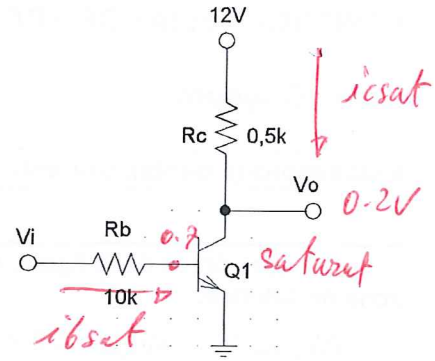
$V_{BE(ON)} = 0.7V$, $V_{CE(SAT)} = 0.2V$, $\beta = 100$

- [A] 0,96V
- [B] 1,66V
- [C] 2,36V
- [D] 3,06V

$$I_{csat} = \frac{12 - 0.2}{0.5} = 23.6mA$$

$$I_b = \frac{V_i - 0.7}{10k}$$

$$\beta I_b \geq I_{csat} \rightarrow 10(V_i - 0.7) \geq 23.6$$

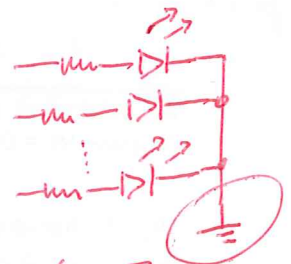
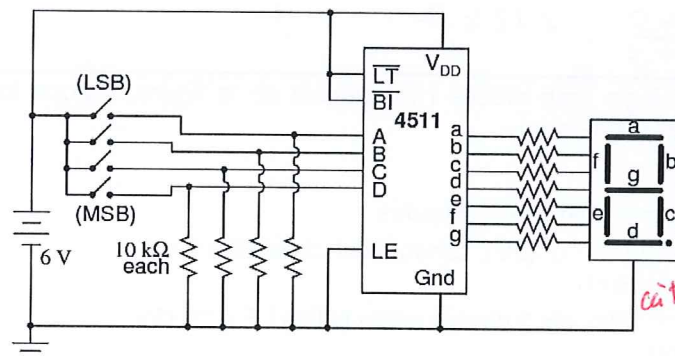


5. Entre les següents afirmacions sobre l'ús dels díodes i els BJTs en aplicacions digitals, assenyal la resposta **FALSA**:

- [A] Es pot construir una porta OR de tres entrades amb tres díodes, una resistència i cables.
- [B] La tensió d'eixida a nivell baix d'un inversor basat en BJT NPN és aproximadament la tensió V_{CEsat} del transistor.
- [C] Es poden construir portes NAND i NOR usant únicament díodes, resistències i cables.
- [D] El consum d'un inversor basat en BJT NPN és nul quan l'eixida està a nivell alt i en buit (sense connectar-li res).

*Només AND, OR
Necessites
un T*

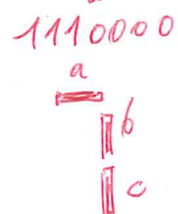
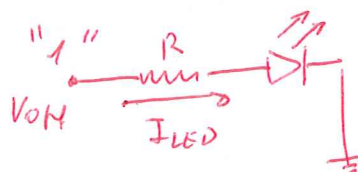
6. En el circuit de la figura s'utilitza un decodificador BCD-7segments. Assenyal l'afirmació **VERTADERA**:



Dades: $V_{LED} = 1.5V$; $I_{LED} = 10mA$; $V_{OL} = 0.2V$; $V_{OH} = 4.5V$

- [A] El circuit incorpora un visualitzador de set segments connectat en ànode comú.
- [B] Per representar el número 7 (0111), les eixides del xip 4511 son: abcdefg = 1111000.
- [C] Per dissenyar el valor de las resistències hem de considerar un corrent màxim de 70mA (tots els segments encesos).
- [D] Un valor adequat per a les resistències connectades a cadascun dels segments del visualitzador seria 0.3kΩ o un poc menor.

$$R = \frac{4.5 - 1.5}{10mA} = \frac{3V}{10mA} = 0.3k\Omega$$



*Un poc menor
però seife
il·luminaria un poc més,
cremar-lo*