

Examen parcial d'FCO – Temes de l'1 al 4

23 de novembre del 2015

COGNOMS: _____

NOM: _____

DNI: _____

SIGNATURA: _____

Normativa:

- La durada de l'examen és de 2 hores.
- Escriviu el nom i els cognoms en lletres MAJÚSCULES i signeu en TOTS els fulls.
- Heu de respondre dins l'espai assignat.
- No es permeten calculadores ni apunts.
- Heu de romandre en silenci durant la realització de l'examen.
- No es pot abandonar l'examen fins que el professor ho indique.
- Heu de tenir una identificació damunt la taula, a la vista del professor (DNI, carnet UPV, targeta de resident, etc.).

1. **(0,75 punts)** Quin és l'ample de banda entre el processador i la memòria, si el temps de cicle del processador és de 8 ns, i pot executar dues instruccions de 32 bits emmagatzemades en memòria en cada cicle de rellotge? Indiqueu la resposta en les unitats següents: Kbps/Mbps/Gbps.

Resposta:

Ample de banda = Bits / temps de cicle

$$\text{Ample de banda} = 64 / 8 * 10^{-9} \text{ s} = 8 * 10^9 \text{ bps} = 8 \text{ Gbps}$$

2. **(0,75 punts)** $A = 01101001,00100101_{\text{BCD}}$ és un nombre natural representat en codi BCD. Representeu A en **octal** (mostreu els càlculs i passos per a fer la conversió):

Resposta:

El primer pas és convertir A a decimal fent grups de bits de quatre en quatre:

$$01101001,00100101_{\text{BCD}} = 69,25_{10}$$

El pas següent és convertir de decimal a binari:

$$69,25_{10} = 1000101,01_2$$

Finalment, agrupem els bits de tres en tres, des de la coma cap a l'esquerra i des de la coma cap a la dreta, i substituïm cada grup de tres bits per de l'equivalent octal

$$1000101,01_2 = 105,2_8$$

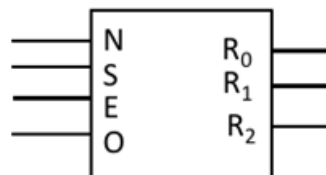
La resposta és:

$$01101001,00100101_{\text{BCD}} = 105,2_8$$

3. (2,5 punts) El sistema de control de navegació d'un *Dron* indica mitjançant quatre senyals: nord (N), sud (S), est (E) i oest (O), el rumb del *Dron*. El sistema funciona de tal forma que si el rumb és nord activa (nivell alt) el senyal N, si el rumb és nord-est activa (nivell alt) els senyals N i E, i d'aquesta manera per a la resta de senyals.

Es vol dissenyar un circuit digital que segon l'activació dels quatre senyal de rumb generats per part del sistema de navegació, codifiqui en un codi binari de tres bits els rumb del *Dron* possibles, és a dir, nord, nord-est, sud... seguint l'assignació que es mostra en la taula següent:

R ₂	R ₁	R ₀	Rumb
0	0	0	Nord
0	0	1	Sud
0	1	0	Est
0	1	1	Oest
1	0	0	Nord-est
1	0	1	Nord-oest
1	1	0	Sud-est
1	1	1	Sud-oest



La imatge anterior mostra el símbol lògic del circuit a dissenyar. Es demana construir la taula de veritat d'aquest circuit que codifica les quatre entrades al codi de tres bits.

Resposta:

N	S	E	O	R ₂	R ₁	R ₀
0	0	0	0	X	X	X
0	0	0	1	0	1	1
0	0	1	0	0	1	0
0	0	1	1	X	X	X
0	1	0	0	0	0	1
0	1	0	1	1	1	1
0	1	1	0	1	1	0
0	1	1	1	X	X	X
1	0	0	0	0	0	0
1	0	0	1	1	0	1
1	0	1	0	1	0	0
1	0	1	1	X	X	X
1	1	0	0	X	X	X
1	1	0	1	X	X	X
1	1	1	0	X	X	X
1	1	1	1	X	X	X

Com és evident, el *Dron* no pot estar mirant cap al nord i al sud simultàniament, i per tant, les combinacions d'entrada amb 1100, 1101, 1110 i 1111 són impossibles, és a dir, són entrades indiferents i les eixides per a aquestes valoracions prenen valor X. El mateix succeeix amb altres orientacions impossibles, com 0011 (est i oest al mateix temps) o 0000 (no hi ha cap orientació, la qual cosa és impossible).

Examen parcial d'FCO – Temes de l'1 al 4

23 de novembre del 2015

COGNOMS: _____

NOM: _____

DNI: _____

SIGNATURA: _____

4. (1,5 punts) Responen les qüestions següents per a la funció lògica S_0 mostrada en la taula de veritat següent:

	D	C	B	A	S_0
0	0	0	0	0	1
1	0	0	0	1	0
2	0	0	1	0	1
3	0	0	1	1	1
4	0	1	0	0	X
5	0	1	0	1	X
6	0	1	1	0	X
7	0	1	1	1	X
8	1	0	0	0	0
9	1	0	0	1	0
10	1	0	1	0	1
11	1	0	1	1	0
12	1	1	0	0	0
13	1	1	0	1	0
14	1	1	1	0	0
15	1	1	1	1	0

- a) (0,5 punts) Obteniu la forma **canònica disjuntiva** (suma de minitermes) de la funció S_0 , en notació sumatori:

Resposta:

$$S_0 = \sum_{D,C,B,A} (0, 2, 3, 10) + \sum_{\phi} (4, 5, 6, 7)$$

- b) (1 punt) Obteniu l'expressió algebraica mínima de la funció S_0 mitjançant la simplificació per UNS utilitzant mapes de Karnaugh:

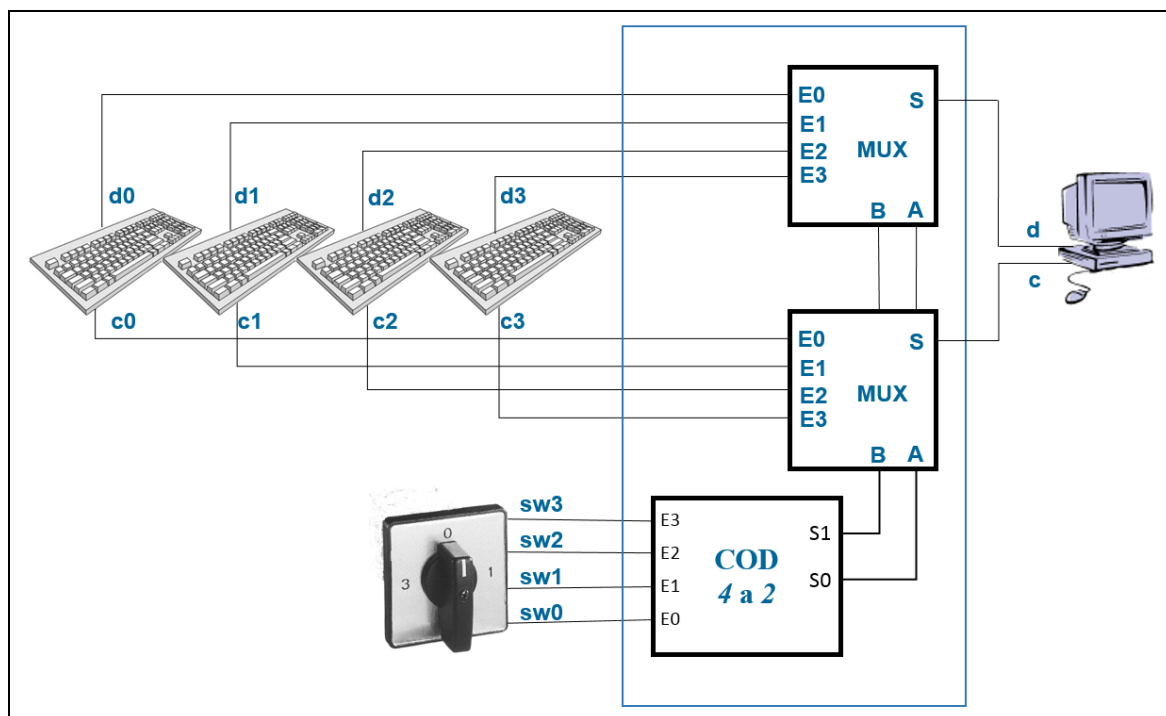
Resposta:

Simplificació per uns de la funció lògica S_0

DC BA \	00	01	11	10
00	1 ⁰	X ⁴	0 ¹²	0 ⁸
01	0 ¹	X ⁵	0 ¹³	0 ⁹
11	1 ³	X ⁷	0 ¹⁵	0 ¹¹
10	1 ²	X ⁶	0 ¹⁴	1 ¹⁰

$$S_0 = /DB + /D/A + /CB/A$$

5. (1,5 punts) Es vol construir un circuit combinacional per connectar 4 teclats a l'entrada de teclat d'un únic ordinador, de tal manera que amb un commutador de 4 posicions es puga seleccionar, en cada moment, el teclat que s'utilitza. Cadascun dels teclats i ofereix dues eixides (d'un bit cadascuna), una de dades di ($i=0$ per al teclat 0, $i=1$ per al teclat 1, etc.) i una altra de rellotge ci . El circuit que cal dissenyar ha de ser capaç de dirigir l'eixida de dades i l'eixida de rellotge del teclat seleccionat a l'única entrada de dades d de l'ordinador, i a l'única entrada de rellotge c de l'ordinador, respectivament. Quan el commutador se situa en la posició i activa a nivell alt l'eixida swi ($i=0, \dots, 3$) i deixa a zero les altres tres (eixides excloents). Dibuixeu el circuit demanat emprant blocs combinacionals com multiplexors, descodificadors, demultiplexors o codificadors. Les entrades i eixides d'aquests elements han de ser necessàriament d'un bit d'amplària. Identifiqueu clarament la funcionalitat de cadascun dels circuits (MUX, DESCO, DEMUX, COD) i anomeu totes les entrades i eixides.



Examen parcial d'FCO – Temes de l'1 al 4

23 de novembre del 2015

COGNOMS: _____

NOM: _____

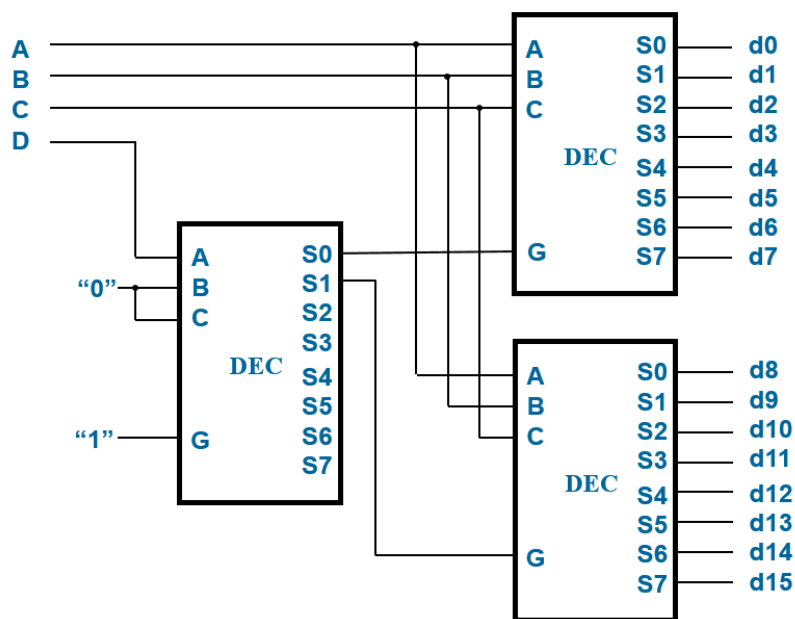
DNI: _____

SIGNATURA: _____

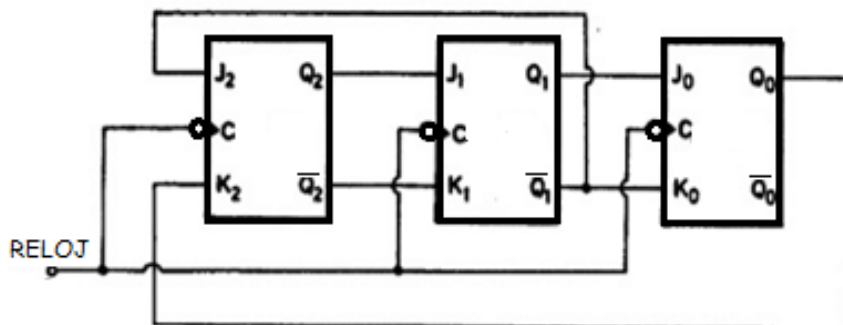
6. (0,75 punts) Dissenyeu un descodificador binari de 4 a 16 amb eixides actives a nivell alt, sense entrada d'habilitació, emprant descodificadors de 3 a 8 amb eixides i entrades d'habilitació a nivell alt, sense utilitzar cap porta addicional.

Per a tenir 16 eixides amb descodificadors de 8 eixides, necessitem dos descodificadors. Per a habilitar, en funció de les entrades, un descodificador o l'altre, i com que no es pot gastar cap porta addicional, emprarem un altre descodificador de 8 eixides. D'aquestes 8 eixides utilitzarem només dues, i per tant, les entrades B i C és fonamental que es connecten a 0.

Finalment, com que el descodificador que estem construint no ha de tenir habilitació, però el que estem gastant si en té, és fonamental connectar un 1 a l'entrada d'habilitació, perquè el descodificador funcione sempre.



7. (1,5 punts) Responen a les preguntes relatives al circuit següent:



- a. **(0,25 punts)** Indiqueu la taula de funcionament dels biestables que formen part del circuit.

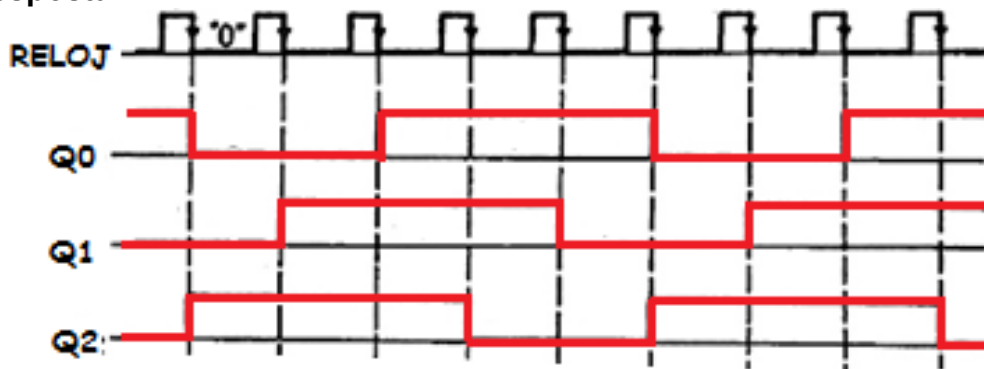
Resposta:

CLK	J	K	Q(t+1)	/Q(t+1)
0	X	X	Q(t)	/Q(t)
1	X	X	Q(t)	/Q(t)
<input type="checkbox"/>	0	0	Q(t)	/Q(t)
<input type="checkbox"/>	0	1	0	1
<input type="checkbox"/>	1	0	1	0
<input type="checkbox"/>	1	1	/Q(t)	Q(t)

- b. **(1 punt)** Analitzeu el circuit completant el cronograma corresponent. Indiqueu en binari la seqüència que compta. **Considereu que els estats inicials dels biestables són: Q0=1, Q1=0, Q2=0.**

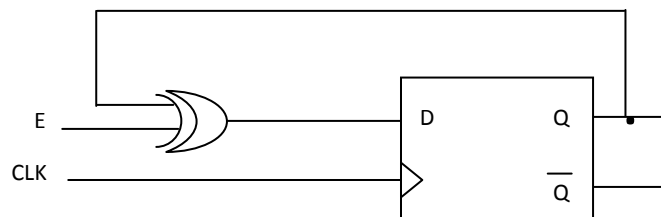
Cronograma:

Resposta:



Q2-Q1-Q0: 001/100/110/111/011/001...

8. **(1 punt)** Responen a les preguntes relatives al circuit següent:



- a. **(0,5 punts)** Indiqueu la taula de funcionament.

Examen parcial d'FCO – Temes de l'1 al 4

23 de novembre del 2015

COGNOMS: _____

NOM: _____

DNI: _____

SIGNATURA: _____

Resposta:

Clk	E	Q(t)	Q(t+1)
<input type="checkbox"/>	0	0	0
<input type="checkbox"/>	0	1	1
<input type="checkbox"/>	1	0	1
<input type="checkbox"/>	1	1	0

?

- b. **(0,5 punts)** Indiqueu amb quin biestable dels quatre estudiats en classe es correspon el circuit de la figura. Justifiqueu la vostra resposta.

Resposta:

Biestable tipus T. $D = T \oplus Q$