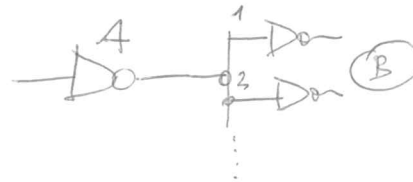


1. En les taules adjuntes s'indiquen algunes de les característiques elèctriques de dos famílies lògiques genèriques A i B. A partir d'elles, indique quantes entrades de la família B es poden connectar a una eixida de la família A.

Família A			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.4 V	0.4 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
40 $\mu$ A	-1.6 mA	-400 $\mu$ A	16 mA
Família B			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.7 V	0.5 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
20 $\mu$ A	-0.36 mA	-400 $\mu$ A	8 mA



- [A] 44 entrades  
 [B] 20 entrades  
 [C] 10 entrades  
 [D] 5 entrades

$$fan-out_L = \frac{|I_{OLmax} \textcircled{A}|}{|I_{ILmax} \textcircled{B}|} = \frac{16}{0.36} = 44.4 \rightarrow 44$$

$$fan-out_H = \frac{|I_{OHmax} \textcircled{A}|}{|I_{IHmax} \textcircled{B}|} = \frac{0.4}{0.02} = 20$$

2. A partir de les taules de la pregunta anterior, indique el valor del marge de soroll de la família B.

- [A] NM: 0.3V  
 [B] NM: 0.4V  
 [C] NM: 0.8V  
 [D] NM: 0.7V

$$NM_L = V_{ILmax} - V_{OLmax} = 0.8 - 0.5 = 0.3V$$

$$NM_H = V_{OHmin} - V_{IHmin} = 2.7 - 2 = 0.7V$$

0.3V

3. De les següents afirmacions sobre paràmetres característics de les famílies lògiques, assenyal·le aquella que siga FALSA:

- [A] Per definir la rapidesa de les transicions es mesura el temps transcorregut entre el 10% i el 90% del recorregut d'un senyal.  
 [B] Per definir el retard de propagació es mesura el temps transcorregut des del pas d'un flanc en l'entrada pel 50% del seu recorregut, fins el corresponent pas pel 50% del recorregut del flanc en l'eixida.  
 [C] Per aconseguir bons retards de propagació interessen circuits amb capacitats paràsites baixes.  
 [D] Per conveni, els corrents entrants cap a la porta es consideren negatius, i positius si són sortints.

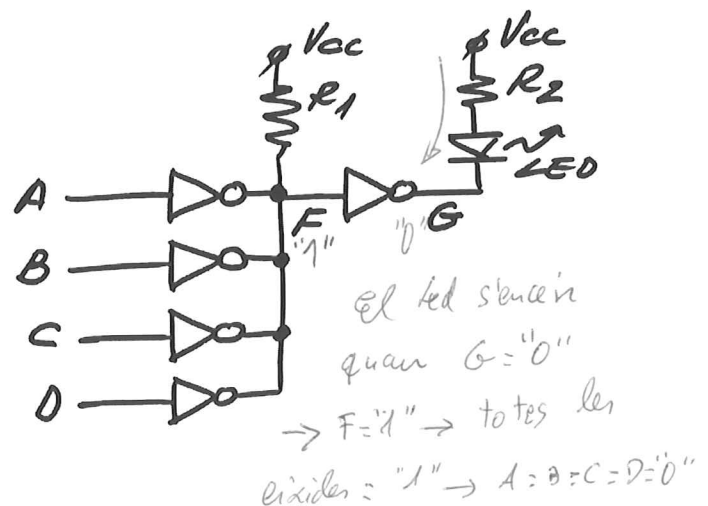
4. Donat el circuit de la figura, realitzat amb portes TTL amb eixida en col·lector obert, indique quina és la resposta CORRECTA:

[A]  $F = A \cdot B \cdot C \cdot D$

[B]  $F = A + B + C + D$

[C] El led s'encendrà si hi ha qualsevol entrada a nivell alt.

[D] El led no pot encendre's mai, per ser l'eixida G de col·lector obert.



$F = \text{and-wired de les eixides}$

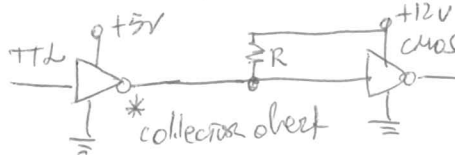
$$F = \overline{A \cdot B \cdot C \cdot D} = \overline{A + B + C + D}$$

5. Volem connectar una eixida TTL de col·lector obert amb una entrada CMOS estàndard alimentada a 12 V. Indique la resposta correcta:

Família A (TTL col·lector obert)		
$V_{OLmax}$	$I_{OHmax}$ (fugas)	$I_{OLmax}$
0.4 V	100 $\mu A$	24 mA

Família B (CMOS +12V)			
$V_{IHmin}$	$V_{ILmax}$	$I_{IHmax}$	$I_{ILmax}$
10.8 V	1.2V	0.1 $\mu A$	-0.1 $\mu A$

- [A] Hem d'afegir una resistència de pull-up connectada entre l'eixida i 12 V. El valor de la resistència està entre 1K i 6K.  
 [B] La connexió pot ser directa.  
 [C] Es necessita un buffer TTL per poder subministrar el corrent necessari en les entrades CMOS.  
 [D] Hem d'afegir una resistència de pull-up connectada entre l'eixida i 12 V. El valor de la resistència està entre 0.5K i 12K.



No hi ha problema de corrents, CMOS consumeix molt poc en les entrades ( $|I_{O1}| > |I_{I1}|$ )  
 R compatible amb els "1"

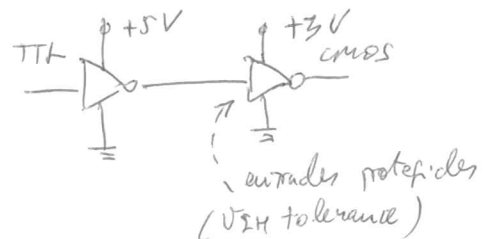
6. Es desitja connectar l'eixida d'una porta TTL estàndard a l'entrada d'una CMOS estàndard, alimentada a 3V. Indique la resposta CORRECTA

Nota: la porta CMOS inclou circuits de protecció en l'entrada.  $\rightarrow$  permet que les entrades tinguin més tensió que  $V_{DD}$

Família TTL ( $V_{CC} = 5V$ )			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.4 V	0.4 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
40 $\mu A$	-1.6 mA	-400 $\mu A$	16 mA

Família CMOS ( $V_{DD} = 3V$ )			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2.1 V	0.9 V	2.9 V	0.1 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
1 pA	-1 pA	-0.5 mA	0.5 mA

- [A] Es necessita una resistència de pull-up a 3V en l'eixida de la TTL.  
 [B] Es necessita intercalar un buffer CMOS, alimentat a 3V, per adaptar els corrents.  
 [C] Es pot realitzar la connexió directament.  
 [D] Es necessita intercalar un buffer TTL, alimentat a 5V, per adaptar els corrents.



Comprovació compatibilitat

$$\begin{cases} V_{OLmax}(TTL) \leq V_{ILmax}(CMOS) \rightarrow 0.4 \leq 0.9 \rightarrow S; \\ V_{OHmin}(TTL) \geq V_{IHmin}(CMOS) \rightarrow 2.4 \geq 2.1 \rightarrow S; \\ |I_{OLmax}(TTL)| \geq |I_{IHmax}(CMOS)| \rightarrow 16 \geq 1 \times 10^{-9} \text{ mA} \rightarrow S; \\ |I_{OHmax}(TTL)| \geq |I_{IHmax}(CMOS)| \rightarrow 0.4 \geq 1 \times 10^{-9} \text{ mA} \rightarrow S; \end{cases}$$

R puja el "1" lògic per davant de  $V_{IHmin} = 10.8V$   $\Delta$  segueix aquí

$$\frac{12 - 0.4}{24 - 0.0004} \leq R \leq \frac{12 - 10.8}{0.1 + 0.0004} \text{ fites}$$

$$0.5k \leq R \leq 12k$$

1. De les següents afirmacions sobre paràmetres característics de les famílies lògiques, assenyalen aquella que siga FALSA:

- [A] Per definir el retard de propagació es mesura el temps transcorregut des del pas d'un flanc en l'entrada pel 50% del seu recorregut, fins el corresponent pas pel 50% del recorregut del flanc en l'eixida.  
 [B] Per aconseguir bons retards de propagació interessen circuits amb capacitats paràsites baixes.  
 [C] Per conveni, els corrents entrants cap a la porta es consideren negatius, i positius si són sortints.  
 [D] Per definir la rapidesa de les transicions es mesura el temps transcorregut entre el 10% i el 90% del recorregut d'un senyal.

2. En les taules adjuntes s'indiquen algunes de les característiques elèctriques de dos famílies lògiques genèriques A i B. A partir d'elles, indique quantes entrades de la família A es poden connectar a una eixida de la família B.

Família A			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.4 V	0.4 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
40 $\mu$ A	-1.6 mA	-400 $\mu$ A	16 mA
Família B			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.7 V	0.5 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
20 $\mu$ A	-0.36 mA	-400 $\mu$ A	8 mA

Diagrama de connexió: Família B (entrada) connectada a Família A (eixida).

$$fan-out = \left| \frac{I_{OLmax} B}{I_{IHmax} A} \right| = \frac{8}{1.6} = 5$$

[A] 44 entrades  
 [B] 10 entrades  
 [C] 5 entrades  
 [D] 20 entrades

$$fan-out = \left| \frac{I_{OHmax} B}{I_{IHmax} A} \right| = \frac{0.4}{0.04} = 10$$

$fan-out = \min \text{ de los 2} \rightarrow 5$

3. A partir de les taules de la pregunta anterior, indique el valor del marge de soroll de la família A.

- [A] NM: 0.7V  
 [B] NM: 0.8V  
 [C] NM: 0.4V  
 [D] NM: 0.3V

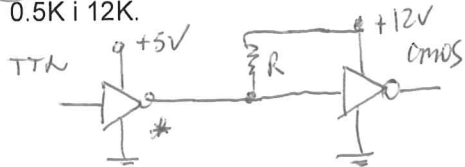
$NM_L = V_{ILmax} - V_{OLmax} = 0.8 - 0.4 = 0.4V$   
 $NM_H = V_{OHmin} - V_{IHmin} = 2.4 - 2 = 0.4V$   
 min  $\rightarrow 0.4V$

4. Volem connectar una eixida TTL de col·lector obert amb una entrada CMOS estàndard alimentada a 12 V. Indique la resposta correcta:

Família A (TTL col·lector obert)		
$V_{OLmax}$	$I_{OHmax}$ (fugas)	$I_{OLmax}$
0.4 V	100 $\mu$ A	24 mA

Família B (CMOS +12V)			
$V_{IHmin}$	$V_{ILmax}$	$I_{IHmax}$	$I_{ILmax}$
10.8 V	1.2V	0.1 $\mu$ A	-0.1 $\mu$ A

- [A] Hem d'afegir una resistència de pull-up connectada entre l'eixida i 12 V. El valor de la resistència està entre 1K i 6K.  
 [B] La connexió pot ser directa.  
 [C] Es necessita un buffer TTL per poder subministrar el corrent necessari en les entrades CMOS.  
 [D] Hem d'afegir una resistència de pull-up connectada entre l'eixida i 12 V. El valor de la resistència està entre 0.5K i 12K.



No hi ha problema de corrents, CMOS consumeix molt poc en les entrades ( $I_{IH} > I_{IL}$ )  
 R compatibilitza els "1"

$$\frac{12 - 0.4}{24 - 0.0004} \leq R \leq \frac{12 - 10.8}{0.1 + 0.0001}$$

5. Donat el circuit de la figura, realitzat amb portes TTL amb eixida en col.lector obert, indique quina és la resposta CORRECTA:

[A] El led s'encendrà si hi ha qualsevol entrada a nivell alt.

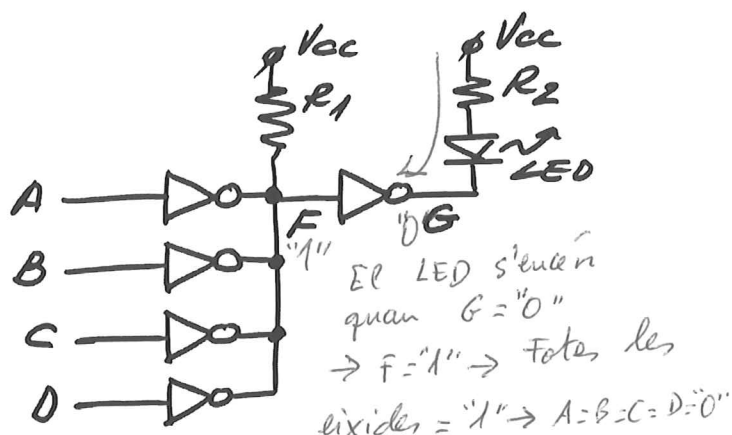
[B]  $F = A \cdot B \cdot C \cdot D$

⇒ [C]  $F = A + B + C + D$

[D] El led no pot encendre's mai, per ser l'eixida G de col.lector obert.

$F = \text{and-wired de les eixides}$

$F = \overline{A} \cdot \overline{B} \cdot \overline{C} \cdot \overline{D} = A + B + C + D$



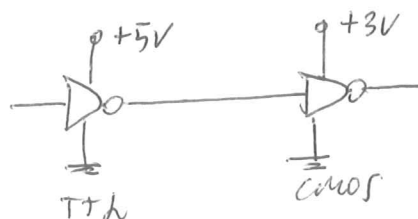
6. Es desitja connectar l'eixida d'una porta TTL estàndard a l'entrada d'una CMOS estàndard, alimentada a 3V. Indique la resposta CORRECTA

Nota: la porta CMOS inclou circuits de protecció en l'entrada.

Família TTL ( $V_{CC} = 5V$ )			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.4 V	0.4 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
40 $\mu A$	-1.6 mA	-400 $\mu A$	16 mA

Família CMOS ( $V_{DD} = 3V$ )			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2.1 V	0.9 V	2.9 V	0.1 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
1 pA	-1 pA	-0.5 mA	0.5 mA

- ⇒ [A] Es pot realitzar la connexió directament.  
 [B] Es necessita una resistència de pull-up a 3V en l'eixida de la TTL.  
 [C] Es necessita intercalar un buffer CMOS, alimentat a 3V, per adaptar els corrents.  
 [D] Es necessita intercalar un buffer TTL, alimentat a 5V, per adaptar els corrents.



Comprovació de la compatibilitat:

$$V_{OLmax}(TTL) \leq V_{ILmax}(CMOS) \rightarrow 0.4 \leq 0.9 \rightarrow Si$$

$$V_{OHmin}(TTL) \geq V_{IHmin}(CMOS) \rightarrow 2.4 \geq 2.1 \rightarrow Si$$

$$|I_{OLmax}(TTL)| \geq |I_{ILmax}(CMOS)| \rightarrow 16 \text{ mA} \geq 1 \text{ pA} \rightarrow Si$$

$$|I_{OHmax}(TTL)| \geq |I_{IHmax}(CMOS)| \rightarrow 400 \mu A \geq 1 \text{ pA} \rightarrow Si$$

Se cumplen todos los requisitos  $\rightarrow$  conexión directa  
 Además, como las entradas CMOS están protegidas, pueden recibir tensiones mayores que la  $V_{DD}$  de la familia (3V)