

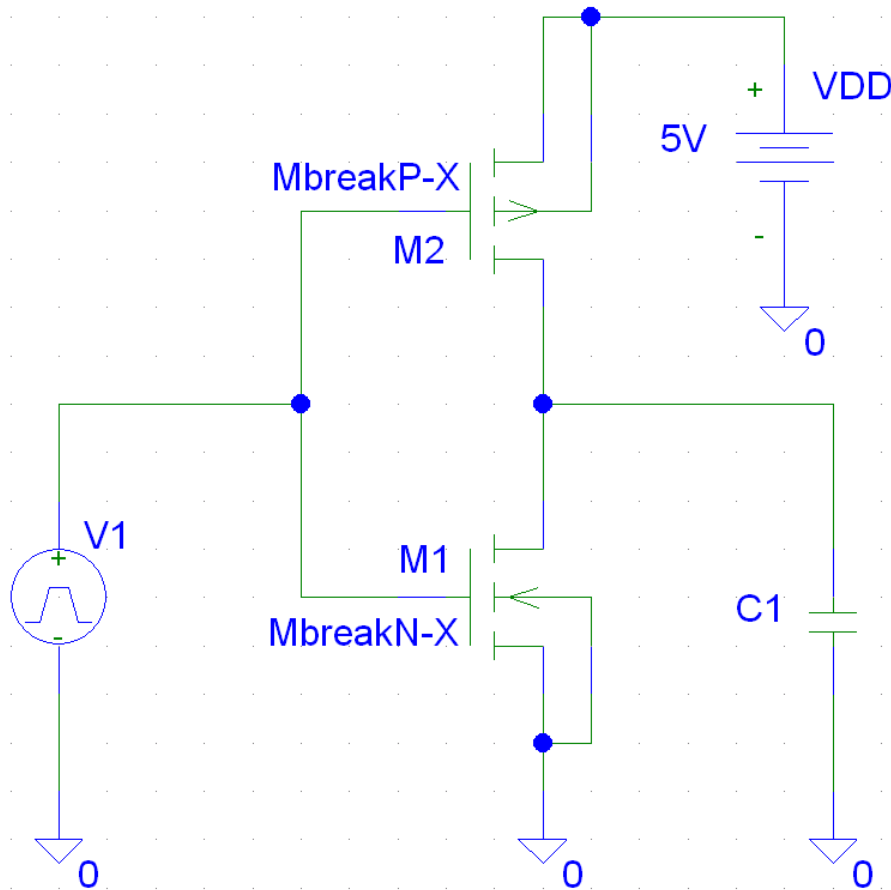
Nombre: _____

Nota: _____ / _____

P8_3

1

Se desea analizar el comportamiento temporal de un inversor CMOS (ver figura adjunta) mediante el Pspice. Edite el circuito en Schematics.



Para el transistor PMOS especifique los siguientes parámetros: $v_{to} = -1.5V$, $K_p = 15\mu$, $W = 1\mu$, $L = 1\mu$. Para el transistor NMOS especifique los siguientes parámetros: $v_{to} = 1.5V$, $K_p = 15\mu$, $W = 1\mu$, $L = 1\mu$. Para el generador de pulsos especifique los siguientes parámetros: $V1 = 0$, $V2 = 5$, $TD = 200n$, $TR = 10n$, $PW = 500n$. Utilice un condensador (C1) de $1p$.

Indique el tipo de simulación que hay que realizar para estudiar el comportamiento temporal del circuito.

- ☐ A. Bias Point Detail
- ☐ B. DC Sweep
- ☐ C. Transient
- ☐ D. Temperature

2

Simule $1500ns$ y visualice simultáneamente la salida del generador de pulsos (V1) y la salida del inversor. El retardo de propagación $tpdHL$ es de aproximadamente ____ns

3 Añada una nueva ventana de simulación, y represente en ella la corriente de suministrada por la fuente VDD, equivalente a la corriente drenador del transistor PMOS (M2). Su valor máximo se produce:

- ☐ A. Es aproximadamente constante
- ☐ B. En el flanco de bajada de la salida
- ☐ C. En el flanco de subida de la salida
- ☐ D. En los dos flancos de la salida

4 Modifique el valor del condensador (C1) a 2p. Vuelva a simular el circuito e indique el efecto que produce la capacidad en los retardos de propagación y en la corriente suministrada por la fuente.

- ☐ A. No varían ni los retardos ni la corriente
- ☐ B. Los retardos aumentan, pero la corriente no varía
- ☐ C. La corriente aumenta, pero los retardos no varían
- ☐ D. Aumentan los retardos y la corriente