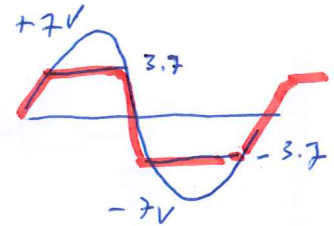
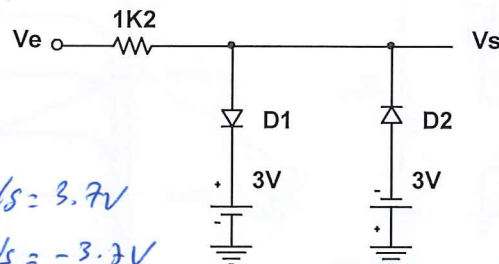


Nom i Cognoms: Solucions

1. Donat el circuit retallador de la figura, si en V_e es connecta un senyal sinusoidal que varia entre $-7V$ i $7V$, ¿Quina de les següents afirmacions sobre V_s és **CORRECTA**? (Supose $V_\gamma = 0,7V$ per ambdós díodes)

- ⇒ [A] $V_s = 3.7V$ quan $V_e > 3.7V$
 [B] $V_s = 3.7V$ quan $V_e > 2.3V$
 [C] $V_s = -2.3V$ quan $V_e < -2.3V$
 [D] $V_s = -3V$ quan $V_e < -3V$



$V_e > 3.7 \rightarrow D1(on), D2(off) \rightarrow V_s = 3.7V$

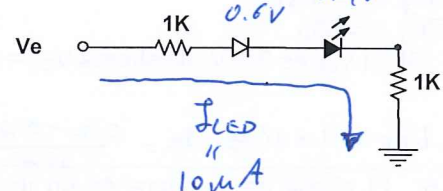
$V_e < -3.7 \rightarrow D2(on), D1(off) \rightarrow V_s = -3.7V$

$-3.7 \leq V_e \leq 3.7 \rightarrow D1(off), D2(off) \rightarrow V_s = V_e$

2. Per al circuit següent, indique la resposta **FALSA**:

- ⇒ [A] Si $V_e < 2V$ el díode LED no condueix ni emet llum.
 [B] Si $V_e > 1V$ circula corrent pel díode normal, però no pel LED.
 [C] Si $V_e = 22V$ el LED brilla de forma adequada.
 [D] Si ambdós resistències foren de 500Ω i la $V_e = 12V$, el corrent pels dos díodes seria exactament de $10mA$.

Dades:
 $V_{LED} = 1,4V$
 $I_{LED} = 10mA$
 $V_\gamma(\text{Díode}) = 0,6V$

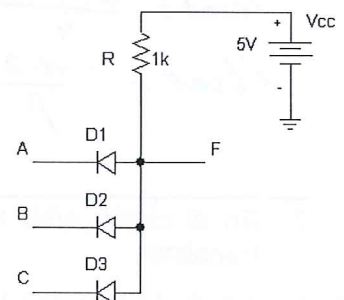


Per a què el LED s'il·lumini de forma adequada ($10mA$):

$$V_e = 0.6 + 1.4 + 10 \times (1+1) = 22V$$

3. Donat el circuit lògic amb díodes i resistències de la figura, indique la resposta **FALSA** (supose $V_\gamma = 0.7V$ per als díodes):

- [A] Es tracta d'una porta AND de 3 entrades.
 [B] Si $A = B = "1"$ ($5V$) i $C = "0"$ ($0V$), condueix el díode $D3$ i $F = "0"$ ($0.7V$ aproximadament).
 ⇒ [C] Si $A = B = C = "1"$ ($5V$), els 3 díodes condueixen i $F = "1"$ ($5V$ aproximadament).
 [D] En cas de que una o més entrades siguin $"0"$ ($0V$), el consum aproximat del circuit (el corrent que proporciona V_{cc}) és de $4.3mA$.



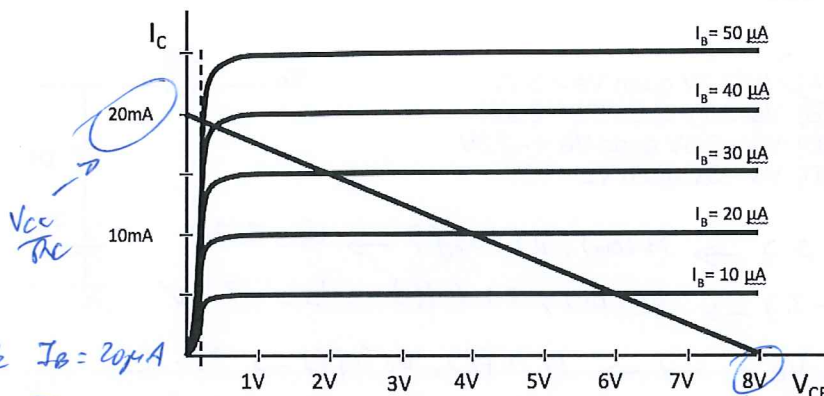
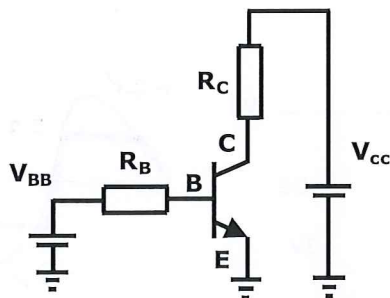
Si $A = B = C = "1"$ els 3 díodes estan tallats, no condueixen

4. D'entre les següents afirmacions sobre l'ús dels díodes i els BJTs en aplicacions digitals, assenyal la resposta **FALSA**:

- [A] Es pot construir una porta OR de tres entrades amb tres díodes, una resistència i cables.
 [B] La tensió d'eixida a nivell baix d'un inversor basat en BJT NPN és aproximadament la tensió V_{CEsat} del transistor.
 ⇒ [C] Es poden construir portes NAND i NOR usant únicament díodes, resistències i cables.
 [D] El consum d'un inversor basat en BJT NPN és nul quan l'eixida està a nivell alt i en buit (sense connectar-li res).

Amb díodes i R , només es poden dissenyar la AND i la OR

5. Per al circuit de la figura s'han representat les corbes característiques del transistor i la recta de càrrega del circuit. Indique quina de les següents afirmacions és **FALSA**: (Dades: $R_B = 100k\Omega$; $V_{BE(ON)} = 0.7V$; $V_{CE(SAT)} = 0.2V$)



$\beta = \frac{I_C}{I_B}$ en activa directa
 Per exemple, per a la corba de $I_B = 20\mu A$
 $I_C = 10mA \rightarrow \beta = \frac{10}{0.02} = 500$

- [A] $V_{CC} = 8V$
 ⇒ [B] $R_C = 4k\Omega$
 [C] $\beta = 500$
 [D] Si V_{BB} és 3.7 V, aleshores $V_{CE} = 2V$

tall vertical = $\frac{V_{CC}}{R_C} = \frac{8}{R_C} = 20mA$
 $R_C = \frac{8}{20} = 0.4k\Omega$

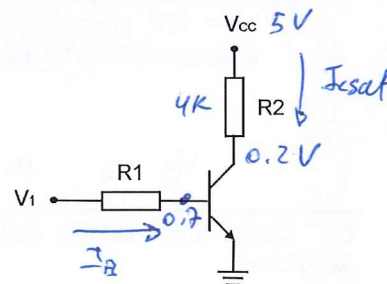
h' $V_{BB} = 3.7V \rightarrow I_B = \frac{3.7 - 0.7}{100} = \frac{3}{100} = 0.03 \rightarrow I_C = \beta I_B = 500 \times 0.03 = 15mA$

6. El circuit de la figura és un inversor lògic amb BJT. ¿A partir de quina tensió d'entrada es satura el transistor?

- [A] $V_{eMIN(SAT)} = 0V$
 [B] $V_{eMIN(SAT)} = 0.7V$
 ⇒ [C] $V_{eMIN(SAT)} = 1.9V$
 [D] $V_{eMIN(SAT)} = 5V$

Dades:

$\beta: 100$
 $R_1 = 100k$
 $R_2 = 4k$
 $V_{CC} = 5V$
 $V_{BE(ON)} = 0.7V$, $V_{CESAT} = 0.2V$



$I_{Csat} = \frac{5 - 0.2}{4} = \frac{4.8}{4} = 1.2mA$
 $I_{Bsat} = \frac{1.2}{\beta} = 0.012mA \rightarrow V_{eMINsat} = V_{BE(ON)} + (0.012 \times \frac{100}{R_1})$
 $V_{eMINsat} = 1.9V$
 $V_e \geq 1.9V \rightarrow \text{saturació}$

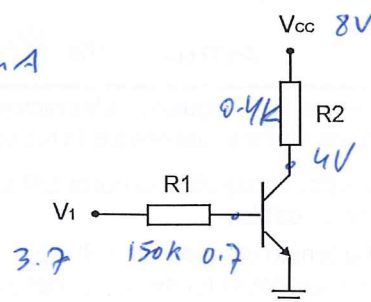
7. En el circuit amb transistor de la figura, i per a les dades que s'indiquen, calcule la β del transistor.

Dades: $V_1 = 3.7V$, $V_{CC} = 8V$, $V_{CE} = 4V$, $R_1 = 150k\Omega$, $R_2 = 0.4k\Omega$, $V_{BE(ON)} = 0.7V$

- [A] $\beta = 650$
 ⇒ [B] $\beta = 500$
 [C] $\beta = 100$
 [D] Falten dades.

$I_C = \frac{8 - 4}{0.4} = \frac{4}{0.4} = 10mA$
 $I_{B2} = \frac{3.7 - 0.7}{150} = 0.02mA$

$\beta = \frac{10}{0.02} = 500$



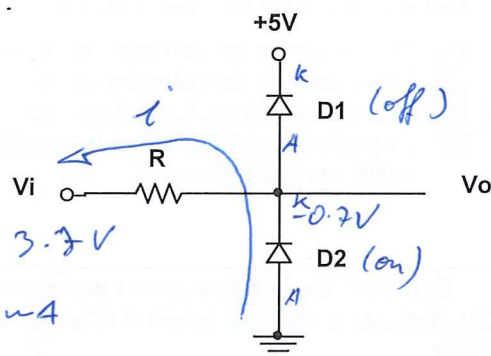
zona de funcionament: Activa directa, perquè $V_{CE} = 4V > 0.2V$
 es compleix la relació $I_C = \beta I_B$

Nom i Cognoms: solucions

1. Donat el següent circuit retallador a dos nivells, Indique el punt de treball de cada díode sabent que $V_i = -3.7V$; $R = 1\text{ k}\Omega$ i $V_f = 0.7V$ per ambos díodes.

[A] $D1(V_{AK} = -8.7V, I_{AK} = 0mA)$, $D2(V_{AK} = -3.7V, I_{AK} = 0mA)$ [B] $D1(V_{AK} = 5.7V, I_{AK} = 2mA)$, $D2(V_{AK} = -0.7V, I_{AK} = 0mA)$ [C] $D1(V_{AK} = -5.7V, I_{AK} = 2mA)$, $D2(V_{AK} = -3.7V, I_{AK} = 0mA)$ [D] $D1(V_{AK} = -5.7V, I_{AK} = 0mA)$, $D2(V_{AK} = 0.7V, I_{AK} = 3mA)$

$$i = \frac{-0.7 - (-3.7)}{1k} = \frac{3V}{1k} = 3mA$$



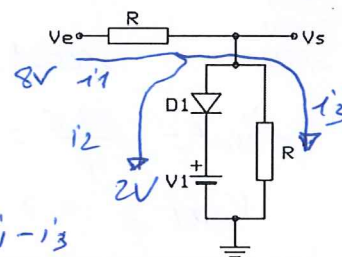
2. En el circuit amb díodes de la figura, i per a les dades que s'indiquen, assenyal la resposta **VERTADERA**.
DADES: $V_e = 8V$; $V_1 = 2V$; Díode $D1$: $V_f = 0.7V$

[A] $V_s = 0V$ [B] $V_s = 2V$ [C] $V_s = 2.7V$

[D] El corrent per les dos resistències és idèntic, ja que formen un divisor resistiu.

$$V_s = V_1 + V_f = 2 + 0.7 = 2.7V$$

$$i_1 = \frac{8 - 2.7}{R}, i_3 = \frac{2.7}{R}, i_2 = i_1 - i_3$$



3. Donat el circuit de la figura amb díodes LED, indique quina de les següents afirmacions és **CORRECTA**, tenint en compte que $R = 100\Omega$, que per als LED $V_{LED} = 1.8V$ i $I_{LED} = 20mA$, i per a la porta NAND $V_{OL} = 0.1V$ i $V_{OH} = 4.9V$.

[A] Els LED lluiran amb un nivell alt en l'eixida de la porta lògica.

[B] Els LED lluiran amb un nivell baix en l'eixida de la porta lògica.

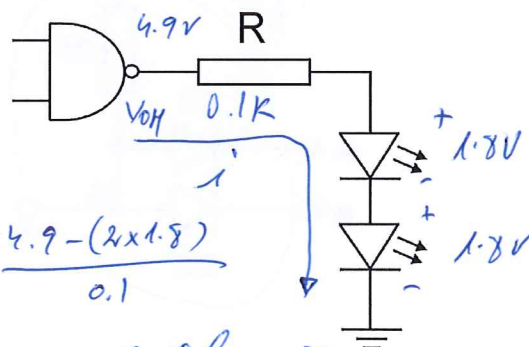
[C] Els LED lluiran en qualsevol cas si canviem la resistència per una de 50Ω .

[D] Els LED no arribaran a lluir adequadament per a cap dels nivells lògics d'eixida de la porta lògica.

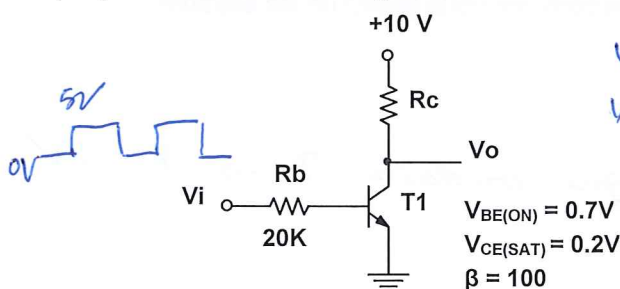
$$i' = \frac{4.9 - (2 \times 1.8)}{0.1}$$

$$i' = 13mA < I_{LED}$$

conduïxen però no il·luminen bé // 20mA (corrent recomanat pel fabricant)



4. Suposant que l'entrada V_i del circuit varia entre $0V$ i $5V$ (corresponents al "0" i "1" lògics respectivament). Quin és el mínim valor de R_c que permet al circuit de la figura treballar en commutació (entre tall i saturació)?

[A] $0.456k\Omega$ [B] $0.392k\Omega$ [C] $0.476k\Omega$ [D] $20k\Omega$ 

$$V_i = 0V \rightarrow \text{tall} \rightarrow V_o = 10V$$

$$V_i = 5V \rightarrow \text{sat} \rightarrow V_o = 0.2V$$

$$V_i = 5V \rightarrow i_b = \frac{5 - 0.7}{20} = \frac{4.3}{20} = 0.215mA \rightarrow \beta i_b = 21.5mA$$

$$\text{Per saturar, } V_o = 0.2V \rightarrow i_{c \text{ sat}} = 21.5 = \frac{10 - 0.2}{R_c} \rightarrow R_c = 0.456k\Omega$$

5. Es té un transistor bipolar de silici NPN en un circuit que es troba polaritzat en la regió de saturació i el seu corrent de col·lector és de 25mA. Indique quina de les següents afirmacions sobre aquest transistor és **FALSA**:

DADES: $V_{BE(ON)} = 0.7V$; $V_{CE(SAT)} = 0.2V$

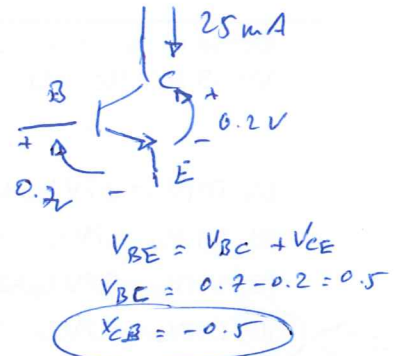
[A] El seu corrent de col·lector és: $I_C = I_E - I_B$

[B] El seu corrent de col·lector és: $I_C < \beta \times I_B$

[C] La seua tensió col·lector-base és: $V_{CB} = 0.5V$

[D] La potència que dissipa el transistor ($P = I_C \times V_{CE}$) té un valor de 5mW, aproximadament.

$$P = 25mA \times 0.2V = 5mW$$



6. El circuit de la figura és un inversor dissenyat amb BJT. Si V_{OL} és 0.2V, indique la mínima tensió d'entrada V_i que produirà el valor V_{OL} en l'eixida.

$V_{BE(ON)} = 0.7V$, $V_{CE(SAT)} = 0.2V$, $\beta = 100$

[A] 0,96V

[B] 1,66V

[C] 2,36V

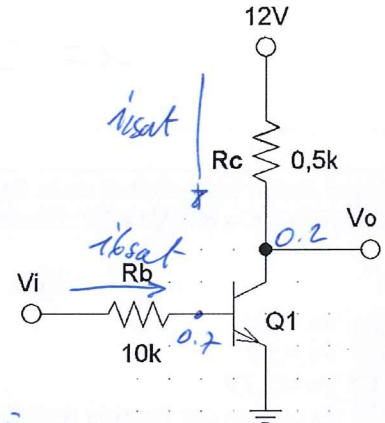
[D] 3,06V

$$i_{csat} = \frac{12 - 0.2}{0.5} = \frac{11.8}{0.5}$$

$$i_{csat} = 23.6 \mu A$$

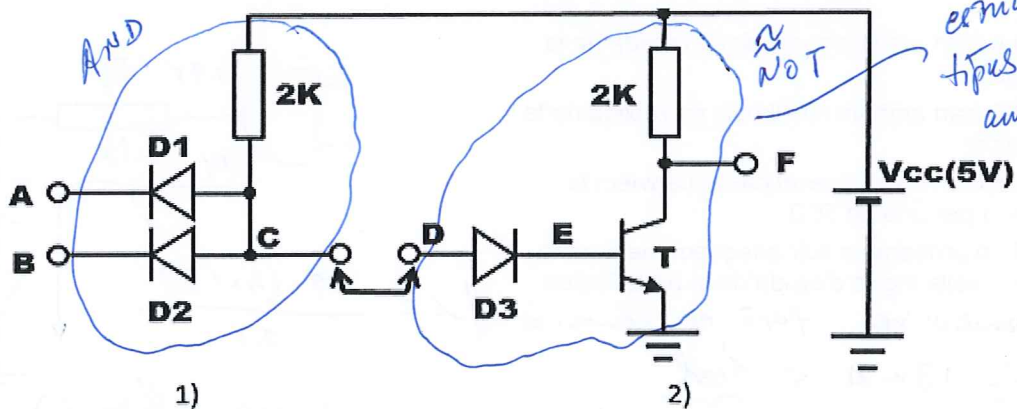
$$i_{bsat} = \frac{23.6}{\beta} = \frac{23.6}{100} = 0.236 \mu A$$

$$V_{isat} = 0.7 + i_{bsat} R_b = 0.7 + (0.236 \times 10) =$$



7. En el circuit de la figura hi ha dos subcircuitos digitals fets amb díodes, transistors i resistències: el 1), amb entrades A i B, i eixida C; i el 2), amb entrada D, i eixida F. Suposant que es connecta C i D, assenyalen la resposta **FALSA**:

DADES: $V_F = 0.7V$ (per a tots els díodes); $V_{BE(ON)} = 0.7V$, $V_{CE(SAT)} = 0.2V$ (per al transistor).



[A] Quan les entrades són $A = B = "1"$ (5V), llavors $V_C = V_D = 1.4V$.

[B] Quan D1 i/o D2 condueix, llavors no pot conduir ni D3 ni el transistor.

[C] Quan $A = "1"$ i $B = "0"$, $V_F = 0.2V$.

[D] El circuit en conjunt actua com una porta NAND de les entrades.

$$V_C = 0.7V$$

D3 impedeix que conduïa T $\rightarrow F = 5V$