Arquitectura e Ingeniería de Computadores Presentación

J. Flich, P. López, V. Lorente, A. Pérez, S. Petit, J.C. Ruiz, S. Sáez, J. Sahuquillo

Departamento de Informática de Sistemas y Computadores Universitat Politècnica de València

Objetivos

- Entender el concepto de arquitectura de computadores. Identificar los diversos parámetros que influyen sobre las prestaciones de una arquitectura y las decisiones de compromiso asociadas con su diseño.
- Enumerar los aspectos principales que condicionan el diseño del juego de instrucciones de un computador.
- Entender la razón de ser de los juegos de instrucciones vectoriales. Entender el comportamiento y uso de las instrucciones vectoriales en los computadores actuales.

Objetivos (cont.)

- Revisar el concepto de segmentación. Estudiar los beneficios y problemas originados al segmentar la unidad de instrucción.
 Comprender las técnicas aplicadas para abordar estos problemas.
- Entender como la segmentación se aplica a la unidad de instrucción. Comprender las técnicas y decisiones de compromiso asociadas con la gestión estática y dinámica de instrucciones. Entender el concepto de procesador superescalar.
- Comprender las técnicas usuales de diseño de subsistemas de memoria de altas prestaciones y los compromisos a tener en cuenta.

Programa de teoría

- UT 1 Introducción a la Arquitectura de Computadores
 - Concepto de Arquitectura de Computadores
 - 2 Análisis de prestaciones
 - 3 Diseño del juego de instrucciones
- UT 2 Computadores segmentados
 - Unidad de instrucción segmentada
 - Unidades multiciclo y gestión estática de instrucciones
 - 3 Predicción dinámica de saltos
 - Gestión dinámica de instrucciones y especulación
 - 5 Lanzamiento múltiple de instrucciones
- UT 3 Subsistema de memoria
 - Prestaciones del subsistema de memoria
 - Mejora de las prestaciones de las memorias cache
 - Mejora de las prestaciones de la Memoria Principal

Programa de prácticas

- 1 P1: Análisis de prestaciones
- P2: Unidad de instrucción segmentada (I)
- 3 P3: Unidad de instrucción segmentada (II) 2 sesiones
- 4 P4: Planificación estática de instrucciones
- 5 P5: Algoritmo de Tomasulo (Issue y Writeback) 2 sesiones
- 6 P6: Algoritmo de Tomasulo (Ejecución de programas)
- P7: Memoria cache

Criterios de evaluación

- (10%) 4 pruebas objetivas de seguimiento donde se trabajarán preguntas de teoría y ejercicios.
 - No se requiere nota mínima.
 - La nota obtenida quita peso a los exámenes parciales.
 - Las pruebas se realizarán por el sistema PoliformaT (exámenes) de forma no presencial.
 - Pruebas repartidas uniformemente en el cuatrimestre
- (70%) 2 exámenes parciales.
 - Ambos parciales son recuperables y no se requieren notas mínimas.
 - El peso puede aumentar hasta el 80 % en función de la nota obtenida en las pruebas objetivas de seguimiento.
 - Los exámenes se realizarán de forma presencial (fecha a determinar)

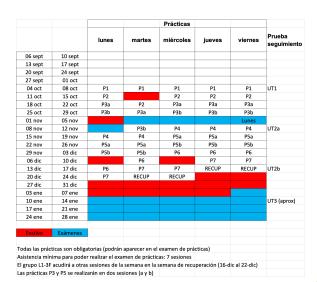
Criterios de evaluación (cont.)

- (20%) 1 examen de prácticas.
 - El examen de prácticas es recuperable y no se requiere nota mínima.
 - La asistencia a las sesiones de prácticas es obligatoria y se deberá cumplir con al menos la asistencia a un 80 % (7 de 9 sesiones) de las prácticas para poder realizar el examen de las mismas.
 - Se convalida con un 5 la nota de prácticas del curso anterior si ésta fue mayor o igual que 5.
 - El examen de prácticas se dedica a evaluar el aprendizaje de las actividades realizadas en las prácticas, planteando preguntas, ejercicios, casos, ... relacionados con estas.
 - El examen se realizará de forma presencial (fecha a determinar).

Criterios de evaluación (cont.)

- Los dos exámenes parciales y el examen de prácticas tienen dos convocatorias (A y B)
 - Se conserva la nota máxima de las dos convocatorias en cada caso.
 - El alumno puede recuperar toda la nota de la asignatura.
- Los alumnos con dispensa serán evaluados con los mencionados exámenes de teoría y prácticas, sin el requisito de asistencia mínima.

Planificación



(ロ) (個) (量) (量) (量) (型) の(の)

Bibliografía



John L. Hennessy and David A. Patterson.

Computer Architecture, Fifth Edition: A Quantitative Approach.

Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 5 edition, 2012.

M. Beltrán and A. Guzmán.

Diseño y evaluación de arquitectura de computadoras.

Pearson Educación, 2010.

Bibliografía (cont.)



Microprocessor Architecture: From Simple Pipelines to Chip Multiprocessors.

Cambridge University Press, 2009.



Arquitectura de computadores.

Thomson, 2005.



Modern Processor Design: Fundamentals of Superscalar Processors.

McGraw-Hill Series in Electrical and Computer Engineering. McGraw-Hill, 2004.

Bibliografía (cont.)



David A. Patterson and John L. Hennessy.

Computer Organization and Design, Fourth Edition: The Hardware/Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design).

Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 4th edition, 2008.