NOM:

COGNOM:

Coluções

Puntuació: BÉ:+1 punt., MAL: -0.25 punts, N.C: 0

1. ¿Quin és el fan-out de la família lògica les especificacions de la qual s'indiquen en la taula adjunta?

V	lHmin	V _{ILmax}	V_{OHmin}	V _{OLmax}	
2	2 V	0.8 V	2.7 V	0.5 V	
III	Hmax	I _{ILmax}	I _{OHmax}	I _{OLmax}	
20) μΑ	-0.36 mA	-400 μA	8 mA	

fau onth = | Toke |

fau onth = | Toke |

Fah |

Fah |

[A] 10. [B] 22.

[C] 20.

fan-ont1 = 8/0.36 = 22.2 -> 22 } > min = 20

DI El fabricant recomana 50 per no provocar temps de propagació excesius.

2. Donat el següent circuit seqüencial, implementat amb biestables D, assenyale l'afirmació CORRECTA:

Paràmetres temporals: Biestables: (Set up: $t_{su} = 5$ ns, Hold: $t_h = 2$ ns, Retard: $t_{pd(max)} = 20$ ns), Portes NOT: (Retard: $t_{pd(máx)} = 15 \text{ ns}$). Truin = tpdff + tpdnor + tsu

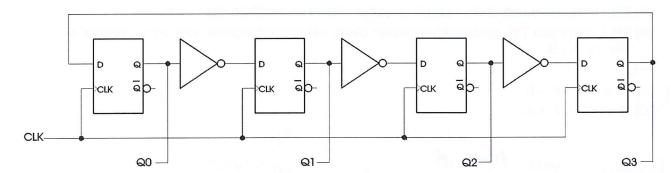
- [A] La frequència de funcionament no deu superar els 25MHz.

[A] La frequencia de funcionament no deu superar els 25MHz.

[B] La freqüència de funcionament no deu superar els 20MHz.

[C] El període de rellotge no deu superar els 40ns.

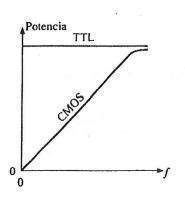
[D] El circuit no funciona bé perquè té un temps de hold molt baix.



- 3. A partir de la figura adjunta, indique l'afirmació FALSA:
 - [A] La potència estàtica dels circuits digitals CMOS creix amb la freqüència.
 - īBī Els circuits lògics TTL presenten consum estàtic, independent de la fregüència.

[C] Els circuits lògics CMOS presenten un consum estàtic menyspreable.

[D] El consum dinàmic dels circuits lògics CMOS és directament proporcional a la frequència.



Explicació: vose tipus

- 4. Indique l'afirmació CORRECTA sobre algunes famílies lògiques:
 - [A] La família pseudo-NMOS és la més emprada en els xips VLSI degut al seu baix consum.
 - [B] La família pseudo-NMOS és una variant de la NMOS que substitueix la resistència RD per un transistor NMOS, amb l'objectiu de reduir l'àrea de silici.
 - [C] La subfamília LSTTL utilitza transistors Schottky per augmentar la velocitat.
 - [D] La família NMOS presenta consum estàtic quan l'eixida és '1'.

Proudo-Nous gasta Pros com a RD

5. Es vol connectar una eixida TTL en col.lector obert amb una entrada d'un circuit lògic CMOS alimentat a +9V. Indique la resposta CORRECTA:

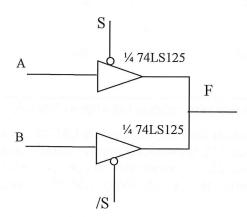
Família A (TTL col.lector obert)		Família B (CMOS +9V)				
V_{OLmax}	I _{OHmax} (fuites)	I _{OLmax}	V _{IHmin}	V_{lLmax}	I _{IHmax}	I _{ILmax}
0.4 V	100 μΑ	16 mA	6.3 V	2.7 V	0.1 μΑ	-0.1 μA

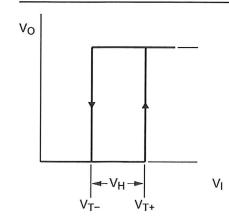
- [A] És necessari connectar una resistència de pull-up entre l'eixida i l'alimentació de +9V. El valor de la resistència ha d'estar comprés entre 0.54KΩ i 26.97KΩ.
 - [B] Es poden connectar directament.
 - [C] És necessari posar un buffer TTL en l'eixida per compatibilitzar el corrent a nivell baix.
 - [D] És necessari connectar una resistència de pull-up entre l'eixida i l'alimentació de +9V. El valor de la resistència ha d'estar comprés entre $2.1 \text{K}\Omega$ i $41.4 \text{K}\Omega$.

Earlierió: Figues B

- 6. Respecte al circuit de la figura, indique la resposta CORRECTA:
 - [A] No es pot fer la connexió, perquè es pot provocar un conflicte lògic en F.
 - [B] Els buffers són TTL amb eixida colector obert, i el circuit funciona com un multiplexor de 2 canals, A i B.

Enficació: voce tipus B



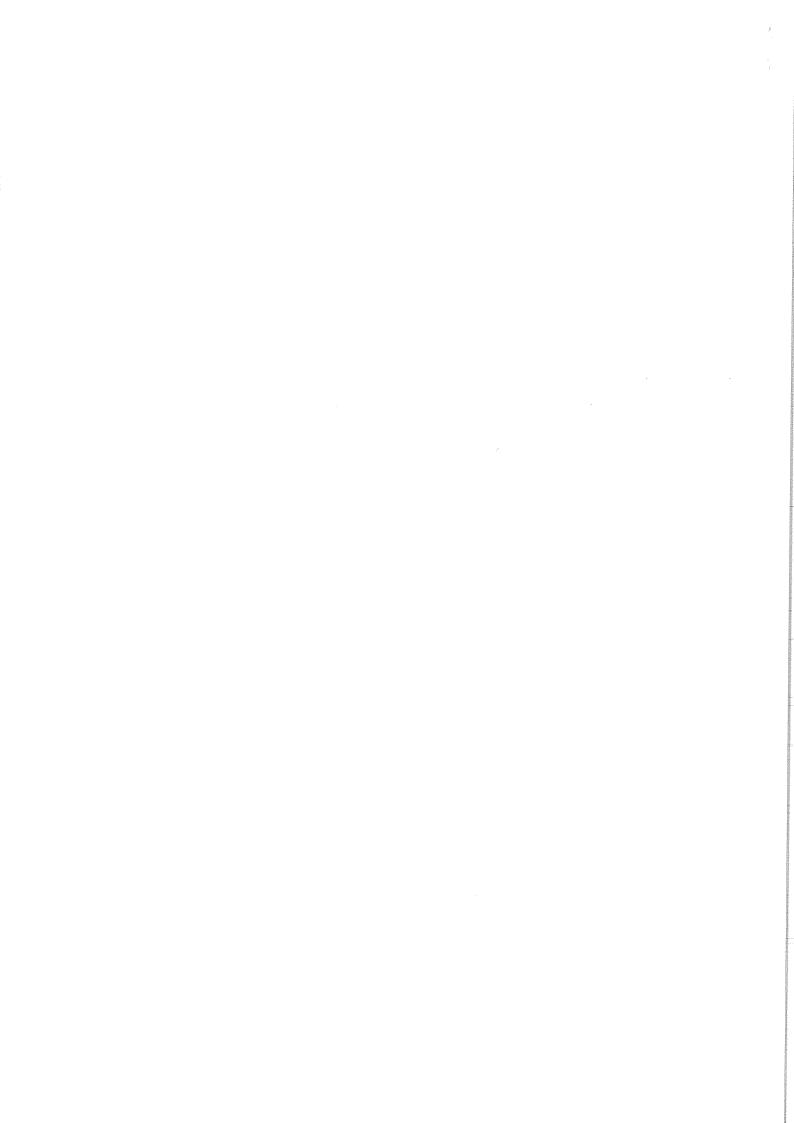


- 7. La corba de transferència de la figura correspon a:
 - [A] Un buffer trigger-schmitt.
 - [B] Un inversor trigger-schmitt.
 - [C] Un buffer triestate.
 - [D] Un biestable amb histèresi.

RESPOSTES:

	A	В	C	D
1			\times	
2	\times			
3	\times			
4			X	
5	X			
6			X	

NOTA:		



Microcontrol T3

NOM:

COGNOM:

Corvious

Puntuació: BÉ:+1 punt., MAL: -0.25 punts, N.C: 0

¿Quin és el marge de soroll de la família lògica les especificacions de la qual s'indiquen en la taula adjunta?

V _{IHmin}	V _{ILmax}	V_{OHmin}	V_{OLmax}
2 V	0.8 V	2.7 V	0.5 V
I _{IHmax}	I _{ILmax}	I _{OHmax}	I _{OLmax}
20 μΑ	-0.36 mA	-400 μΑ	8 mA

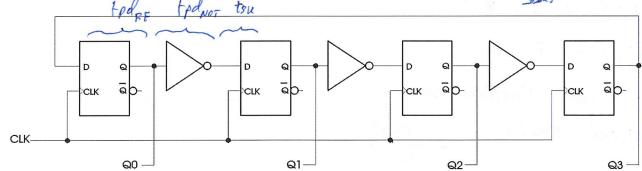
(B) 0.3V.

CORRECTA:

Paràmetres temporals: Biestables: (Set up: $t_{su} = 5$ ns, Hold: $t_h = 5$ ns, Retard: $t_{pd(max)} = 20$ ns), Portes NOT: (Retard: $t_{pd(m\acute{a}x)} = 10 \text{ ns}$).

- [A] La frequència de funcionament no deu superar els 20MHz.
- [B] La frequència de funcionament no deu superar els 28.6 MHz.
- [C] El període de rellotge ha de ser menor que 35ns.
- [D] El circuit no funciona bé perquè té un temps de hold molt baix.

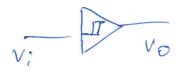
Timin: tpoff + tpof No. + tsu Train = 20 + 10+5 =350 ms Inax = 1 = 28.6 NHZ

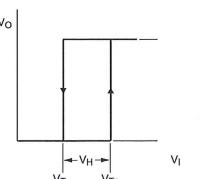


- 3. Indique l'afirmació CORRECTA sobre algunes famílies lògiques:
 - [A] La família pseudo-NMOS és la més emprada en els xips VLSI degut al seu baix consum.
 - [B] La família pseudo-NMOS és una variant de la NMOS que substitueix la resistència RD per un transistor NMOS, amb l'objectiu de reduir l'àrea de silici.
 - [C] La subfamília LSTTL utilitza transistors Schottky per augmentar la velocitat.

[D] La família NMOS presenta consum estàtic quan l'eixida és '1'.

- 4. El circuit amb la corba de transferència de la figura correspon a un:
 - [A] Buffer Trigger-Scmitt
 - [B] Biestable amb histèresi
 - [C] Inversor Trigger-Scmitt
 - [D] Buffer triestate





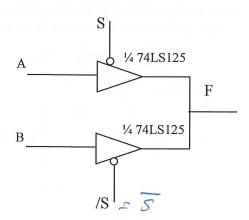
1

Es vol connectar una eixida TTL en col.lector obert amb una entrada d'un circuit lògic CMOS alimentat a +9V. Indique la resposta CORRECTA:

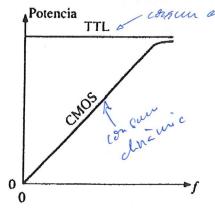
Família A (TTL col.lector obert)			Família B (CMOS +9V)			
V _{OLmax}	OHmax (fuites)	I _{OLmax}	V _{IHmin}	V _{ILmax}	I _{IHmax}	I _{ILmax}
0.4 V	100 μΑ	16 mA	6.3 V	2.7 V	0.1 μΑ	-0.1 μA

- [A] És necessari connectar una resistència de pull-up entre l'eixida i l'alimentació de +9V. El valor de la resistència ha d'estar comprés entre $0.54K\Omega$ i $26.97K\Omega$.
 - [B] Es poden connectar directament.
 - [C] És necessari posar un buffer TTL en l'eixida per compatibilitzar el corrent a nivell baix.
 - [D] És necessari connectar una resistència de pull-up entre l'eixida i l'alimentació de +9V. El valor de la resistència ha d'estar comprés entre $2.1K\Omega$ i $41.4K\Omega$.
- 6. Respecte al circuit de la figura, indique la resposta CORRECTA:
 - [A] No es pot fer la connexió, perquè es pot provocar un conflicte lògic en F.
 - [B] Els buffers són TTL amb eixida triestat, i el circuit funciona com un multiplexor de 2 canals, A i B.
 - [C] Si S = "1". F = A.
 - [D] Els buffers tenen eixida en col.lector obert.

Si S= 1', F= P Si S=0', F= A Es buffels s'activen per mivell baix



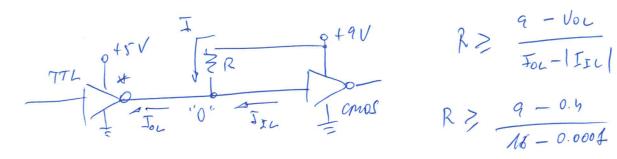
- 7. A partir de la figura adjunta, indique l'afirmació FALSA:
 - [A] La potència estàtica dels circuits digitals CMOS creix amb la fregüència.
 - [B] Els circuits lògics TTL presenten consum estàtic, independent de la fregüència.
 - [C] Els circuits lògics CMOS presenten un consum estàtic menyspreable.
 - [D] El consum dinàmic dels circuits lògics CMOS és directament proporcional a la fregüència.



la potencia estatica de chos
es menyspeable.
La poténcia dhàmica es directament
Ja poténcia dhàmica es directament
zioporcional a la fregüencia.

RESPOSTES:

NOTA:



$$\frac{R}{F_{0L}-|I_{IL}|}$$

TTL
$$\frac{1}{2}$$
 $\frac{1}{2}$ $\frac{1}{2}$

