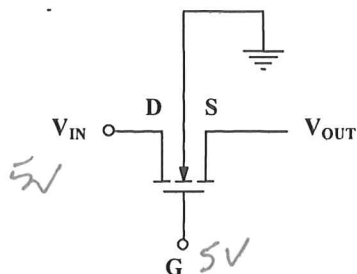


(7 qüestions) (7 punts) . Puntuació test: BÉ +1.0 pts., MAL -0.25 pts, N.C.: 0

1. Siga una porta de transmissió NMOS, que utilitza un transistor amb $|V_T|=1.5V$. Si apliquem 5V a la tensió d'entrada (V_{IN}) i 5V al terminal de porta G. ¿Quin voltatge s'obté a la seva eixida (V_{OUT})?

- [A] 5V
- [B] 1V
- [C] 3.5V
- [D] 2.5V



V_{in} ON V_{out}
 $5V \rightarrow 5V - V_T = 5 - 1.5 = 3.5V$
 la porta de transmissió NMOS
 degrada el "1" una quantitat $= V_T$

2. En relació a les famílies lògiques CMOS, indica quina de les següents afirmacions és **FALSA**:

- [A] El consum dinàmic depèn linealment de la freqüència.
- [B] Les portes BCT (BiCMOS) són compatibles TTL, però estan realitzades només amb transistors MOSFETS.
- [C] La subfamília HCT és CMOS però amb entrades compatibles TTL.
- [D] Els marges de soroll depenen linealment de V_{DD} .

Es un híbrid
 Bi (bipolar)
 CMOS

3. Un determinat processador CMOS té 10^7 transistors dedicats a lògica combinacional/seqüencial, i 10^8 transistors dedicats a la memòria. El factor d'activitat mitjà de la lògica és 0.1, i el de la memòria és 0.01. La capacitat mitjana per transistor és de 1 fF (1 femtofaradi = $10^{-15}F$), l'alimentació és 2V i la freqüència del rellotge és 1000MHz. A la vista d'això, podem afirmar que la potència dinàmica consumida serà, aproximadament:

- [A] No es pot calcular, depèn del nombre de transistors per porta.
- [B] 2W
- [C] 4W
- [D] 8W

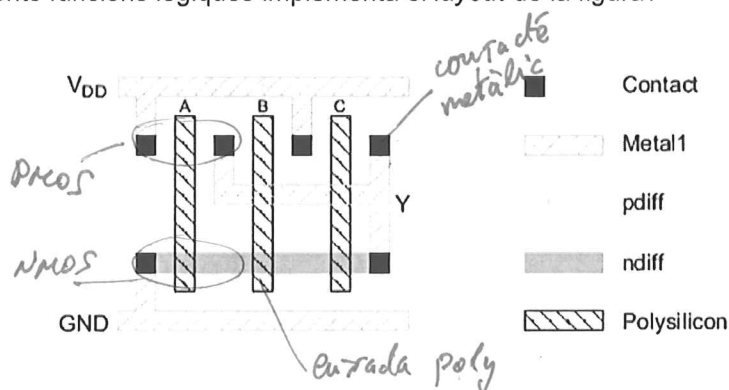
$$P_{logica} = (2)^2 \cdot 0.1 \cdot 10^9 \cdot 10^3 \cdot 10^{-15} = 4W$$

$$P_{mem} = (2)^2 \cdot 0.01 \cdot 10^9 \cdot 10^8 \cdot 10^{-15} = 4W$$

$$P_T = P_{logica} + P_{mem} = 8W$$

4. ¿Quina de les següents funcions lògiques implementa el layout de la figura?

- [A] $Y = A \cdot B \cdot C$
- [B] $Y = A + B + C$
- [C] $Y = A \cdot B \cdot C$
- [D] $Y = A \cdot (B + C)$



3 entrades: A, B, C
 NMOS en sèrie
 PMOS en para l.lel

NAND

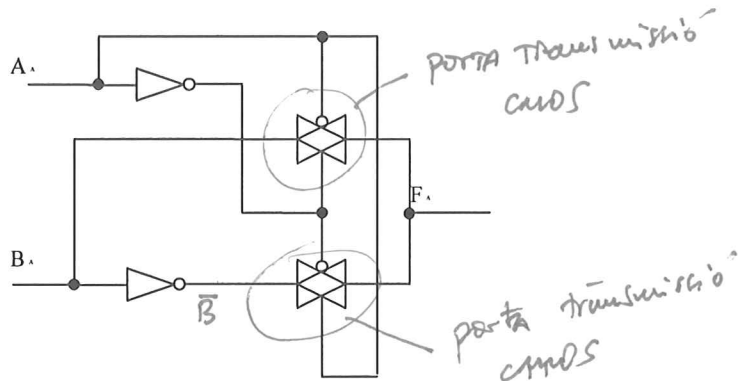
Do-

5. El circuit CMOS de la figura es comporta com:

- [A] Un buffer
 [B] Un inversor amb eixida triestat
 [C] Un multiplexor 2x1 amb canals A i B
 ⇒ [D] Una funció XOR (OR-Exclusiva) de A i B

$$\begin{aligned} A=0 &\rightarrow F=B \\ A=1 &\rightarrow F=\bar{B} \end{aligned} \rightarrow F = \bar{A}B + A\bar{B}$$

$$F = A \oplus B$$



6. Del següent circuit digital CMOS, indique la funció lògica i el tipus d'eixida

- [A] $F = A.(B+C)$, eixida totem-pole
 ⇒ [B] $F = \overline{A.(B+C)}$, eixida totem-pole
 [C] $F = \overline{(B+C)}$, eixida triestat
 [D] $F = B.C + A$, eixida totem-pole

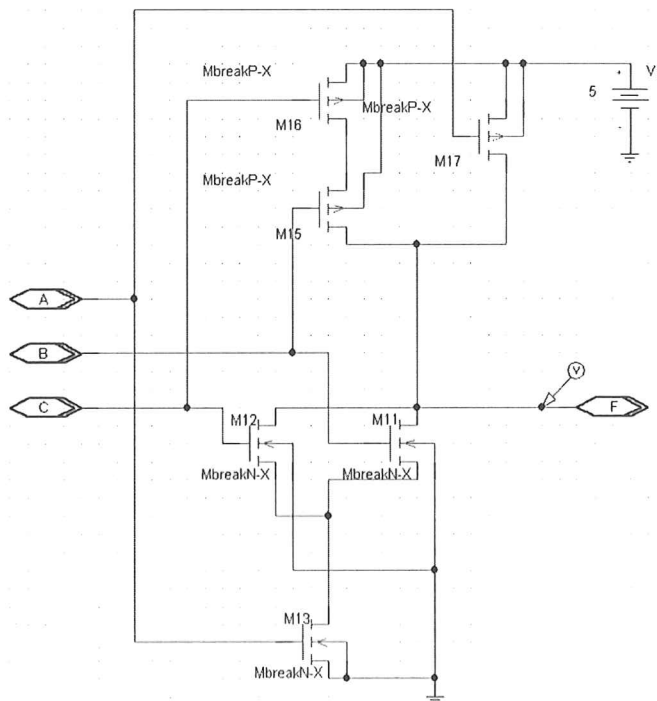
Bloc Nmos:

C i B en paral·lel $\rightarrow (B+C)$

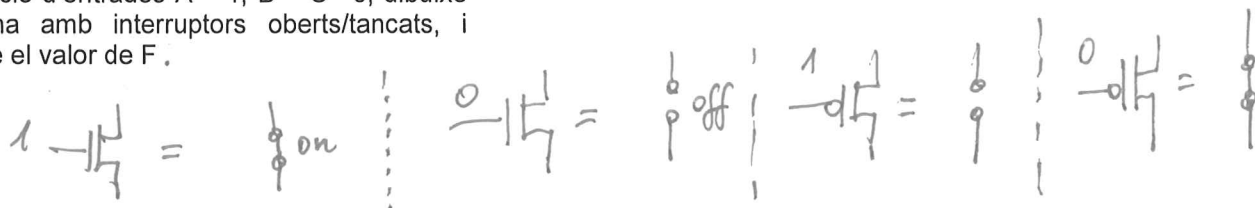
A en sèrie $\rightarrow A.(B+C)$

$G = A.(B+C)$

$F = \bar{G}$ perquè si $G=1$, F queda connectada amb GND



7. Per al circuit de la qüestió 7, i amb la combinació d'entrades $A = 1, B = C = 0$, dibuixe l'esquema amb interruptors oberts/tancats, i justifique el valor de F.



A partir d'això:

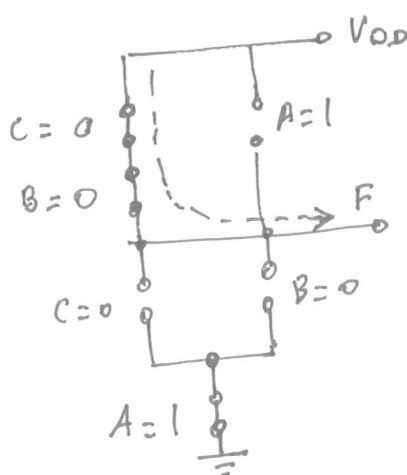
F queda connectada amb VDD

$F = '1'$

Es consistent amb

$$F = \overline{A(B+C)} = \overline{1.(0+0)}$$

$$F = \overline{0} = 1$$



L'eixida és Totem-pole perquè:

- té les parts PMOS i NMOS (drenador obert només té la part NMOS)
- No té senyal addicional d'habilitació EN i EN amb 2 transistors de control NMOS i PMOS