Sintaxis y tipo de las instrucciones

Sintaxis y tipo d	Formato	Descripción		
add rd, rs, rt	R	rd ← rs + rt		
addi rt, rs, inm	ı	rt ← rs + inm, el dato inmediato es de 16 bits y se extiende el signo		
sub rd, rs, rt	R	rd ← rs – rt		
mult rs, rt	R	Multiplica rs por rt dejando los 32 bits de mayor peso en el registro HI y		
,		los 32 bits de menor peso en LO		
div rs, rt	R	Divide rs entre rt dejando el cociente en el registro LO y el resto en el		
·		registro HI		
and rd, rs, rt	R	rd ← rs and rt, la operación lógica se realiza bit a bit		
nor rd, rs, rt	R	rd ← rs nor rt, la operación lógica se realiza bit a bit		
xor rd, rs, rt	R	rd ← rs xor rt, la operación lógica se realiza bit a bit		
or rd, rs, rt	R	rd ← rs or rt, la operación lógica se realiza bit a bit		
andi rt, rs, inm	I	rt← rs and inm, dato inmediato de 16 bits que se extiende con 16 ceros,		
		la operación lógica se realiza bit a bit		
ori rt, rs, inm	I	rt← rs or inm, dato inmediato de 16 bits que se extiende con 16 ceros,		
		la operación lógica se realiza bit a bit		
xori rt, rs, inm	I	rt← rs xor inm, dato inmediato de 16 bits que se extiende con 16 ceros,		
		la operación lógica se realiza bit a bit		
sll rd, rt, desp	R	rd← rt << desp, desplazamiento a izquierdas.		
11		Conforme desplaza se rellena con 0		
srl rd, rt, desp	R	rd ← rt >> desp, desplazamiento a derechas Conforme desplaza se rellena con 0		
Sintaxis	Formato	Descripción		
	I			
lw rt, desp(rs)		rt ← M[desp+rs], carga una palabra (32 bits)		
<pre>lh rt, desp(rs) lb rt, desp(rs)</pre>	1	rt ← M[desp+rs], carga media palabra (16 bits) y extiende el signo		
		rt ← M[desp+rs], carga un byte (8 bits) y extiende el signo		
sw rt, desp(rs)		M[desp+rs] ← rt.		
sh rt, desp(rs)	1	M[desp+rs] ← rt, almacena la parte baja (16 bits) de rt en memoria		
sb rt, desp(rs) lui rt, inm	<u>'</u>	M[desp+rs] ← rt, almacena el byte menos significativo de rt en memoria rt3116 ← inm, rt150 ←0		
Sintaxis	Formato	Descripción		
mfhi rd		rd ← HI		
mflo rd	R R	rd ← LO		
mthi rs	R	HI ← rs		
mtlo rs	R	LO ← rs		
Sintaxis	Formato	Descripción Si (ro c d) entenese ed (1 si no ed (0		
slt rd, rs, rt	R	Si $(rs < rt)$ entonces $rd \leftarrow 1$ si no $rd \leftarrow 0$		
slti rt, rs, inm	 	Si (rs < inm) entonces rt ← 1 si no rt ← 0		
Sintaxis	Formato	Descripción		
beq rs, rt,	1	Si (rs == rt) PC← etiqueta. Si se cumple la condición salta a la		
etiqueta		dirección etiqueta.		
bne rs, rt,	I	Si (rs != rt) PC← etiqueta. Si se cumple la condición salta a la dirección		
etiqueta	Га жаза a t -	etiqueta.		
Sintaxis	Formato	Descripción		
j etiqueta	J	PC← etiqueta, salta a la dirección etiqueta		
jal etiqueta	J	\$31 ← PC+4, PC ← etiqueta, salta a la dirección etiqueta guardándose		
4		previamente la dirección de retorno en \$31		
jr rs	R	PC ← rs, salta a la dirección contenida en el registro rs		

Codificación según el formato

	6 bits		5 bits		5 bits		5 bits		5 bits		6 bits		
R:	C	0	ı	'S	r	t	ı	ď	Numo	desp	F	unción	
-	31	26	25	21	20	16	15	11	10	6	5		0
	6 b	its	5	bits	5	bits			1	6 bits			
l:	C	0		rs		rt			De	sp/Inn	1		
	31	26	25	21	20	16	15						0
	6 b	its					:	26 bits					
J:	C	0						Destino					
	31	26	25										0

Códigos de operación y de función Instrucción CO Instrucción CO

Instrucción	CO
j	0x02
jal	0x03
beq	0x04
bne	0x05
addi	80x0
andi	0x0C
ori	0x0D
xori	0x0E
lui	0x0F
lb	0x20
lh	0x21
lw	0x23
	6 bits

Instrucción	CO	Función
sll	0x00	0x00
srl	0x00	0x02
sra	0x00	0x03
jr	0x00	0x08
mfhi	0x00	0x10
•	6 bits	6 bits

0x28

0x29

0x2B 6 bits

sb

sh

SW

Instrucción	CO	Función
mthi	0x00	0x11
mflo	0x00	0x12
mtlo	0x00	0x13
mult	0x00	0x18
div	0x00	0x1A
add	0x00	0x20
sub	0x00	0x22
and	0x00	0x24
or	0x00	0x25
xor	0x00	0x26
nor	0x00	0x27
slt	0x00	0x2A
•	6 bits	6 bits

Pseudoinstrucciones

Pseudoinstrucción (Sintaxis)	Descripción
li rd, inm	$rd \leftarrow inm_{32 \text{ bits}}$
la rd, etiqueta	rd ← etiqueta _{dirección 32 bits}