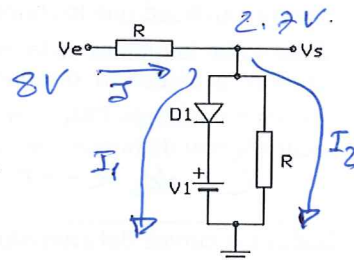


10 Cuestiones de TEORIA (6 puntos) . Puntuación: BIEN:+0.6 puntos. MAL: -0.15 puntos, N.C: 0

1. En el circuito con diodos de la figura, y para los datos que se indican, señale la respuesta **VERDADERA**.  
DATOS:  $V_e = 8V$ ;  $V_1 = 2V$ ; Diodo D1:  $V_f = 0.7V$

- [A]  $V_s = 0V$   
[B]  $V_s = 2V$   
[C]  $V_s = 2.7V$   
[D] La corriente por las dos resistencias es idéntica, ya que forman un divisor resistivo.

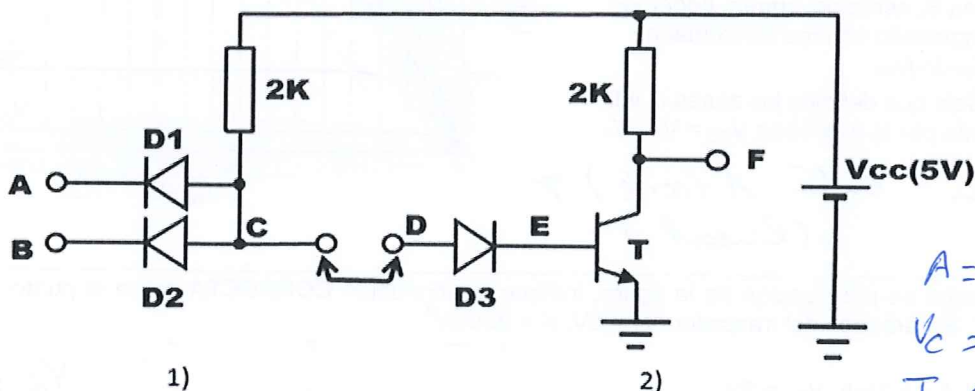


$$I = I_1 + I_2$$

Rama del diodo:  $V_s = V_f + V_R = 2 + 0.7 = 2.7V$

2. En el circuito de la figura hay dos subcircuitos digitales hechos con diodos, transistores y resistencias: el 1), con entradas A y B, y salida C; y el 2), con entrada D, y salida F. Suponiendo que se conecta C y D, señale la respuesta **FALSA**:

DATOS:  $V_f = 0.7V$  (para todos los diodos);  $V_{BEON} = 0.7V$ ,  $V_{CESAT} = 0.2V$  (para el transistor).



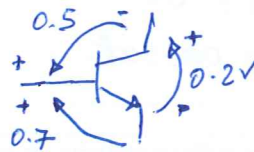
- [A] Cuando las entradas son  $A = B = "1"$  (5V), entonces  $V_C = V_D = 1.4V$ .  
[B] Cuando D1 y/o D2 conduce, entonces no puede conducir ni D3 ni el transistor.  
[C] Cuando  $A = "1"$  y  $B = "0"$ ,  $V_F = 0.2V$ .  
[D] El circuito en conjunto actúa como una puerta NAND de las entradas.

$A = 1, B = 0$   
 $V_C = 0.7V$   
T CORTADO  
 $V_F = 5V$

3. Se tiene un transistor bipolar de silicio NPN en un circuito que se encuentra polarizado en la región de saturación y su corriente de colector es de 25mA. Indique cuál de las siguientes afirmaciones respecto a este transistor es **FALSA**:

DATOS:  $V_{BEON} = 0.7V$ ;  $V_{CESAT} = 0.2V$

- [A] Su corriente de colector es:  $I_C = I_E - I_B$   
[B] Su corriente de colector es:  $I_C < \beta \times I_B$   
[C] Su tensión colector-base es:  $V_{CB} = 0.5V$   
[D] La potencia que disipa el transistor ( $P = I_C \times V_{CE}$ ) tiene un valor de 5mW, aproximadamente.



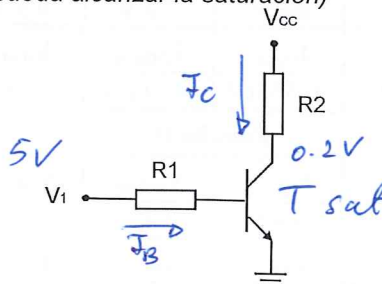
$V_{CE} = V_{CB} + V_{BE}$   
 $V_{CB} = V_{CE} - V_{BE}$   
 $V_{CB} = 0.2 - 0.7 = -0.5V$

$P = I_C \times V_{CE} = 25mA \times 0.2V = 5mW$

4. El circuito de la figura puede ser utilizado como un inversor lógico, con entradas de tensión de 0V y 5V correspondientes al "0" y al "1" lógicos, respectivamente. ¿Cuál será el valor mínimo que deberá tener R2 para que el circuito trabaje correctamente en conmutación? (es decir, que pueda alcanzar la saturación)

- [A]  $R_{2MIN} = 0.5k\Omega$   
[B]  $R_{2MIN} = 1k\Omega$   
[C]  $R_{2MIN} = 2k\Omega$   
[D]  $R_{2MIN} = 3k\Omega$

Datos:  
 $\beta = 100$   
 $R_1 = 270k\Omega$   
 $V_{CC} = 5V$   
 $V_{BEON} = 0.7, V_{CESAT} = 0.2V$



$V_i = 0V \rightarrow T \text{ corte} \rightarrow V_{CE} = 5V$

$V_i = 5V \rightarrow T \text{ sat} \rightarrow V_{CE} = 0.2V$

$I_B = \frac{5 - 0.7}{270} \approx 0.016mA \rightarrow \text{en el límite con saturación,}$   
 $\beta I_B = I_{CSAT} \rightarrow 100 \approx \frac{5 - 0.2}{R_2} \rightarrow R_2 = 3k\Omega$   
para  $R_2 \geq 3k\Omega \rightarrow \text{sat}$

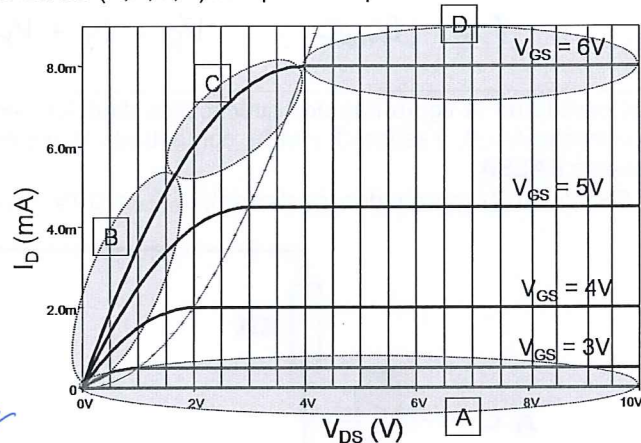
5. Acerca del transistor MOSFET, señale la respuesta FALSA.

- [A] En la zona óhmica, la corriente varía cuadráticamente en función de  $V_{GS}$   $I_{DS} \approx 2K(V_{GS}-V_T)V_{DS}$
- [B] Los transistores MOSFET de canal N son más rápidos en la conmutación debido a que los electrones tienen mayor movilidad que los huecos.
- [C] Para evitar la ruptura de la capa thinox del transistor, se suele utilizar un circuito recortador a dos niveles en el terminal de puerta, diseñado con diodos.
- [D] En los transistores PMOS, a partir de un determinado potencial negativo en  $V_{GS}$  se forma el canal por acumulación de huecos, lo que permite la conducción cuando  $V_{DS} < 0$ .

$$V_{GS} < -V_T$$

6. Dadas las curvas del transistor MOSFET con las zonas (A,B,C,D) indique la respuesta FALSA.

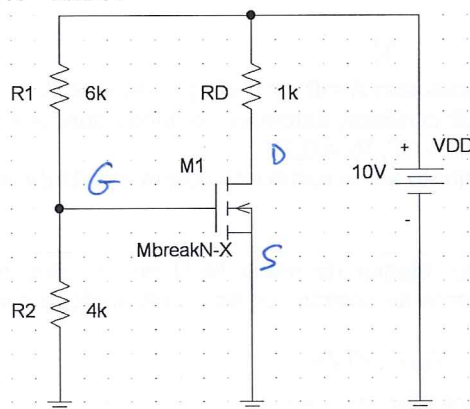
- [A] En conmutación, el transistor funcionaría alternativamente entre las zonas A y D
- [B] En la zona B, el transistor se comporta como una resistencia variable en función de  $V_{GS}$ .
- [C] En la zona B, cerca del origen, podemos usar la expresión óhmica aproximada:  
 $I_{DS} \approx 2K(V_{GS} - V_T)V_{DS}$
- [D] La parábola que delimita las zonas C y D viene dada por la expresión  $V_{DS} = V_{GS} - V_T$



Commutación: entre A (corte) y B (lineal)

7. En el circuito de polarización de la figura, indique la afirmación CORRECTA sobre el punto Q del transistor MOSFET. Parámetros del transistor:  $V_T = 2V$ ,  $K = 2mA/V^2$

- [A]  $V_{GS} = 6V$ ,  $I_{DS} = 8mA$ ,  $V_{DS} = 2V$
- [B] El transistor está cortado, pues la corriente de puerta es 0.
- [C]  $V_{GS} = 4V$ ,  $I_{DS} = 9mA$ ,  $V_{DS} = 1V$
- [D]  $V_{GS} = 4V$ ,  $I_{DS} = 8mA$ ,  $V_{DS} = 2V$



$$V_G = \frac{10 \times 4}{6+4} = 4V$$

$$V_{GS} = 4V > V_T$$

Segunamos saturación

$$I_{DS} = K(V_{GS} - V_T)^2$$

$$I_{DS} = 2(4 - 2)^2 = 8mA$$

$$V_{DS} = V_{DD} - I_{DS} R_D$$

$$V_{DS} = 10 - (8 \times 1) = 2V$$

$$V_{DS} > V_{GS} - V_T \rightarrow OK, \text{ Sat.}$$

8. En las tablas adjuntas se indican algunas de las características eléctricas de dos familias lógicas genéricas A y B. A partir de ellas, indique la respuesta CORRECTA (la notación  $X \rightarrow Y$  indica salida X conectada a entrada Y):

Familia A			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.7 V	0.5 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
20 $\mu A$	-0.36 mA	-400 $\mu A$	8 mA
Familia B			
$V_{IHmin}$	$V_{ILmax}$	$V_{OHmin}$	$V_{OLmax}$
2 V	0.8 V	2.4 V	0.4 V
$I_{IHmax}$	$I_{ILmax}$	$I_{OHmax}$	$I_{OLmax}$
40 $\mu A$	-1.6 mA	-400 $\mu A$	16 mA

[A] El margen de ruido  $A \rightarrow B$  es de 0.7 V.  $\rightarrow 0.3V$

[B] El fan-out  $A \rightarrow B$  es de 20.  $\rightarrow 5$

[C] El fan-out  $B \rightarrow A$  es de 44.  $\rightarrow 20$

[D] El margen de ruido  $B \rightarrow A$  es de 0.4V.

$$NM_{B \rightarrow A} \begin{cases} NM_L = V_{ILmax_A} - V_{OLmax_B} = 0.8 - 0.4 = 0.4V \\ NM_H = V_{OHmin_B} - V_{IHmin_A} = 2.4 - 2 = 0.4V \end{cases}$$

$$NM_{B \rightarrow A} = \min(NM_L, NM_H) = 0.4V$$



9. Queremos conectar una salida TTL de colector abierto con una entrada CMOS alimentada a 12 V. Indique la respuesta correcta:

Familia A (TTL colector abierto)		
$V_{OLmax}$	$I_{OHmax}$ (fugas)	$I_{OLmax}$
0.4 V	100 $\mu A$	24 mA

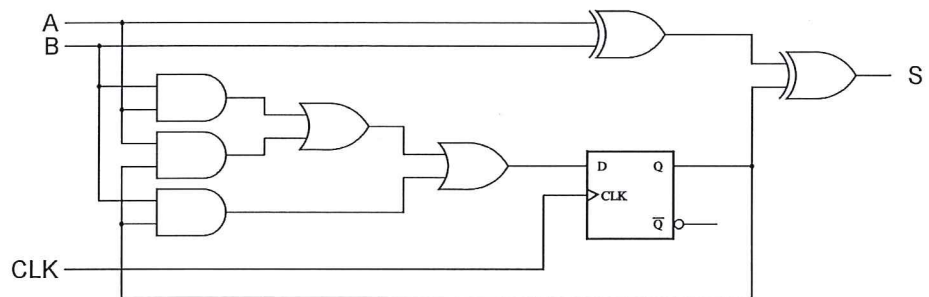
Familia B (CMOS +12V)			
$V_{IHmin}$	$V_{ILmax}$	$I_{IHmax}$	$I_{ILmax}$
8.4 V	3.6 V	10 pA	-10 pA

- [A] Tenemos que añadir una resistencia de pull-up conectada entre la salida y 12 V.  
 [B] La conexión puede ser directa.  
 [C] Se necesita un buffer TTL para poder suministrar la corriente necesaria en las entradas CMOS.  
 [D] Tenemos que añadir una resistencia de pull-up conectada entre la salida y 5 V.

10. Dado el siguiente circuito secuencial síncrono, diseñado con puertas y un biestable D, señale la afirmación **CORRECTA** sobre la **frecuencia máxima** de funcionamiento:

Parámetros temporales: Biestables: (Set up:  $t_{su} = 5$  ns, Hold:  $t_h = 2$  ns,  $t_{pHL} = 20$  ns,  $t_{pLH} = 18$  ns), Puertas: ( $t_{pHL} = 10$  ns,  $t_{pLH} = 8$  ns).

- [A] 22 Mhz  
 [B] 55 Mhz  
 [C] 40 Mhz  
 [D] 18 Mhz



$$T_{min} = t_{p\text{biestable}} + t_{p\text{combinacional}} + t_{su}$$

$$t_{p\text{biestable}} = \max(t_{pHL}, t_{pLH}) = 20 \text{ ns}$$

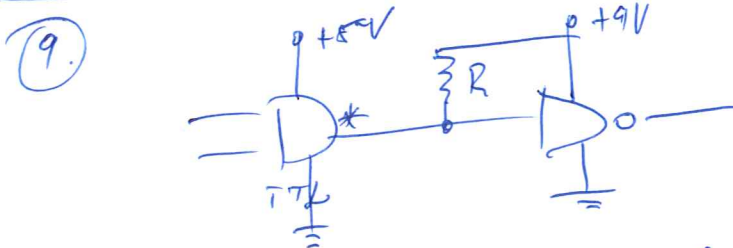
$$t_{p\text{combinacional}} = 3 \times t_{p\text{puerta}} = 3 \times 10 \text{ ns} = 30 \text{ ns}$$

$$t_{p\text{puerta}} = \max(t_{pHL}, t_{pLH}) = 10 \text{ ns}$$

$$t_{su} = 5 \text{ ns}$$

$$T_{min} = 20 + 30 + 5 = 55 \text{ ns}$$

$$f_{max} = 1/T_{min} = \frac{1}{55 \times 10^{-9}} = \frac{10^3 \times 10^6}{55} \approx 18 \text{ MHz}$$



Hay que adaptar los "1"

$$V_{OH} \geq V_{IHmin} \text{ (CMOS)}$$

Como la salida TTL ya es colector abierto, no hace falta poner un buffer, basta con la R

(PÁGINA INTENCIONADAMENTE EN BLANCO)

Apellidos:

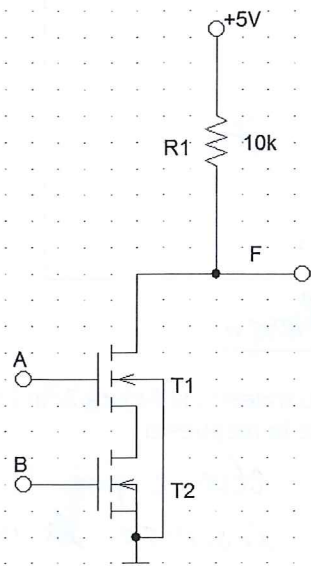
Soluciones

Nombre:

## PROBLEMA (4 PUNTOS)

El circuito digital de la Figura 1, diseñado con transistores MOSFET, tiene dos entradas (A, B) y una salida (F).

**Nota:** En zona óhmica (lineal) utilice la expresión aproximada  $R_{ON} \approx 1/(2K(V_{GS} - V_T))$



Parámetros transistores:

$$V_T = 1 \text{ V}$$

$$K = 1 \text{ mA/V}^2$$

[A] (0.5 Puntos) Rellene la siguiente tabla de verdad e indique la expresión lógica de F en función de las entradas A y B.

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

$$F(A, B) = \overline{A \cdot B} \quad \text{Nand}$$

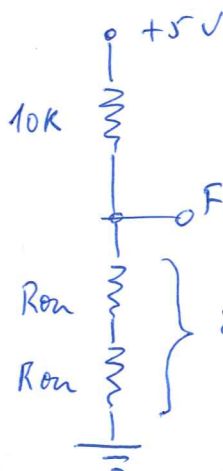
Figura 1

[B] (1.5 Puntos) Suponga que  $V_A = V_B = 5\text{V}$  ("1" lógico).

**Nota:** como el circuito es digital, los transistores funcionan en conmutación, entre corte y zona lineal ( $R_{on}$ ).

- Dibuje el circuito eléctrico equivalente (sustituya cada transistor por  $R_{on}$  o un interruptor abierto) y realice los cálculos necesarios para completar la tabla siguiente. Considere la misma  $R_{on}$  para los dos transistores.

$$R_{on} \approx \frac{1}{2 \times 1 \times (5 - 1)} = 0.125 \text{ k}\Omega$$



$$V_F = \frac{5 \times 2R_{on}}{10 + 2R_{on}} = \frac{1.25}{10 + 0.25} \approx 0.12 \text{ V}$$

Consumo estático:  $P = V_D \times I$

$$I = \frac{5}{10 + 2R_{on}} = 0.49 \text{ mA}$$

$$P = 5 \times 0.49 = 2.45 \text{ mW}$$

Comprobación zona lineal:  $V_{DS} \approx V_F/2 = 0.06 \text{ V}$   
 $V_{DS} \ll V_{GS} - V_T \rightarrow 0.06 \ll 5 - 1 \rightarrow \text{cerca del origen}$

- Complete la siguiente tabla sobre el funcionamiento del circuito.

$R_{on}$ (k $\Omega$ )	Zona T1	Zona T2	$V_F$ (Volt)	Consumo estático (mW)
0.125	lineal	lineal	0.12	2.45

[C] (1.2 Puntos) Suponga que se modifica el circuito del apartado A) como se muestra en la Figura 2.

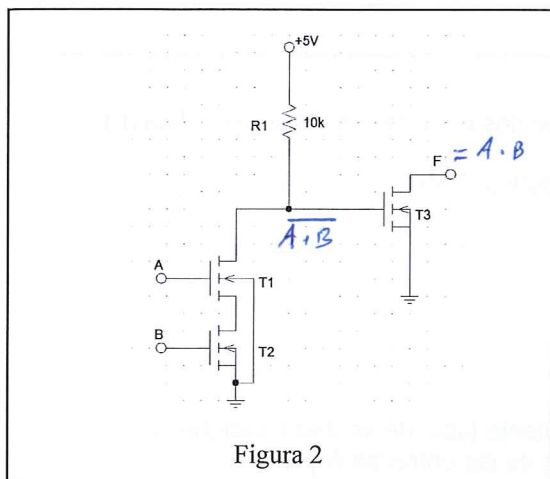


Figura 2

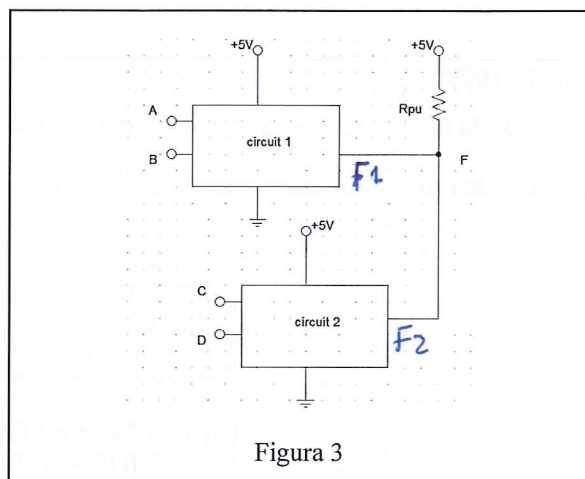


Figura 3

C.1) (0.2 Puntos) Indique el tipo de salida del circuito: Drenador abierto

C.2) (0.5 Puntos) Suponga que se conectan 2 circuitos como el anterior, tal y como muestra la Figura 3. Indique la expresión lógica de F en función de las entradas (A, B, C, D). Justifique brevemente la respuesta.

$F = \text{ano-cableada de las salidas}$  observe que T3  
 $F = F_1 \cdot F_2 = \overline{(A \cdot B)} \cdot \overline{(C \cdot D)} = (A \cdot B) \cdot (C \cdot D)$  invierte la Nand

$F(A, B, C, D) = \underline{A \cdot B \cdot C \cdot D}$

C.3) (0.5 Puntos) Calcule el rango de  $R_{pu}$  ( $R_{pu_{min}} \leq R_{pu} \leq R_{pu_{max}}$ ). Utilice los siguientes parámetros del fabricante:

$V_{OL_{max}} = 0.5V$ ,  $V_{OH_{min}} = 4.5V$ ,  $I_{OL_{max}} = 24mA$ ,  $I_{OH_{max}} (\text{fugas}) = 100\mu A$

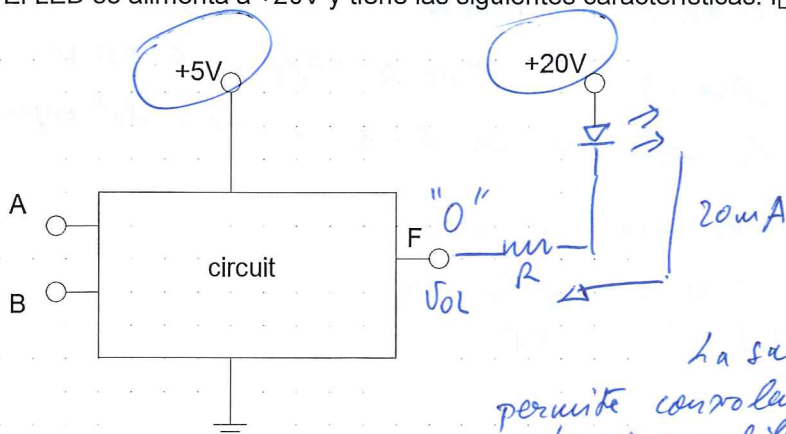
$$\frac{5 - V_{OL_{max}}}{I_{OL_{max}}} \leq R_{pu} \leq \frac{5 - V_{OH_{min}}}{2 \times I_{OH_{max}}}$$

$$\frac{5 - 0.5}{24} \leq R_{pu} \leq \frac{5 - 4.5}{0.2}$$

$$\underline{0.19k} \leq R_{pu} \leq \underline{2.5k}$$

[D] (0.8 Puntos) Se desea controlar el encendido de un LED con el circuito digital de la Figura 2. Complete el esquema de la figura adjunta y calcule los elementos externos necesarios.

El LED se alimenta a +20V y tiene las siguientes características:  $I_{LED} = 20mA$ ;  $V_{LED} = 2V$ .



Se cumple que  $I_{LED} \leq I_{OL_{max}}$

$$R = \frac{20 - V_{LED} - V_{OL_{max}}}{I_{LED}}$$

$$R = \frac{20 - 2 - 0.5}{20} = 0.875k$$

La salida en drenador abierto permite controlar dispositivos alimentados a tensiones diferentes a los del circuito digital



UNIVERSITAT  
POLITÈCNICA  
DE VALÈNCIA

A



DNI

0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1
2	2	2	2	2	2	2	2
3	3	3	3	3	3	3	3
4	4	4	4	4	4	4	4
5	5	5	5	5	5	5	5
6	6	6	6	6	6	6	6
7	7	7	7	7	7	7	7
8	8	8	8	8	8	8	8
9	9	9	9	9	9	9	9

ETSINF – Tco

Examen Primer parcial – 25/04/2016

Apellidos

*Soluciones*

Nombre

Marque así

Así NO marque



NO BORRAR, corregir con Typex

1	a	b	c	d
2	a	b	c	d
3	a	b	c	d
4	a	b	c	d
5	a	b	c	d
6	a	b	c	d
7	a	b	c	d
8	a	b	c	d
9	a	b	c	d
10	a	b	c	d







UNIVERSITAT  
POLITÈCNICA  
DE VALÈNCIA

B



DNI

0	0	0	0	0	0	0	0
1	1	1	1	1	1	1	1
2	2	2	2	2	2	2	2
3	3	3	3	3	3	3	3
4	4	4	4	4	4	4	4
5	5	5	5	5	5	5	5
6	6	6	6	6	6	6	6
7	7	7	7	7	7	7	7
8	8	8	8	8	8	8	8
9	9	9	9	9	9	9	9

ETSINF – Tco

Examen Primer parcial – 25/04/2016

Apellidos

*Soluciones*

Nombre

Marque así

Así NO marque



NO BORRAR, corregir con Typex

1	a	b	c	d
2	a	b	c	d
3	a	b	c	d
4	a	b	c	d
5	a	b	c	d
6	a	b	c	d
7	a	b	c	d
8	a	b	c	d
9	a	b	c	d
10	a	b	c	d

