
29 de Maig de 2014

1. Disenye la funció $F = AB + CD$, en lògica CMOS complementària, a nivell de transistor. Justifique el disseny. **(2Punts)**

2. Faça el disseny d'un latch D CMOS basat en portes de transmissió i els elements necessaris. Dibuixe el circuit a nivell de transistor. Explique el funcionament. **(2Punts)**

29 de Maig de 2014

3. Un determinat xip de computador conté 100.000 portes, que tenen una dissipació de potència estàtica igual a zero. En el pitjor cas, l'eixida de cada porta oscil·la a 500MHz. La dissipació de potència dinàmica total permesa per al xip és de 10W. La tensió d'alimentació és $V_{DD}=5V$. Determinar la capacitat de càrrega C_L mitjana de les portes. **(2Punts)**

4. En relació amb la família lògica CMOS, assenyal·le com a Vertadera (V) o Falsa (F) les següents afirmacions: **(2Punts)**

- A) El consum dinàmic és independent de la tensió d'alimentació.
- B) La subfamília ACMOS és més lenta que la família CMOS estàndard.
- C) El producte (consum x retard) és pitjor que el de les subfamílies LSTTL i ALSTTL, degut al major retard de propagació.
- D) Per a una tensió d'alimentació $V_{DD} = 5V$, els límits dels nivells lògics en CMOS estàndard venen definits per els següents valors: $V_{IH}(\min) = 3.5V$, $V_{IL}(\max) = 1.5V$.
- E) En un inversor CMOS la transició entre els dos nivells lògics és menys ideal que per a l'inversor NMOS.
- F) En un inversor CMOS la dissipació de potència estàtica en qualsevol dels dos nivells lògics, és nominalment zero.
- G) La dissipació de potència dinàmica disminueix al augmentar la freqüència de commutació.
- H) La tensió d'alimentació no pot sobrepassar els 10V.

5. A partir del *layout* de la figura, identifica la funció implementada per la cel·la estàndard. **(2Punts)**

