

Cognoms:

Solutions

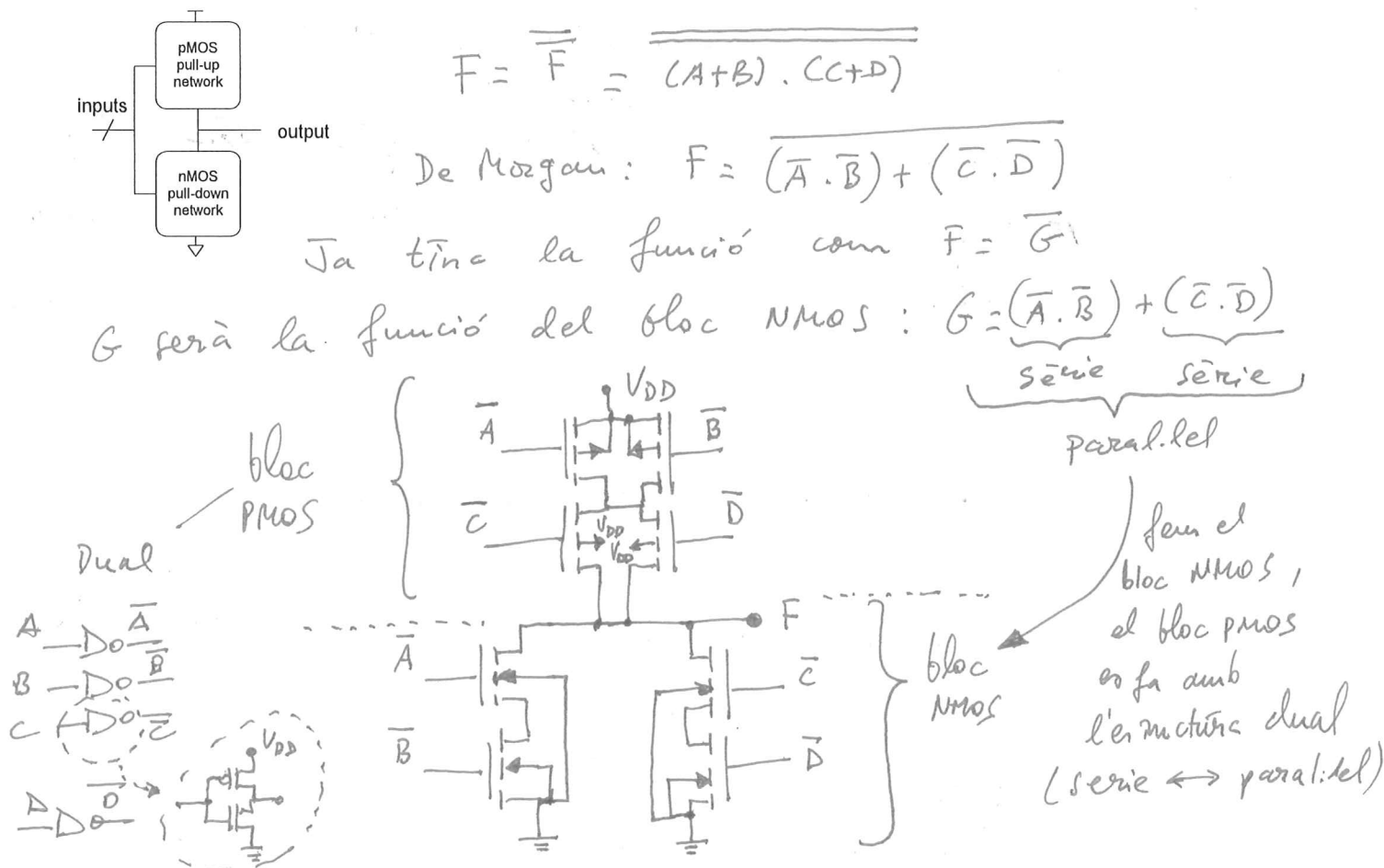
Nom:

PROBLEMA

Es pretén dissenyar la funció $F = (A + B) \cdot (C + D)$ en lògica CMOS complementària.

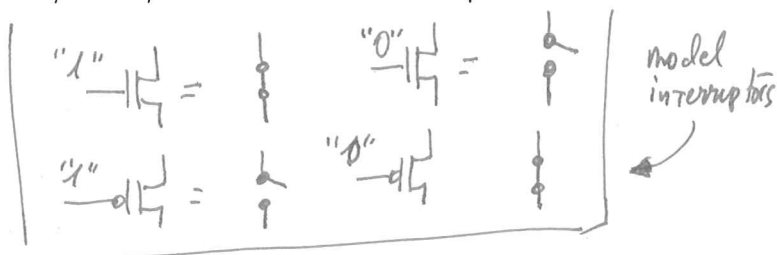
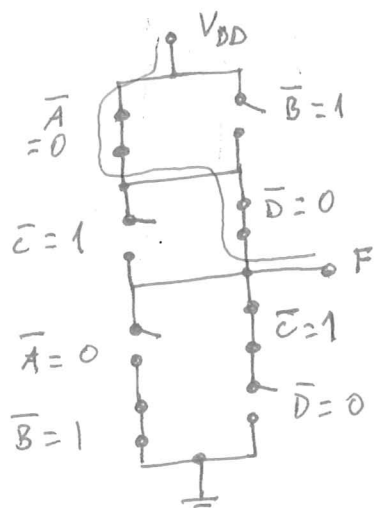
A) Dibuixi un esquema amb transistors. Justifiqui el disseny. [4P]

Nota: utilitze el símbol detallat dels transistors, on es mostra el substrat.



B) Donada la combinació d'entrades: $A = "1"$, $B = C = "0"$, $D = "1"$, substitueixi els transistors pel model d'interruptors oberts o tancats. [2P]

- * Dibuixi l'esquema amb interruptors
- * Justifiqui el valor de l'eixida F



Hi ha un camí de connexió entre F i V_{DD} . Aleshores, $F = "1"$
El bloc NMOS està obert.

Comprovació: $F = (A+B) \cdot (C+D) = (1+0) \cdot (0+1) = 1 \cdot 1 = 1 \rightarrow OK$

- C) Supose que el circuit funciona amb $V_{DD} = 1.2V$ i $f_{clock} = 1GHz$, i que el factor d'activitat mitjà és $\alpha = 0.5$. A més la capacitat mitjana per transistor és $C_L = 10 \text{ fF}$ ($1\text{fF} = 10^{-15}\text{F}$). Calcule la **potència dinàmica** aproximada del circuit, en mW. Incloga en el còmput els transistors dels inversors necessaris per generar les variables negades. [2P]

Nombre de transistors $N_T = 8 + \underbrace{4 \times 2}_{4 \text{ inversors}} = 14$

$$C_L = 10 \times 10 \text{ fF} = 100 \text{ fF}$$

$$C_L = 10 \times 10 \text{ fF} = 100 \text{ fF}$$

$$P_d = (V_{DD})^2 f \cdot C_L = (1.2)^2 \cdot \underbrace{10^9}_{1 \text{ GHz}} \cdot \underbrace{0.5}_2 \cdot \frac{100 \times 10^{-15}}{C_L} \quad \begin{matrix} -6 \\ -15 \end{matrix}$$

$$P_d = 1.44 \times 0.5 \times 160 \times 10^{-6} = 115.2 \times 10^{-6} \text{ W} = 115.2 \times 10^{-3} \text{ mW}$$

\uparrow
watts

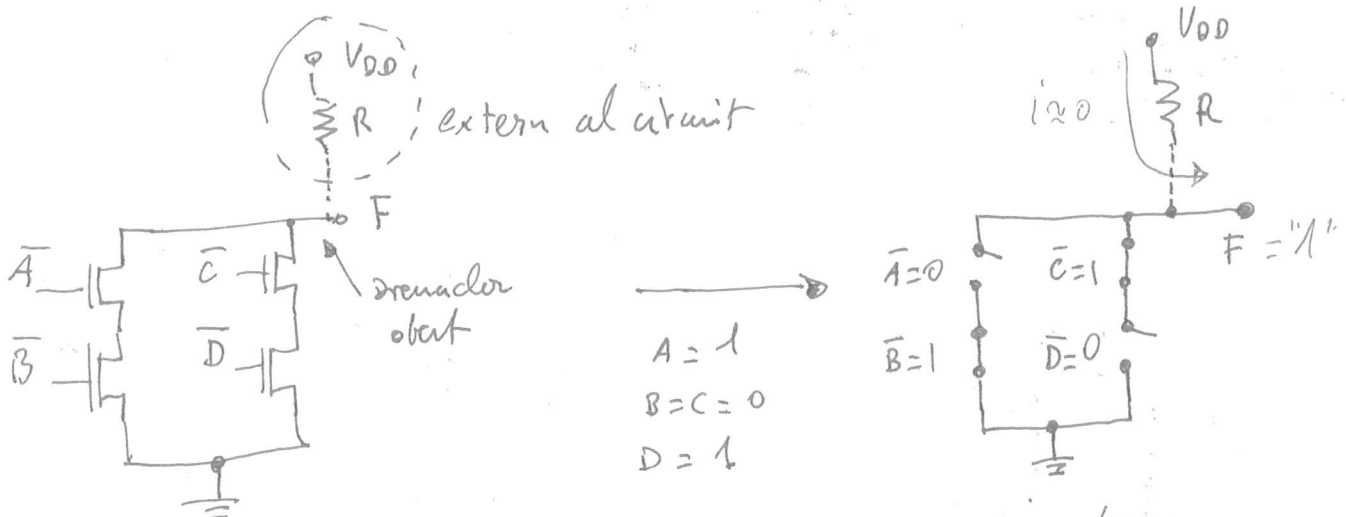
\uparrow
milliwatts

$$= 115.2 \mu\text{W}$$

\uparrow
micro-watts

- D) Modifique el disseny de l'apartat A) per dotar al circuit d'eixida **drenador obert**. [2P]
- * Dibuixi el nou esquema amb transistors, i afegisca els elements externs necessaris.
 - * Per a la combinació d'entrades $A = "1"$, $B = C = "0"$, $D = "1"$, justifique el valor de l'eixida.

Basta suprimir la part PMOS i afegir la
Resistència de pull-up externa,
utilitzant símbols simplificats per als transistors
(per simplificar el dibuix):



gràcies a R es pot posar el "1" a l'eixida