

## Arquitectura e Ingeniería de Computadores Presentación

J. Flich, P. López, V. Lorente,  
A. Pérez, S. Petit, J.C. Ruiz, S. Sáez, J. Sahuquillo

Departamento de Informática de Sistemas y Computadores  
Universitat Politècnica de València

## Objetivos

- Entender el concepto de arquitectura de computadores. Identificar los diversos parámetros que influyen sobre las prestaciones de una arquitectura y las decisiones de compromiso asociadas con su diseño.
- Enumerar los aspectos principales que condicionan el diseño del juego de instrucciones de un computador.
- Entender la razón de ser de los juegos de instrucciones vectoriales. Entender el comportamiento y uso de las instrucciones vectoriales en los computadores actuales.

## Objetivos (cont.)

- Revisar el concepto de segmentación. Estudiar los beneficios y problemas originados al segmentar la unidad de instrucción. Comprender las técnicas aplicadas para abordar estos problemas.
- Entender como la segmentación se aplica a la unidad de instrucción. Comprender las técnicas y decisiones de compromiso asociadas con la gestión estática y dinámica de instrucciones. Entender el concepto de procesador superescalar.
- Comprender las técnicas usuales de diseño de subsistemas de memoria de altas prestaciones y los compromisos a tener en cuenta.

## Programa de teoría

### UT 1 Introducción a la Arquitectura de Computadores

- 1 Concepto de Arquitectura de Computadores
- 2 Análisis de prestaciones
- 3 Diseño del juego de instrucciones

### UT 2 Computadores segmentados

- 1 Unidad de instrucción segmentada
- 2 Unidades multiciclo y gestión estática de instrucciones
- 3 Predicción dinámica de saltos
- 4 Gestión dinámica de instrucciones y especulación
- 5 Lanzamiento múltiple de instrucciones

### UT 3 Subsistema de memoria

- 1 Prestaciones del subsistema de memoria
- 2 Mejora de las prestaciones de las memorias cache
- 3 Mejora de las prestaciones de la Memoria Principal

## Programa de prácticas

- 1 P1: Análisis de prestaciones
- 2 P2: Unidad de instrucción segmentada (I)
- 3 P3: Unidad de instrucción segmentada (II) - 2 sesiones
- 4 P4: Planificación estática de instrucciones
- 5 P5: Algoritmo de Tomasulo (Issue y Writeback) - 2 sesiones
- 6 P6: Algoritmo de Tomasulo (Ejecución de programas)
- 7 P7: Memoria cache

## Criterios de evaluación

- (10 %) 4 pruebas objetivas de seguimiento donde se trabajarán preguntas de teoría y ejercicios.
  - No se requiere nota mínima.
  - La nota obtenida quita peso a los exámenes parciales.
  - Las pruebas se realizarán por el sistema PoliformaT (exámenes) de forma no presencial.
  - Pruebas repartidas uniformemente en el cuatrimestre
- (70 %) 2 exámenes parciales.
  - Ambos parciales son recuperables y no se requieren notas mínimas.
  - El peso puede aumentar hasta el 80 % en función de la nota obtenida en las pruebas objetivas de seguimiento.
  - Los exámenes se realizarán de forma presencial (fecha a determinar)

## Criterios de evaluación (cont.)

- (20 %) 1 examen de prácticas.
  - El examen de prácticas es recuperable y no se requiere nota mínima.
  - La asistencia a las sesiones de prácticas es obligatoria y se deberá cumplir con al menos la asistencia a un 80 % (7 de 9 sesiones) de las prácticas para poder realizar el examen de las mismas.
  - Se convalida con un 5 la nota de prácticas del curso anterior si ésta fue mayor o igual que 5.
  - El examen de prácticas se dedica a evaluar el aprendizaje de las actividades realizadas en las prácticas, planteando preguntas, ejercicios, casos, ... relacionados con estas.
  - El examen se realizará de forma presencial (fecha a determinar).

## Criterios de evaluación (cont.)

- Los dos exámenes parciales y el examen de prácticas tienen dos convocatorias (A y B)
  - Se conserva la nota máxima de las dos convocatorias en cada caso.
  - El alumno puede recuperar toda la nota de la asignatura.
- Los alumnos con dispensa serán evaluados con los mencionados exámenes de teoría y prácticas, sin el requisito de asistencia mínima.



## Planificación

		Prácticas					Prueba seguimiento
		lunes	martes	miércoles	jueves	viernes	
06 sept	10 sept						UT1
13 sept	17 sept						
20 sept	24 sept						
27 sept	01 oct						
04 oct	08 oct	P1	P1	P1	P1	P1	
11 oct	15 oct	P2		P2	P2	P2	UT2a
18 oct	22 oct	P3a	P2	P3a	P3a	P3a	
25 oct	29 oct	P3b	P3a	P3b	P3b	P3b	
01 nov	05 nov					Lunes	
08 nov	12 nov		P3b	P4	P4	P4	
15 nov	19 nov	P4	P4	P5a	P5a	P5a	UT2b
22 nov	26 nov	P5a	P5a	P5b	P5b	P5b	
29 nov	03 dic	P5b	P5b	P6	P6	P6	
06 dic	10 dic		P6		P7	P7	
13 dic	17 dic	P6	P7	P7	RECUP	RECUP	
20 dic	24 dic	P7	RECUP	RECUP			UT3 (aprox)
27 dic	31 dic						
03 ene	07 ene						
10 ene	14 ene						
17 ene	21 ene						
24 ene	28 ene						
Festivo	Exámenes						

Todas las prácticas son obligatorias (podrán aparecer en el examen de prácticas)

Asistencia mínima para poder realizar el examen de prácticas: 7 sesiones

El grupo L1-3F acudirá a otras sesiones de la semana en la semana de recuperación (16-dic al 22-dic)

Las prácticas P3 y P5 se realizarán en dos sesiones (a y b)

## Bibliografía



John L. Hennessy and David A. Patterson.  
*Computer Architecture, Sixth Edition: A Quantitative Approach.*  
Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 6  
edition, 2018.



John L. Hennessy and David A. Patterson.  
*Computer Architecture, Fifth Edition: A Quantitative Approach.*  
Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 5  
edition, 2012.



M. Beltrán and A. Guzmán.  
*Diseño y evaluación de arquitectura de computadoras.*  
Pearson Educación, 2010.

## Bibliografía (cont.)



**J.L. Baer.**

*Microprocessor Architecture: From Simple Pipelines to Chip Multiprocessors.*

Cambridge University Press, 2009.



**J. Ortega, M. Anguita, and A. Prieto.**

*Arquitectura de computadores.*

Thomson, 2005.



**J.P. Shen.**

*Modern Processor Design: Fundamentals of Superscalar Processors.*

McGraw-Hill Series in Electrical and Computer Engineering.  
McGraw-Hill, 2004.

## Bibliografía (cont.)

 **David A. Patterson and John L. Hennessy.**

*Computer Organization and Design, Fourth Edition: The Hardware/Software Interface (The Morgan Kaufmann Series in Computer Architecture and Design).*

Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 4th edition, 2008.