

**计算机组成原理第六次作业**

第七部分 流水线处理器设计

北京航空航天大学

计算机学院

陈麒先

16061160

二○一七年十一月

**郑重声明**

**关于诚实守信公约：**

**以下题目标号前注明\*号表示本题参考了互联网资料，题目标号为红色表示本题是与同学研究后的结论，其余未注明题目均为翻阅课件、课堂笔记和教材后独立思考的结果。特此声明。**

**16061160**

**陈麒先**

**原创性声明**

**作业中出现的公式、图片、代码段和图片的文字注释信息，均为作者原创。抄袭行为在任何情况下都被严格禁止(COPY is strictly prohibited under any circumstances)！转载或引用须征得作者本人同意，并注明出处！**

**16061160**

**陈麒先**



**作业题目内容**

第一题：

答：**情况a**

1.流水线：T = 500 ps

单周期：T = 300 + 400 + 350 + 500 + 100 = 1650 ps

2.由于lw在支持指令集中延迟最长，其数据通路为关键路径，其延迟即为时钟周期。

流水线：T = 500 ps

单周期：T = 300 + 400 + 350 + 500 + 100 = 1650 ps

3.选择关键的 M 级进行划分，划分后 M 级延迟为 250 ps，不再关键，时钟周期缩 短为400 ps。

4.由于流水线每级均需要占用一个时钟周期，故利用率可直接采用用到该级的百 分比进行计算。

利用率 = 15% + 10% = 25%

5.与4 原理相同。

利用率 = 50% + 15% = 65%

**情况b**

1.流水线：T = 200 ps

单周期：T = 200 + 150 + 120 + 190 + 140 = 800 ps

2.流水线：T = 200 ps

单周期：T = 200 + 150 + 120 + 190 + 140 = 800 ps

3.选择关键的 F 级进行划分，划分后 F 级延迟为 100 ps，不再关键，时钟周期缩 短为190 ps。

4.利用率 = 15% + 30% = 45%

5.利用率 = 30% + 30% = 60%

第二题：

答：**情况a**

1. add和sw指令的$6寄存器存在数据相关，lw和sw指令的$1寄存器存在数据相 关。

2.lw和sw、add和sw指令存在数据冒险（Data Hazard）。需要在add和sw之间插 入两个nop暂停流水线，以保证lw的新$1值和add的新 $6值已经写回GPR。

3.有转发的情况下，无需暂停流水线以消除冒险，即无需插入nop。

4.这里的冲突有两处，lw和sw的冲突需要DM到ALU的转发，add和sw的冲突需要 ALU到ALU的转发。故需要充分的转发。

无转发的情况：（7+2） \* 300 = 2700 ps (周期数：5+n-1)n为指令数。

充分的转发 ：7 \* 400 = 2800 ps

加速比 ： 2700 / 2800 = 0.96 (加速比的计算：时间小比大)

（加速比：就是时间的比率）

5.在lw和 add之间加入nop以消除冒险。

6.仅有ALU内部转发：4 \* 360 = 1440 ps

加速比 ： （1500 – 1440）/ 1500 = 4%

**情况b:**

1.lw和sw指令的$5寄存器数据相关，lw取出的值需更新给$5寄存器，而$5的值 要同时作为sw指令的基地址和存入数据被使用；lw和add的$5寄存器数据相关， lw取出的值需更新给$5寄存器，而$5的值要被add作为操作数进行使用。

2.lw和sw，lw和add存在数据冒险。在lw和sw之间需插入1个nop暂停流水线， 以保证lw的新$1值和add的新 $5值已经写回GPR。

3.在有充分转发的情况下，需要在lw和sw之间插入1个nop，以保证lw产生结果 所需的最晚时间。

4.这里需要充分的转发。

无转发的情况：5 \* 300 = 1500 ps

充分转发的情况：4 \* 400 = 1600 ps

并未实现加速的目的。

5.仍需在lw和sw之间插入两个nop。

6.仅有ALU内部转发：5 \* 360 = 1800 ps

流水线性能下降。

第三题：

答：**情况a**

1.需要在M级增加比较器，以支持结果与0的比较。

2.需要增加Mem\_zero信号，该信号的作用为，在Mem[Rs] = 0时被置为高电平，用 于控制PC值是否跳转。

3.由于Mem[Rs]所需用到的Rs值可通过已有的转发来获取，故不会引入新的冒险， 且不会加重阻塞。

**情况b**

1.需要在D级增加加法器，加法器的输入分别为指令Rs、Rt字段，输出端与E级 ALU输出端共同连接至一个MUX。M级的MemWriteData端口需要加一个MUX，用以 选择对DM写入的数据来源。（Question：Rd字段为5位，而DataIn为32位，题 目表述有误）。

2.由于引入了两个新的MUX，故需增加两个新的控制信号，DM\_Dst和Data\_In两个 信号来分别控制DM的写入地址和数据。

3.不会引入新的冒险，但是会加重阻塞。因为Rs、Rt的值均需要在D级使用，故对 于某些特定的前序指令，转发无效，从而增大了暂停流水线的概率，加重阻塞。

第四题：

答：**情况a**

1.在lw 和add之间增加两个nop，在第2个add和sw之间增加两个nop。

2.该指令序列已为编译最优化序列，故只能通过1.中的方法插入nop。（question： R7寄存器是什么？）。

3.无法正确的实现暂停流水线功能，导致数据更新不及时从而得到错误的结果。第 一条add指令会带入旧的$1值进行计算，sw指令会带入旧的$2值进行存储。

4.冒险检测单元需要添加D级的指令信号作为输入，暂停控制信号作为输出。该检 测单元的作用是根据现有指令序列判断是否需要暂停流水线已经需要暂停多少周 期。

**情况b**

1.在第一个add和sw之间添加两个nop，在lw和第二个add之间增加两个nop。

2.可以交换lw和第一个sw的顺序，并在sw和第二个add之间增加一个nop，使得 第一个sw处于lw指令的延迟槽里，达到编译优化之效果。

3.无法正确的实现暂停流水线功能，导致数据更新不及时从而得到错误的结果。处 于lw延迟槽中的第二条add指令由于缺乏流水线正确的暂停，导致其$1的值为 更新，得到错误的计算结果。

4.冒险检测单元需要添加D级的指令信号作为输入，暂停控制信号作为输出。该检 测单元的作用是根据现有指令序列判断是否需要暂停流水线已经需要暂停多少周 期。