

实验一报告

231220088 陈翔宇

实验内容

一、3输入多数表决器

基本原理

根据题目描述可以画出真值表

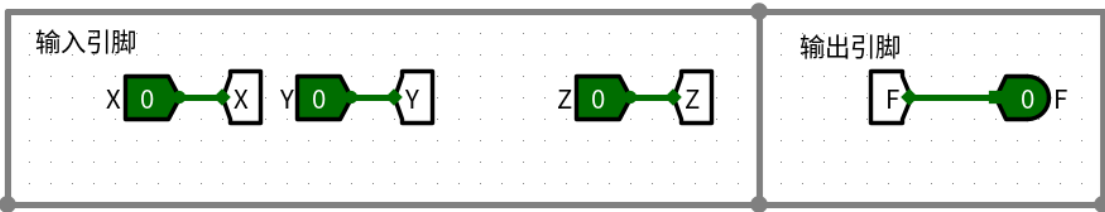
X	Y	Z	F
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	x
1	1	1	1

化简后的表达式:

$$F = Y \cdot Z + X \cdot Z + X \cdot Y$$

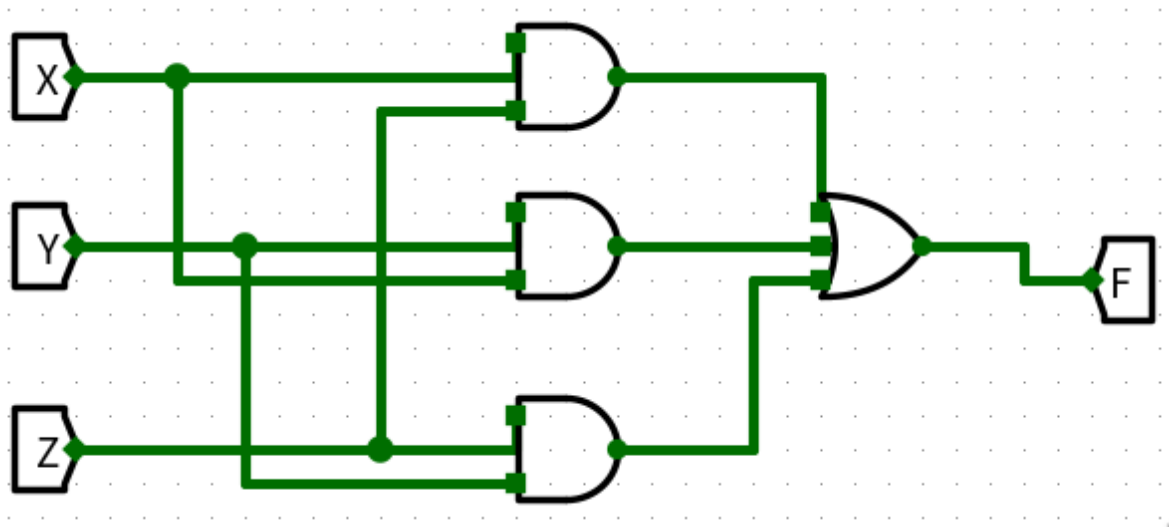
整体方案设计

1. 输入输出引脚

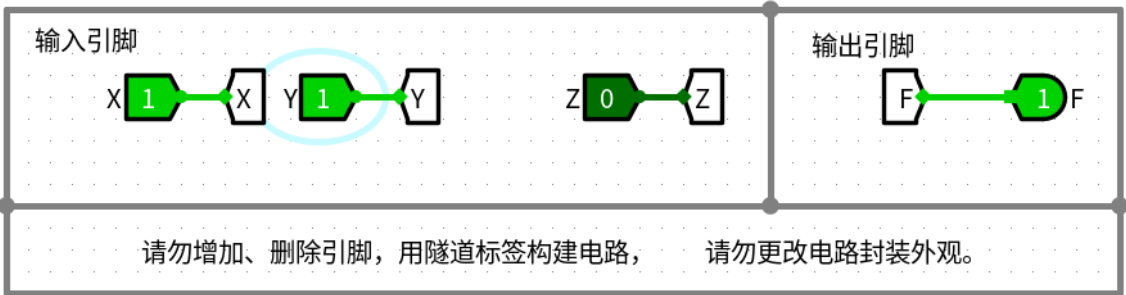


- X、Y、Z: 表示三个表决的输入
- F: 输出表决结果

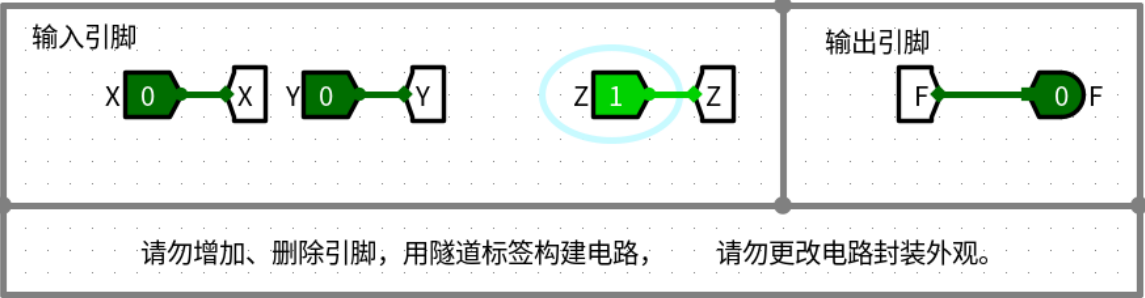
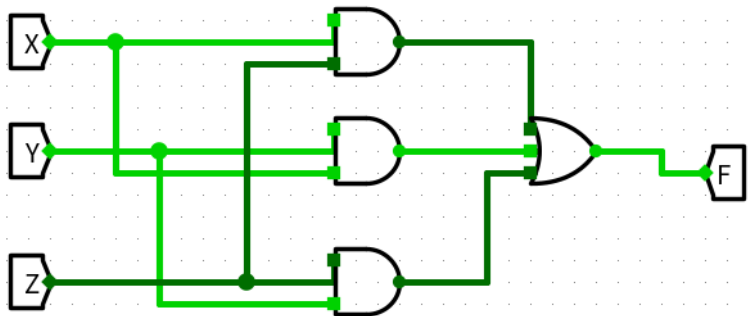
电路图



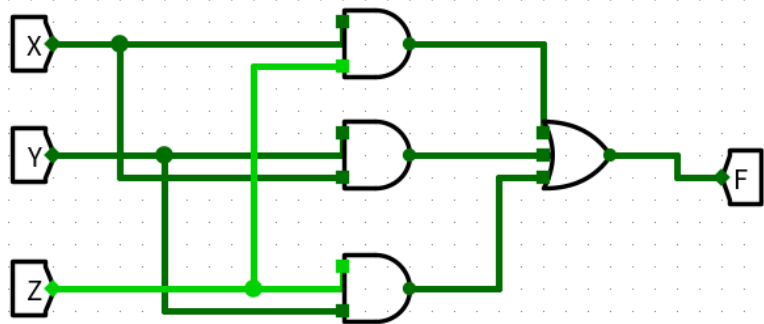
仿真测试

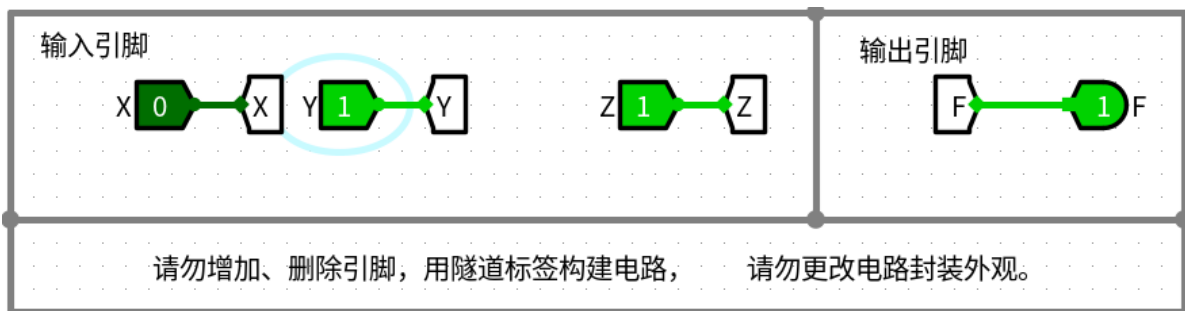


3输入多数表决器电路

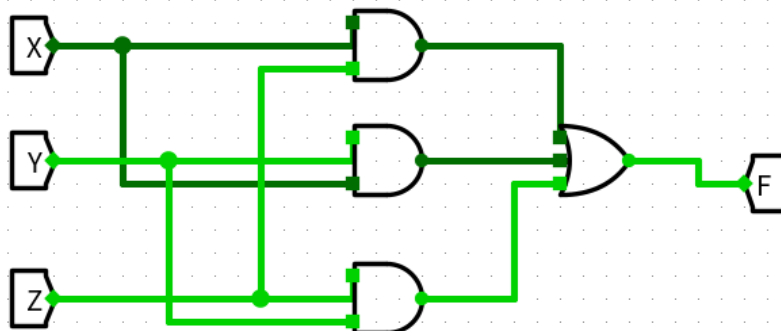


3输入多数表决器电路





3输入多数表决器电路



真值表：[真值表](#)

错误现象及分析

在完成实验过程中没有遇到任何错误。

二、三极管实现或门电路

基本原理

使用三极管组合出或非门 与 非门

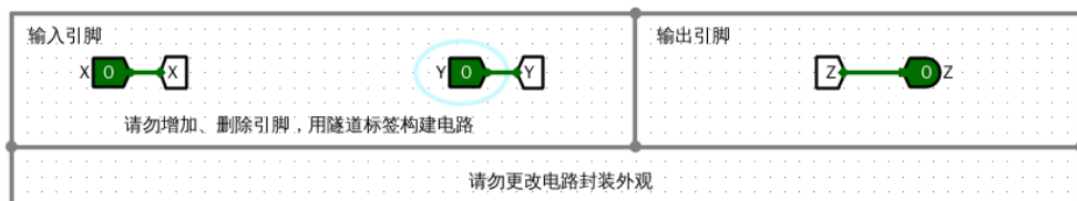
使用或非 与 非门组合为或门电路。

真值表：

X	Y	Z
0	0	0
0	1	1
1	0	1
1	1	1

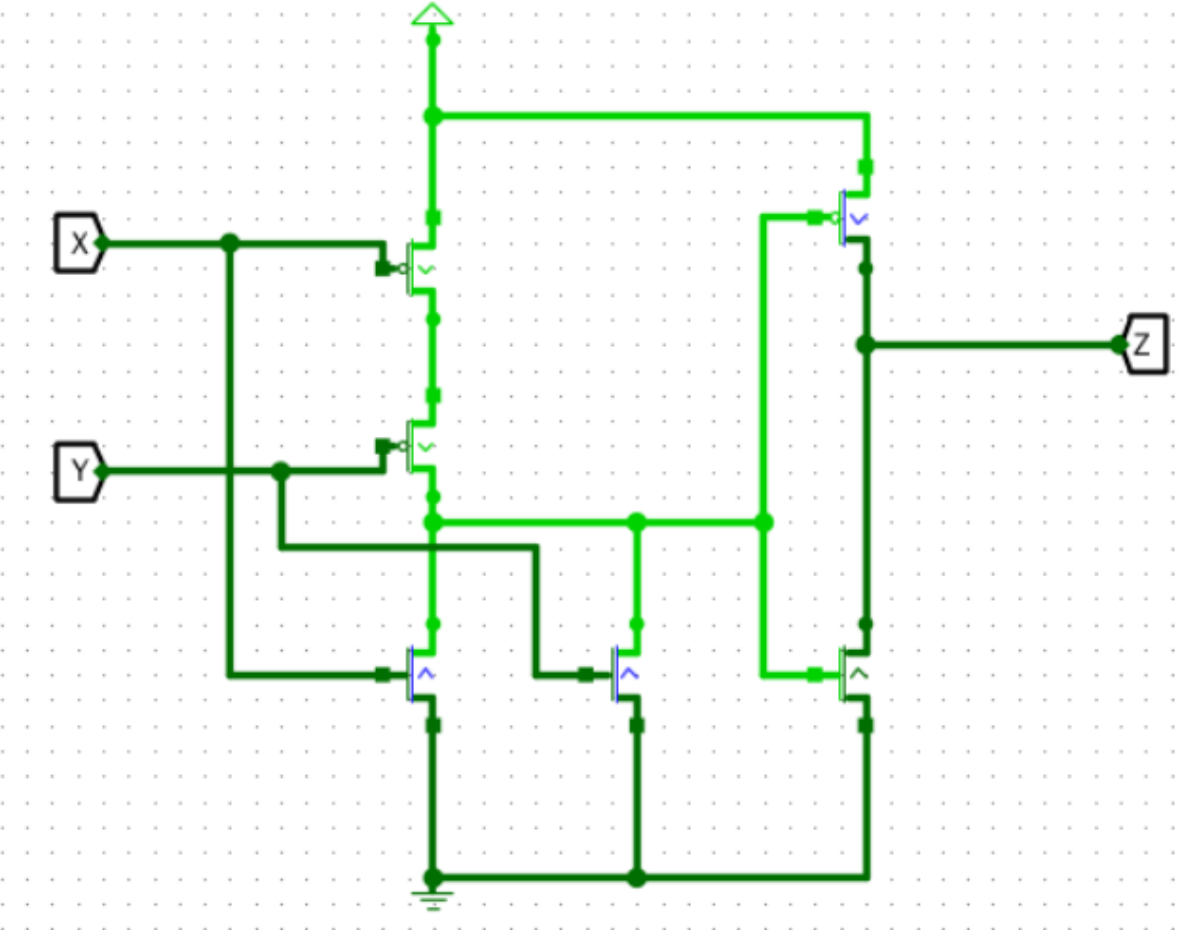
整体方案设计

1. 输入输出引脚

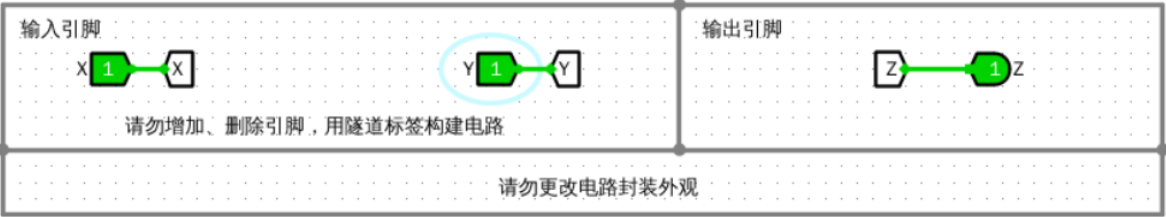


- X、Y：表示或门的两个输入
- Z：结果

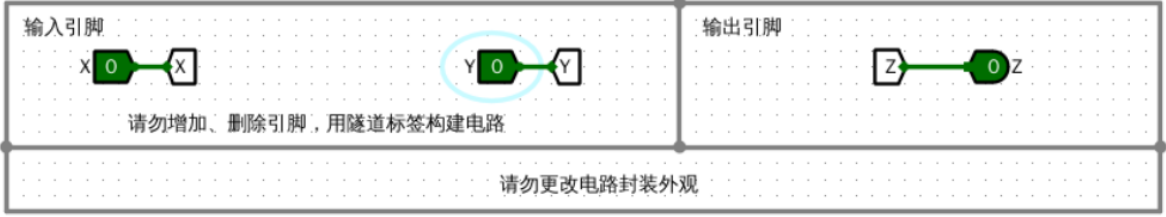
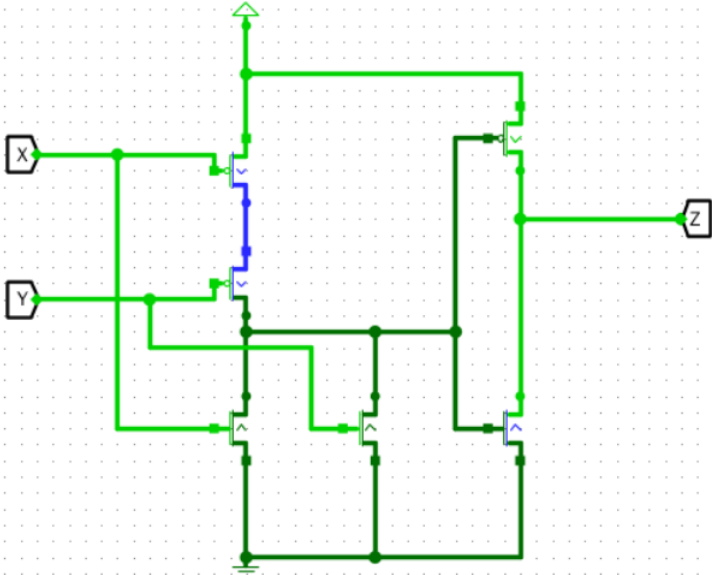
电路图



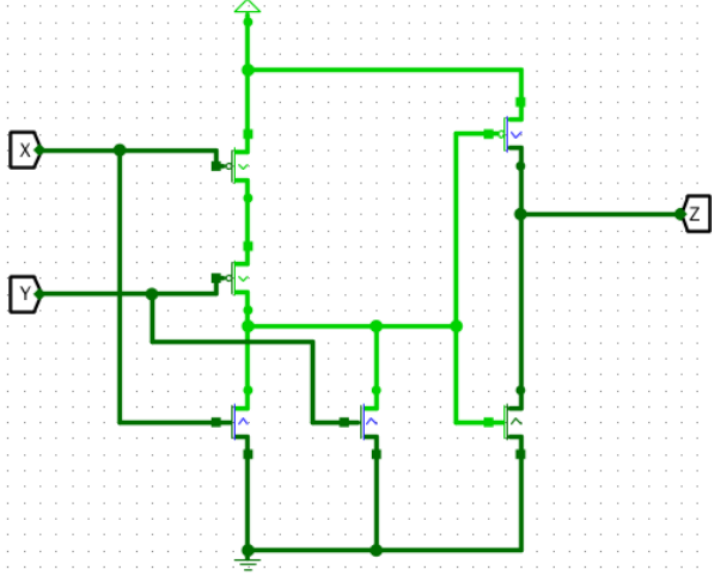
仿真测试

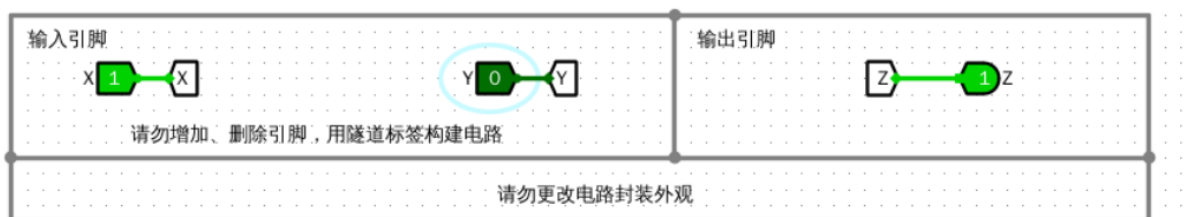


提示：使用三极管组件实现或门电路，禁止直接使用逻辑门组件。

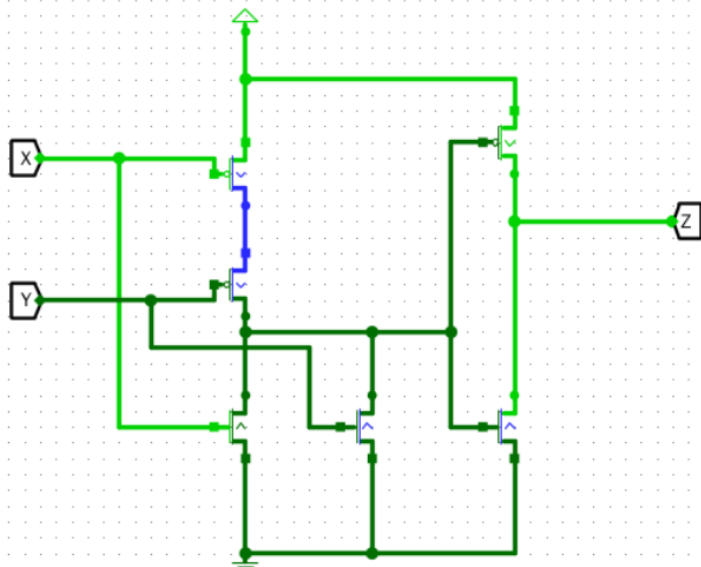


提示：使用三极管组件实现或门电路，禁止直接使用逻辑门组件。





提示：使用三极管组件实现或门电路，禁止直接使用逻辑门组件。



真值表：[真值表](#)

错误现象及分析

在完成实验过程中没有遇到任何错误。

三、独立逻辑门实现二选一多路选择器

基本原理

根据题目描述可以画出真值表

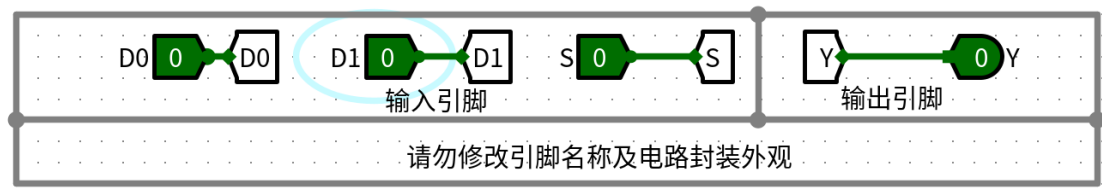
D0	D1	S	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

化简后的表达式:

$$Y = D_1 \cdot S + D_0 \cdot \overline{S}$$

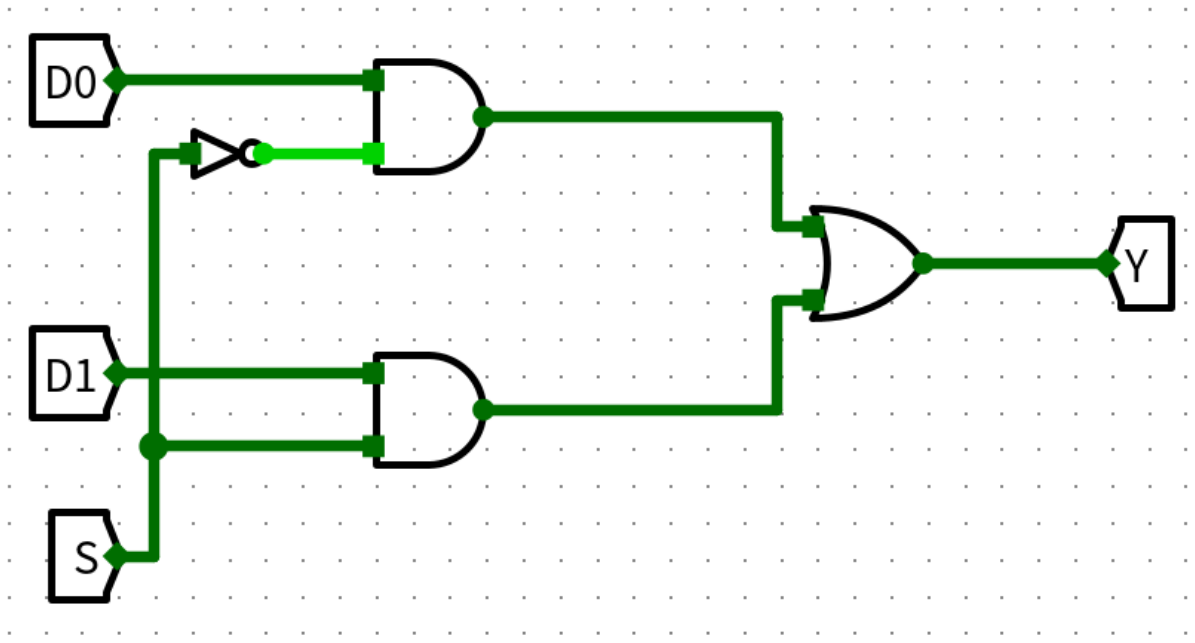
整体方案设计

1. 输入输出引脚

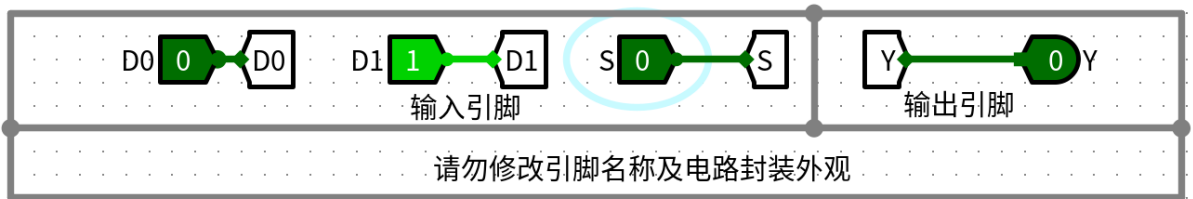


- D0、D1 : 表示两个的输入
- S : 选择
- Y : 输出

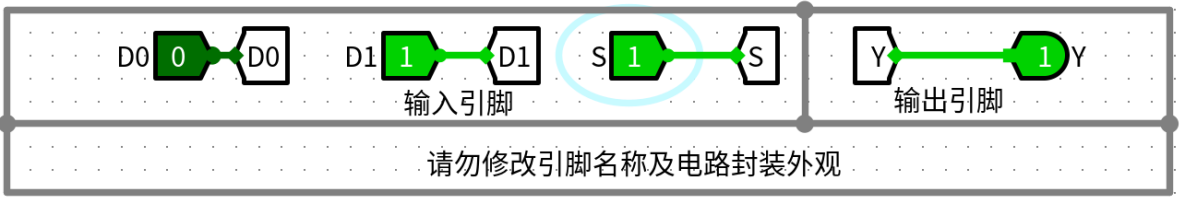
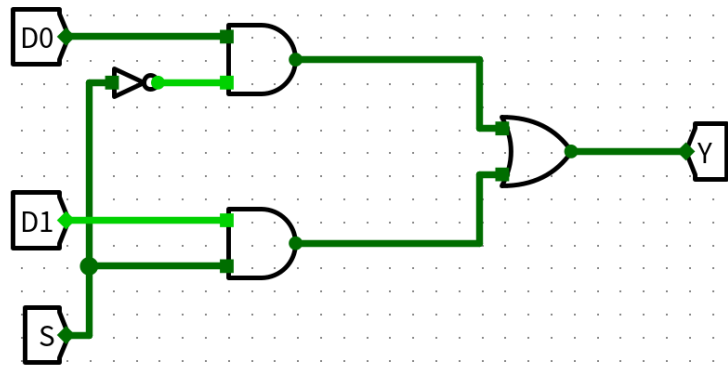
电路图



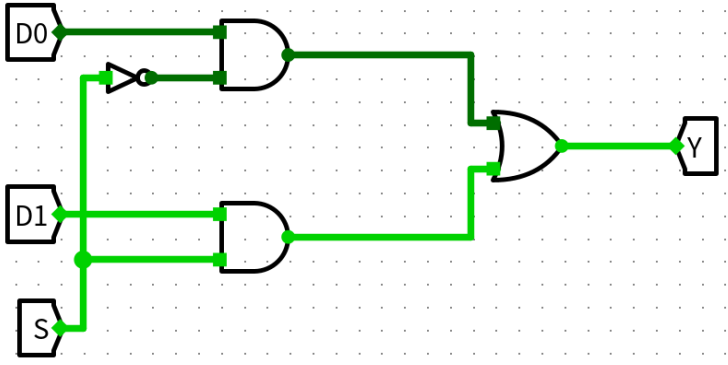
仿真测试



提示：使用独立逻辑门实现二选一多路选择器，禁止直接使用选择器组件。



提示：使用独立逻辑门实现二选一多路选择器，禁止直接使用选择器组件。



真值表：[真值表](#)

错误现象及分析

在完成实验过程中没有遇到任何错误。

四、传输门和晶体管实现二选一多路选择器

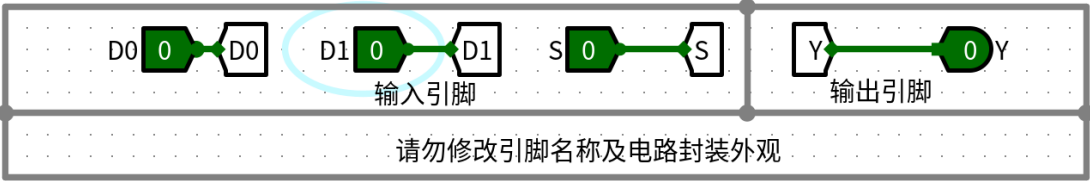
基本原理

与上一题目类似，但是要使用传输门和三极管来实现

D0	D1	S	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

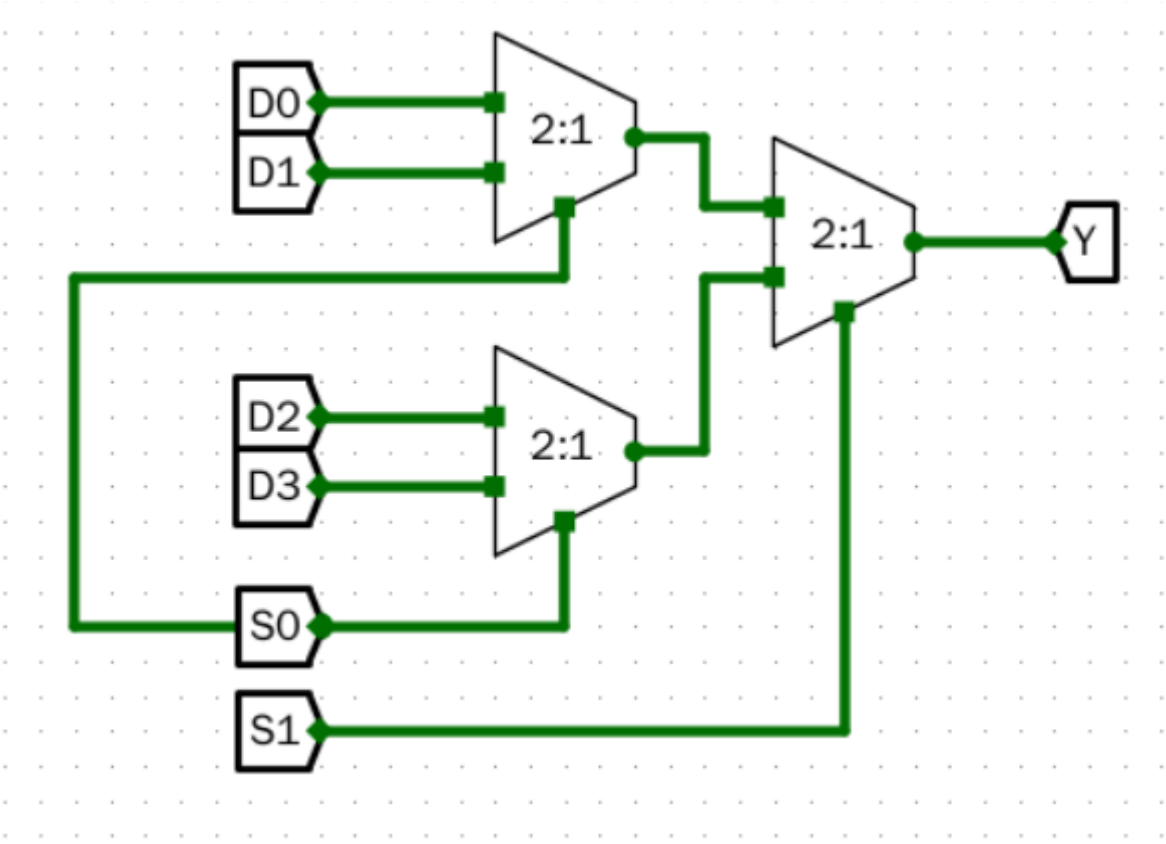
整体方案设计

- 1. 输入输出引脚
- 2. 输入输出引脚



- D0、D1 : 表示两个的输入
- S : 选择
- Y : 输出

电路图



错误现象及分析

在完成实验过程中没有遇到任何错误。

五、使用二选一多路选择器实现四选一多路选择器

基本原理

将四个引脚均分为两组，每一组可以使用一个二路选择器对应。

对每一组而言，可以使用一个二路选择器对应两个引脚。

D0	D1	D2	D3	S0	S1	Y
0	0	0	0	0	0	0
0	0	0	0	0	1	0
0	0	0	0	1	0	0
0	0	0	0	1	1	0
0	0	0	1	0	0	0
0	0	0	1	0	1	0
0	0	0	1	1	0	0
0	0	0	1	1	1	1
0	0	1	0	0	0	0
0	0	1	0	0	1	1
0	0	1	0	1	0	0
0	0	1	0	1	1	1
0	0	1	1	0	0	0
0	0	1	1	0	1	1
0	0	1	1	1	0	0
0	0	1	1	1	1	1
0	1	0	0	0	0	0
0	1	0	0	0	1	0
0	1	0	0	1	0	1
0	1	0	0	1	1	0
0	1	0	1	0	0	0
0	1	0	1	0	1	0
0	1	0	1	1	0	1
0	1	0	1	1	1	1
0	1	1	0	0	0	0
0	1	1	0	0	1	1
0	1	1	0	1	0	0
0	1	1	0	1	1	0
0	1	1	1	0	0	0
0	1	1	1	0	1	0
0	1	1	1	1	0	1
0	1	1	1	1	1	1

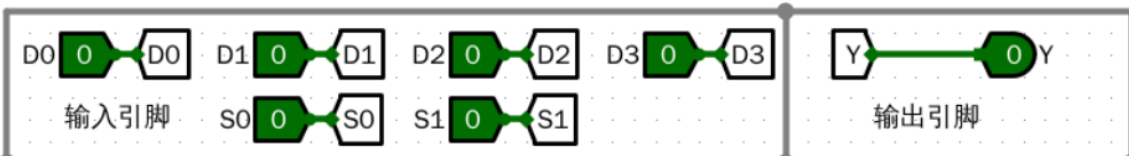
0	1	1	1	1	1	1
1	0	0	0	0	0	1
1	0	0	0	0	1	0
1	0	0	0	1	0	0
1	0	0	0	1	1	0
1	0	0	1	0	0	1
1	0	0	1	0	1	0
1	0	0	1	1	0	0
1	0	0	1	1	1	1
1	0	1	0	0	0	1
1	0	1	0	0	1	1
1	0	1	0	1	0	0
1	0	1	0	1	1	0
1	0	1	1	0	0	1
1	0	1	1	0	1	1
1	0	1	1	1	0	0
1	0	1	1	1	1	1
1	1	0	0	0	0	1
1	1	0	0	1	0	1
1	1	0	0	1	1	0
1	1	0	1	0	0	1
1	1	0	1	0	1	0
1	1	0	1	1	0	1
1	1	0	1	1	1	1
1	1	1	0	0	0	1
1	1	1	0	0	0	1
1	1	1	0	1	0	1
1	1	1	0	1	1	0
1	1	1	1	0	0	1
1	1	1	1	0	0	1
1	1	1	1	1	0	1
1	1	1	1	1	1	0
1	1	1	1	1	1	1
1	1	1	1	1	1	1
1	1	1	1	1	1	1

化简后的表达式

$$D3 S0 S1 + \overline{D0} \overline{D1} D2 S1 + D2 \overline{S0} S1 + D1 \overline{D2} S0 \overline{S1} + D1 D3 S0 + D0 \overline{S0} \overline{S1} + D0 D1 \overline{S1}$$

整体方案设计

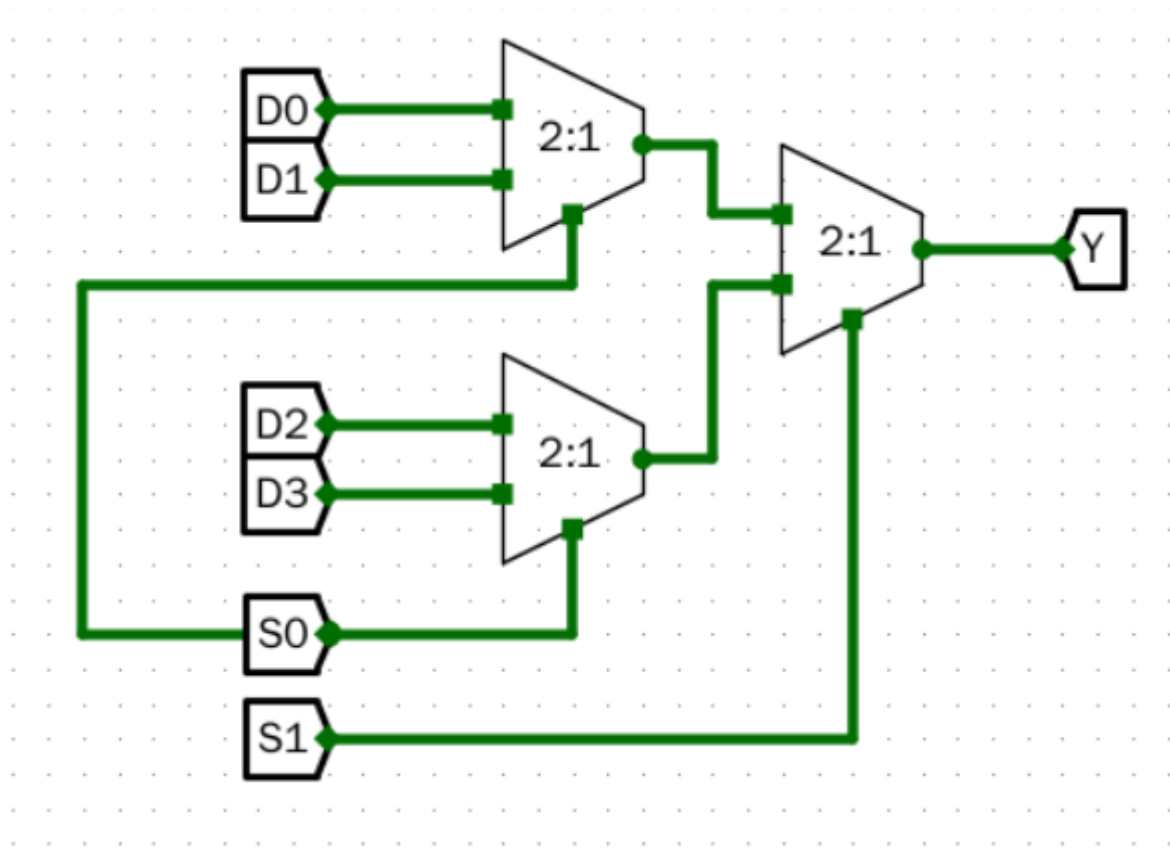
1. 输入输出引脚



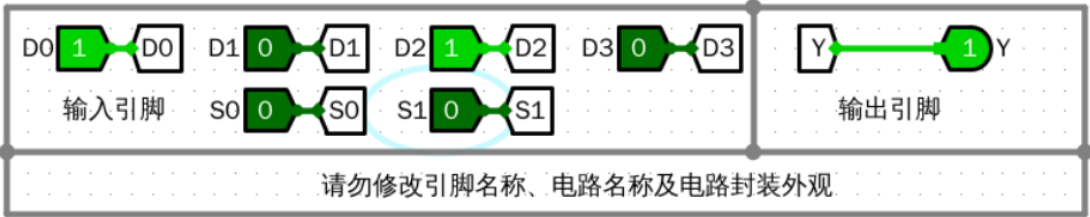
- D0、D1、D2、D3 : 表示四个输入
- S0、S1 : 选择

- Y : 输出

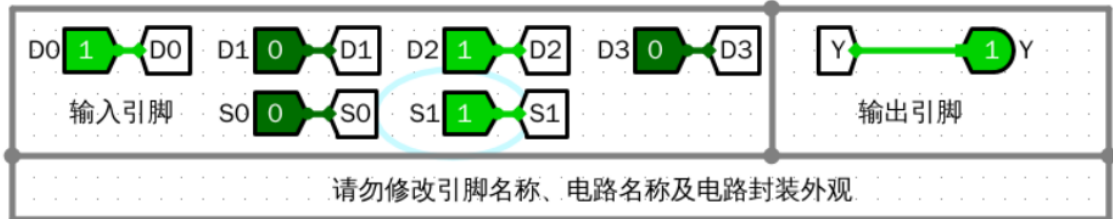
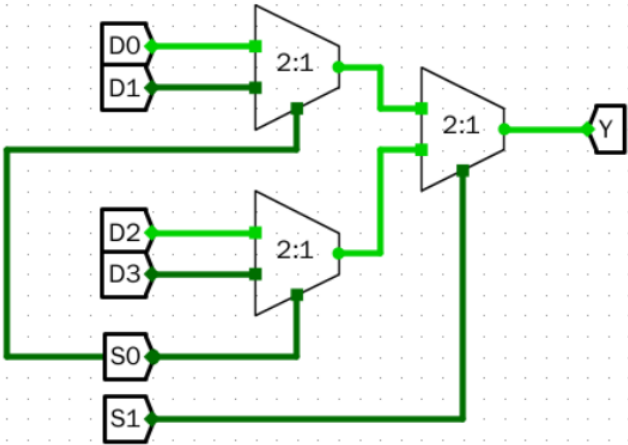
电路图



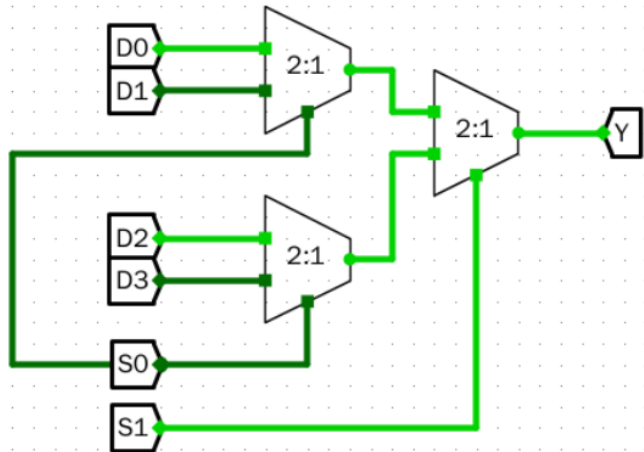
仿真测试

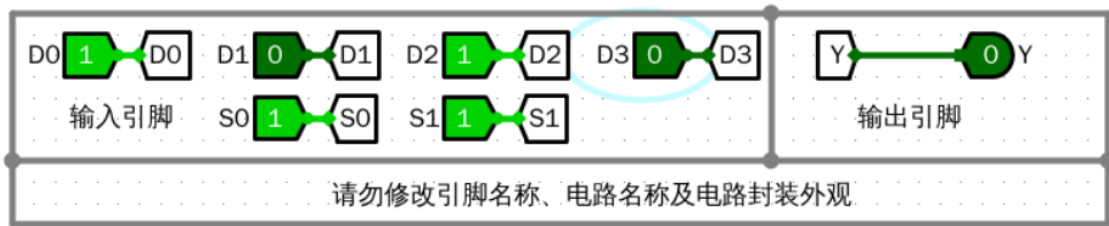


提示：使用二选一多路选择器子电路级联实现四选一多路选择器，禁止直接使用多路选择器组件。

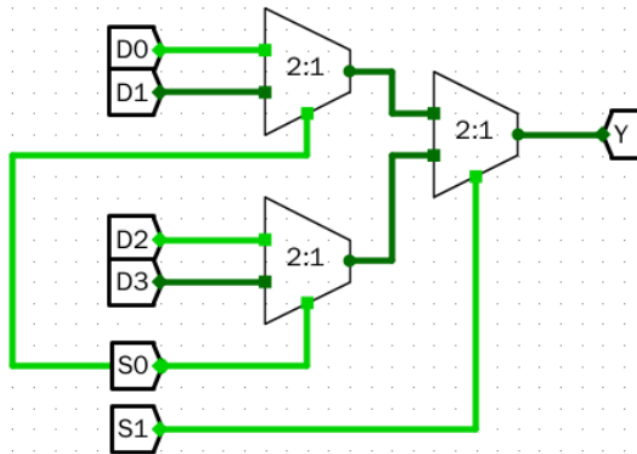


提示：使用二选一多路选择器子电路级联实现四选一多路选择器，禁止直接使用多路选择器组件。





提示：使用二选一多路选择器子电路级联实现四选一多路选择器，禁止直接使用多路选择器组件。



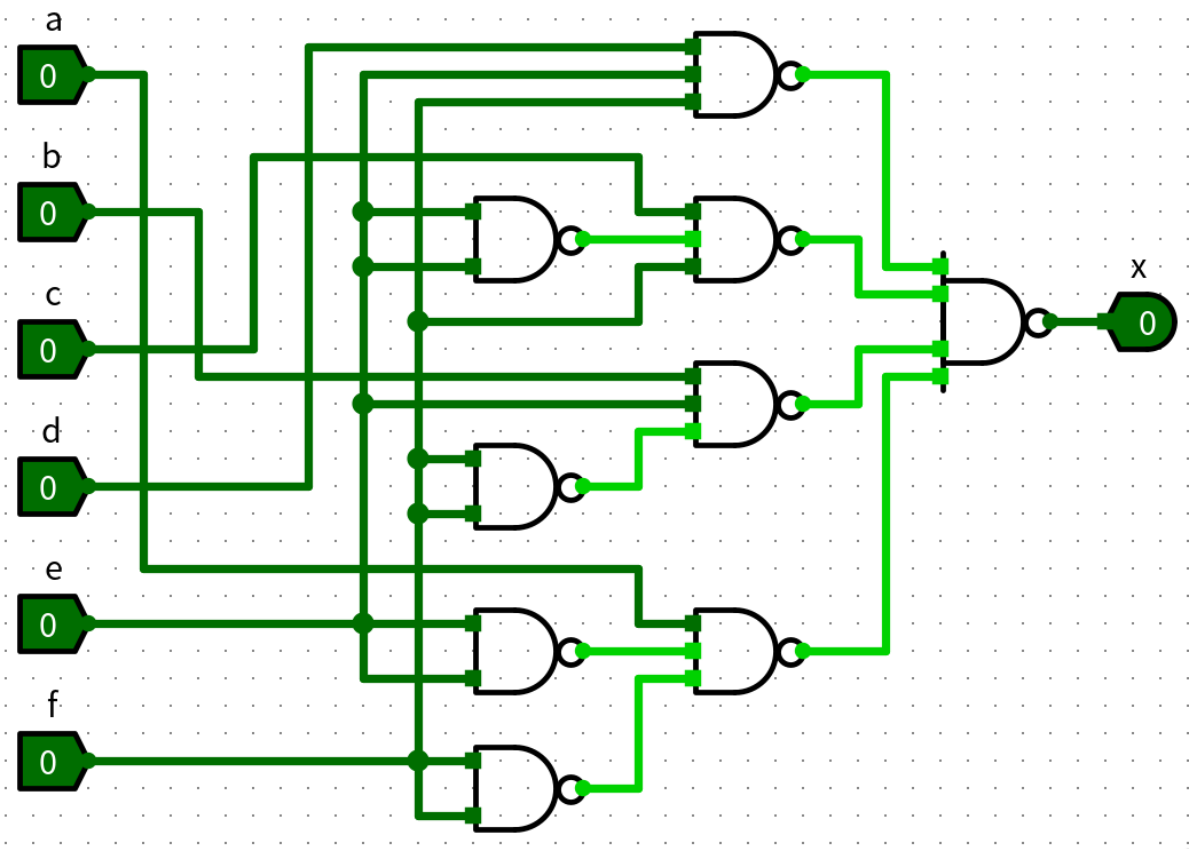
真值表：[真值表](#)

错误现象及分析

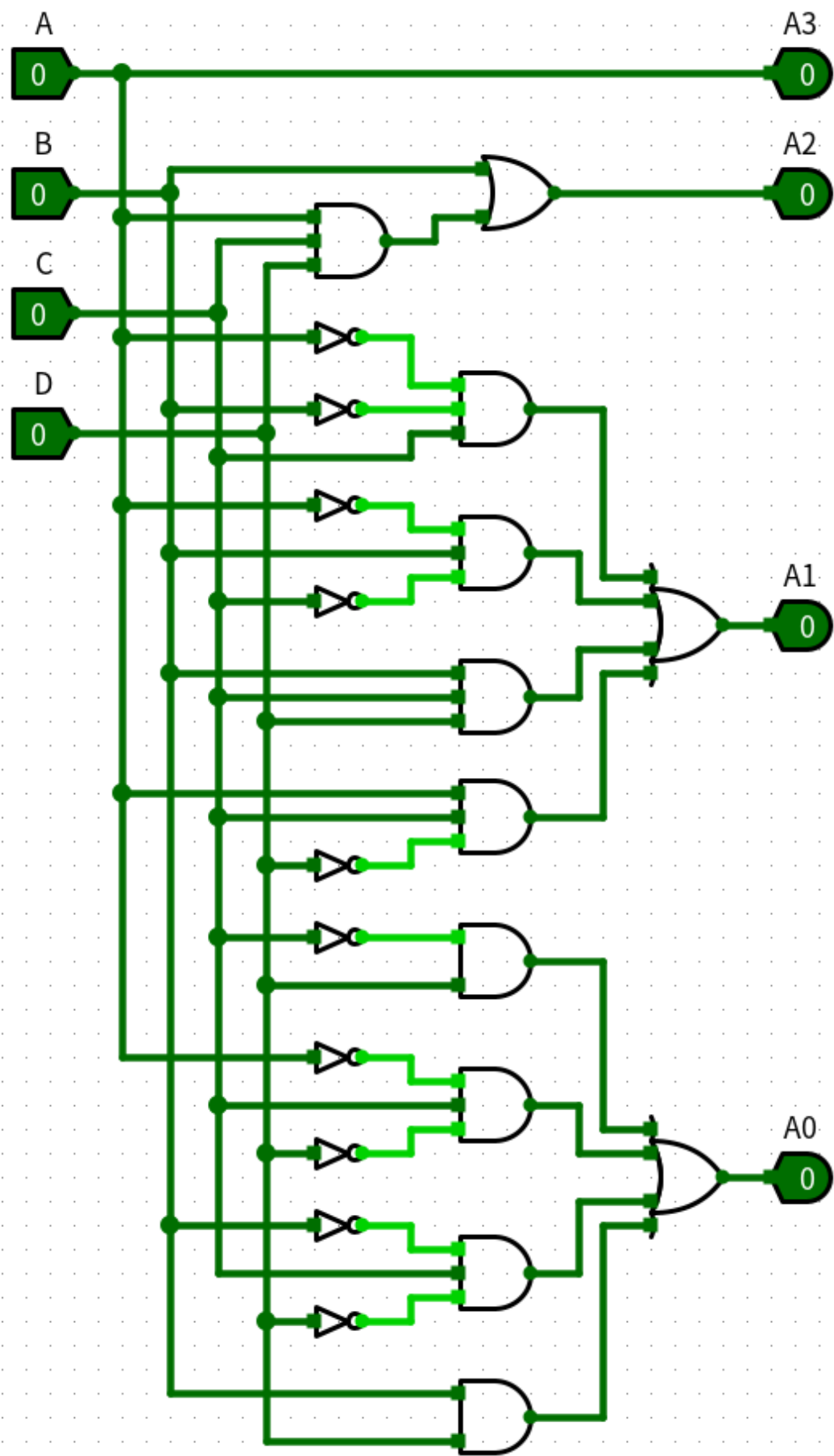
在完成实验过程中没有遇到任何错误。

思考题

一、根据logisim组合电路分析的功能，使用逻辑表达式设计方法选择与非门生成4选1多路选择器



二、实现4位二进制数转换成格雷码的转换电路



实现4位二进制数的奇偶校验位生成电路

