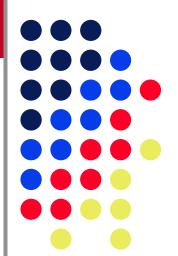
计算机组成原理 (2014级)



计算机组成原理课程组

(刘旭东、肖利民、牛建伟、栾钟治)

Tel: 82316285

Mail: liuxd@buaa.edu.cn

liuxd@act.buaa.edu.cn



课程介绍

❖ 课程名称

➤ 计算机组成原理(Computer Organization)

❖ 学时学分

> 课堂教学: 64学时/4学分

❖课程目的

- > 覆盖了传统的数字逻辑和计算机组成原理2门课程的知识。
- ▶ 从原理性的角度出发,以MIPS系统为主要研究对象,讲述计算机硬件系统的组成、各部件的结构及其底层硬件工作原理,使学生理解计算机的组织与结构和工作过程,掌握计算机硬件系统的基本设计方法,培养学生分析、设计和开发计算机硬件系统的基本能力,为后续课程打下坚实基础。

❖配套实验(单独开设)

- ➤ 配套实验课程要求学生自主开发一台以MIPS处理器为核心的功能型计算机。
- ▶ 有关设计软件、仿真工具的学习(自学)



课程介绍

- ❖主要目标:理解并掌握计算机的运行原理
 - >学习计算机硬件的组成
 - > 掌握计算机硬件的设计
 - >理解计算机硬件/软件的协同机制
- ❖核心任务:实现基于MIPS的功能型计算机
 - >以数字电路为基础,设计MIPS的功能组件
 - ▶以功能组件为基础,构造MIPS CPU
 - ▶编写MIPS程序,验证系统功能
- ❖助教信息
 - ▶段伟,15010792726,duanwei@act.buaa.edu.cn



第一讲: 计算机组成概述(4学时)

❖ 目 标

▶了解计算机系统的基本功能、组成框架、典型结构及层次关系,掌握 计算机中数的表示方法及常用编码。

- > 计算机系统的基本组成
- ▶ 计算机系统的典型架构与层次关系
- > 计算机中数的表示
 - 定点数的表示(原码、反码、补码)
 - 浮点数的表示
 - 其他编码(格雷码、循环码、ASCII码、汉字编码)
- ▶ 计算机的程序执行原理简介
 - 指令的含义简介
 - 程序的执行过程简介



第二讲:组合逻辑设计(8学时)

❖目 标

▶了解门电路的基本结构,掌握布尔代数的理论及其门电路实现方法,进而掌握布尔方程表示、转换及化简等方法,以及运算单元、译码器等基本组合逻辑部件设计方法,学习并掌握Verilog HDL。

- ▶布尔代数原理及其门电路实现(2学时)
 - 布尔代数基本原理
 - 布尔代数的门电路实现
- ▶逻辑门电路(2学时)
 - 非门、与门、或门、复合逻辑门电路及其性能指标
 - TTL、MOS集成门电路
- ▶基本组合逻辑部件设计(4学时)
 - 运算单元电路(加法器、比较器、函数发生器)
 - 多路选择器,译码器,编码器

第三讲: 时序逻辑设计(8学时)

❖ 目 标

▶掌握触发器、寄存器的结构和工作原理,掌握有限状态机、同步时序逻辑电路的设计方法和分析方法,具备使用仿真工具开发时序逻辑电路的能力。

- ▶锁存器和触发器(2学时)
 - SR锁存器、D锁存器
 - D触发器, JK触发器
 - 基于D触发器的寄存器构造
- ▶有限状态机(FSM)(2学时)
 - Moore型FSM
 - Mealy型FSM
- ▶时序逻辑电路设计分析(4学时)
 - 数据寄存器
 - 移位寄存器
 - 计数器



第四讲: 主存储器(4学时)

- ❖ 目 标
 - ▶了解存储单元电路的工作原理,掌握主存储器的结构特点、工作原理和构造方法。
- ❖ 主要内容
 - ▶存储单元电路(1学时)
 - SRAM存期单元电路
 - DRAM存储单元电路
 - ROM存储单元电路
 - ▶主存储器的结构(1学时)
 - SRAM芯片的内部结构
 - DRAM芯片的内部结构
 - ▶存储器的扩展(2学时)
 - **▶DRAM**的刷新

第五讲:指令系统与MIPS汇编语言(6学时)

❖ 目 标

▶以X86和MIPS两种指令系统为研究对象,学习并掌握计算机指令系统的格式、寻址方式和设计方法,理解CISC和RISC两种指令系统的特点;学习并掌握MIPS汇编语言编程。

- ▶指令系统概述(1学时)
 - 指令系统的基本要素
 - 指令格式、寻址方式
- ▶典型指令系统简介(1学时)
 - MIPS指令系统介绍
 - X86指令系统介绍
 - CISC与RISC的特点
- ▶MIPS汇编语言编程(4学时)



第六讲: MIPS处理器设计(14学时)

❖ 目 标

▶以小型MIPS处理器为研究对象,学习并掌握基于指令执行分析的数据通路构造方法、基于与或逻辑阵列为基础的MIPS控制器设计方法,进而掌握MIPS处理器设计方法。

- ▶处理器的功能、组成、一般设计方法等(1学时)
- >MIPS处理器设计概述(1学时)
 - 结构、指令集、数据通路的基本组件
- ➤MIPS单周期处理器设计(6学时)
 - 单周期数据通路设计(工程方法),
 - 单周期控制器设计、性能分析
- ▶MIPS多周期处理器设计(2学时)
 - 多周期数据通路设计(工程方法)
 - 多周期控制器设计、性能分析
- ➤MIPS流水线处理器设计(4学时)



第七讲:高速缓存存储器(CACHE)(6学时)

❖ 目 标

▶掌握高速缓存存储器(Cache)的结构特点和工作原理,以及多级Cache 层次关系,掌握Cache的映射机制、Cache的命中与缺失分析及其性能计算方法。

- ▶程序执行局部性原理
- ▶ Cache的结构与工作原理
- **▶ Cache的映射机制**
 - 直接映射
 - 全相联映射
 - 组相联映射
- **▶Cache**的替换策略
- > Cache性能分析与其他
 - Cache数据一致性问题
 - 命中率与缺失分析
 - 性能计算



第八讲:虚拟存储系统(4学时)

- ❖ 目 标
 - ▶掌握虚拟存储器工作原理、虚实地址转换与页表工作原理、TLB工作原理 ,具备进行虚拟存储器性能分析的能力。
- ❖ 主要内容
 - ▶虚拟存储器工作原理
 - ▶虚实地址转换
 - > 页表工作原理
 - ▶TLB工作原理
 - ▶虚拟存储器性能分析

第九讲:外部存储与输入输出方式(6学时)

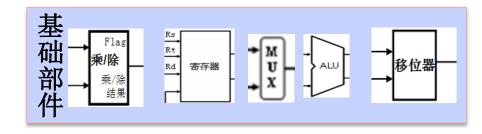
- ❖ 目 标
 - ▶掌握程序查询I/O、中断I/O和DMA I/O等输入输出方式的工作原理。
- ❖ 主要内容
 - ▶外部存储器(**2**学时)
 - **▶I/O**方式(**3**学时)
 - 程序查询I/O方式
 - 中断与中断I/O方式
 - DMA I/O方式
 - I/O通道
 - ➤ MIPS的I/O抽象(1学时)

学时分配: 总学时64学时

序号	内容	学时数
第一讲	计算机组成概述	4
第二讲	组合逻辑设计	8
第三讲	时序逻辑设计	8
第四讲	主存储器	4
第五讲	指令系统	6
第六讲	MIPS处理器设计	14
第七讲	高速缓存存储器	6
第八讲	虚拟存储系统	4
第九讲	输入输出方式	4
机动	习题课、总复习	6

实验体系——MIPS基础部件实验

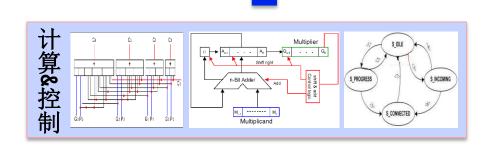
❖目标:掌握数字电路设计 方法,实现MIPS计算机基 础部件

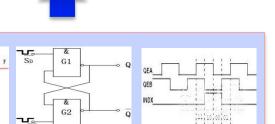


❖实验内容

- ▶第1层次: 电路原理
 - 组合逻辑、时序逻辑
 - 触发器/寄存器、电路特性
- ▶第2层次: 计算与控制
 - 加/减、乘/除、有限状态机
- ▶第3层次:基础部件
 - 译码器、ALU、数据选择器 、计数器、乘法单元、存储 器

电路原理

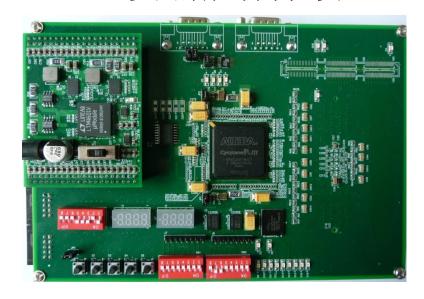


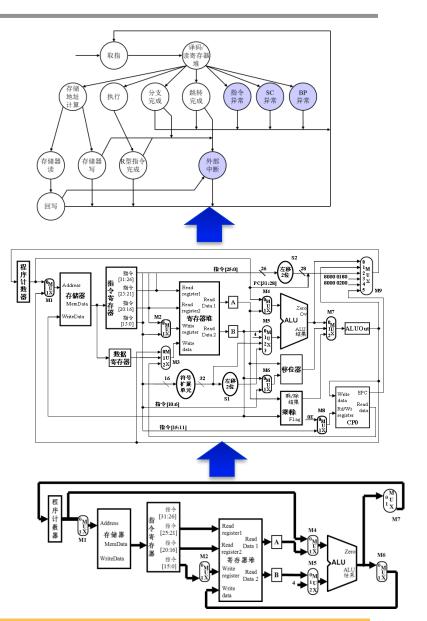




实验体系——MIPS CPU实验

- ❖目标:实现MIPS计算机CPU
- *实验内容
 - >MIPS各型指令数据通路实验
 - >MIPS多周期数据通路实验
 - >MIPS多周期控制单元实验





实验安排

微系统(2)

系统验证

集成串口控制器,实现

人机交互, 板级运行

序 号	项目名称	内容描述	作业内容	考核方式
1	P0: 部件级 实验	Verilog语言设计	课前作业: 8位数据比较器 4选1数据选择器 同步置数、清零的计数器 7段数码管显示译码器	课前作业:提交代码和 报告,通过测试 课上:现场命题上机测 试
2	P1: 部件级 实验	Verilog语言设计开发 ALU、寄存器堆	课前作业:把译码器、编码器、加法器、ALU、计数器等通过 MOOC平台进行下载和测试	课上:现场命题上机测试
3	P2: 汇编程 序	MARS开发汇编程序	课前作业:用汇编语言实现斐波 那契,两数相加、求导数、字符 串合并等	课上:现场命题设计一个汇编程序上机测试
4	P3: 单周期 CPU	Logisim完成单周期 CPU设计7指令	课前作业:用logisim设计开发加 法器、ALU、寄存器堆等	添加自定义指令通过测 试
5	P4-P6: CPU设计	Verilog完成CPU设计	课前设计实现	添加自定义的指令并通 过测试
6	P7: MIPS 微系统(1) 中断支持	Verilog完成微型MIPS 系统设计,开发简单 I/O,验证中断。	课前设计实现	课上通过测试
	P8: MIPS	集成 串口挖制哭		课上硬件编程实现

课前设计实现

你需要学习的内容: 基本原理

❖计算机的各组成要素

- ▶入门: 一台计算机都有哪些基本部件
- >进阶:理解计算机各组成要素间的关联关系
- ▶高级:理解程序执行、硬件运行间的作用关系

❖突破点: CPU

- >CPU的指令集为什么要这样设计?
- >如何从1条指令推导出数据通路(数据结构)?
- >如何把多个数据通路组合成完整数据通路?
- >如何设计控制指令执行的控制系统(算法)?



你需要学习的内容: 硬件描述语言

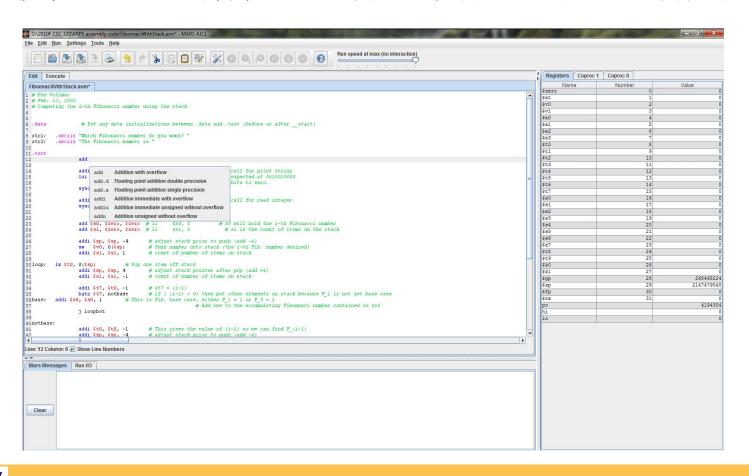
- ❖硬件描述语言HDL(Hardware Description Language)
 - ▶用于专门描述硬件工作原理的语言
 - ▶与程序设计语言(C、JAVA)的主要区别
 - 语言内置的并行性/并发性
 - 不仅描述逻辑,而且描述时序
 - 软件: 1+1的计算结果等于2
 - 硬件: 1 + 1的计算结果等于2 & 什么时候完成这个计算
- ❖本课程: Verilog HDL,并实现
 - >基本的数字电路:与非门、组合逻辑、时序逻辑
 - ▶基本的数字部件:译码器、运算器、寄存器堆、多路选择器 、状态机
 - ▶完整的CPU:数据通路、控制器
 - ▶完整的Computer: CPU、存储器接口、输入输出接口、桥接器



你需要学习的内容: 各种软件工具

❖MIPS模拟器: MARS

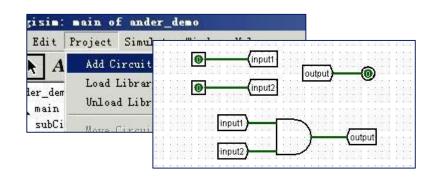
- MARS (MIPS Assembler and Runtime Simulator)
- ▶模拟一台MIPS计算机,可以编写、执行、调试MIPS汇编程序



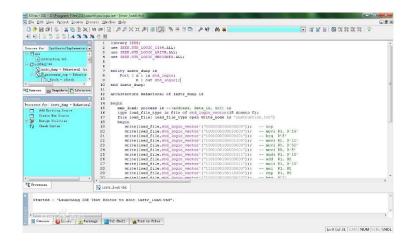
你需要学习的内容: 各种软件工具

- **❖EDA**(Electronic Design Automation)工具链
- ❖现代芯片设计都采用不同的工具组合

Logisim: 数字电路模拟工具



ISE: 集成软件环境 是Xilinx公司的硬件设计工具

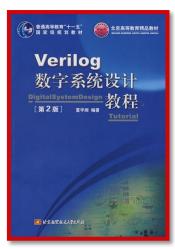


参考书及参考资料

- ❖ Computer Organization & Design—The Hardware / Software Interface, 计算机组成与设计—硬件/软件接口(第3版),机械工业出版社, David A. Patterson & John L. Hennessy著
- ❖ Digital Design and Computer Archi-tecture,数字设计和计算机体系结构,机械工业出版社, David Money Harris & Sarah L. Harris著
- ❖ Verilog数字系统设计教程,北航出版社,夏宇闻著





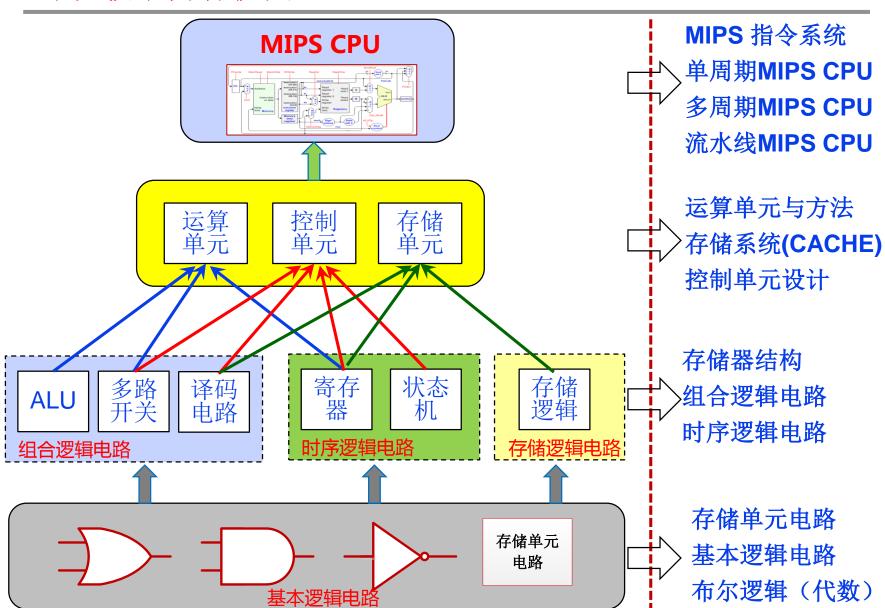


课程学习资源

- 目前已经制作了较为完整的学习辅助材料,尽早学习
 - > 在线测试系统
 - ▶工具集MOOC (Logisim、Mars、ISE)
 - 访问http://mooc.buaa.edu.cn,选择统一认证入口登录,注册课程《M_G06B2830数字系统设计工具集》访问相关页面中的工具学习
 - ▶EDA技术MOOC(Verilog语言的学习)10月份上线
 - >其他相关教学文档和参考资料



课程教学内容视图



其他

- ❖ 成绩评定
 - ➤ 平时成绩: A, 平时作业完成情况(满分15分)
 - > 考试成绩: B, 课程期末考试卷面成绩(满分100分)
 - > 实验成绩: C, 实验课程成绩(满分100分)
 - ▶ 总成绩 = (B*85%+A)*40% + C *60%
- ❖ 课程站点: 2015年新的讲义
 - ▶学校课程中心: http://course.buaa.edu.cn/opencourse/
 - >站点名称: 计算机组成原理