

## 计算机系统概论:

计算机系统的层次结构, (汇编语言  $\rightarrow$  符号式的程序设计语言)

冯诺依曼计算机特点. CPI MIPS FLOPS

## 第2章: 计算机的发展及应用

1. 电子管 ENIAC 2. 晶体管计算机 3. 集成电路计算机

## 第3章: 系统总线

总线概念: 面向 CPU 的双总线结构 单总线结构 以存储器为中心的总线结构

总线分类: 片内总线

系统总线:

通信总线:

特性: 机械、电气特性、功能、时间

性能指标: 总线宽度、总线带宽、定时同步/异步

总线复用 信号线数、控制线

总线标准 PCI, 桥接器, USB

AGP  $\rightarrow$  三流技术

## 总线结构

总线控制

BS = 1 地址占用

控制

通信  $\rightarrow$  总线周期  $\text{t}_{BP}$

bps 波特率 波特率 (有定义)

第 四 章

## 存储器

① 分类：半导体存储器、磁盘表面、磁盘芯、光盘存储器

按存取方式

按在计算机中的作用

## 存储系统的层次结构

字寻址：低位地址为字地址、按字寻址 按字节寻址。  
 高位地址为字地址。

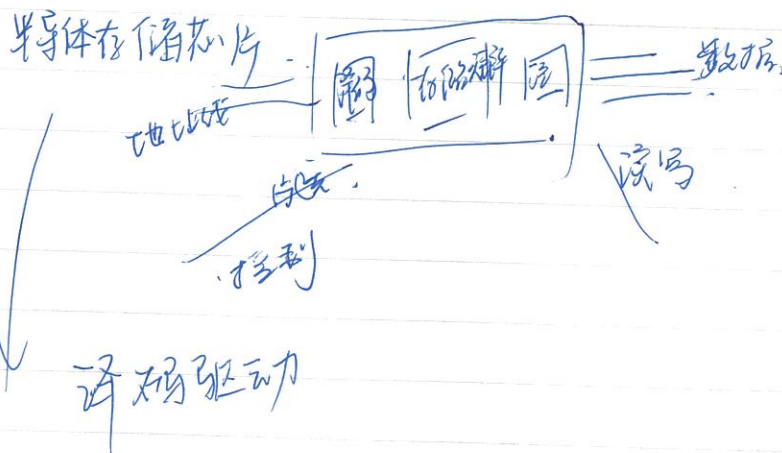
技术指标：存储容量

存储速度

存取时间

存取周期

存取带宽

随机存取器 <sup>RAM</sup> SRAM DRAM

只读存储器 EPROM EEPROM

ROM flash memory

没流默认按字节寻址.

No.

Date

存储器与CPU的连接.

1. 容量扩展 { 位字  
字  
字位扩展

REQ: 访存控制信号

汉明码: 1 → 2

4 → 3

1 → 1

$2^k \geq n+k+1$

C P

编码最小距离:

纠错理论:  $L-1$

提高访存速度的措施

~~设计~~

高速缓冲存储器 { 单元多与  
多体并行

高速缓冲存储器

为什么:

命中率:  $h = \frac{N_c}{N_c + N_m}$  平均访问时间:  $t_a$  访存效率:  $\frac{t_c}{t_a}$

cache存储体.  
地址映射变换机构.  
替换.

cache读写 { 写直达法.  
写回法

映射.

替换方法:

替换



No. ....

Date . . .

## 输入输出系统

发展阶段:

输入输出系统组成: I/O软件: I/O指令:

{ 通信指令

I/O硬件: 接口模块 I/O设备,

I/O设备与主机的联系方式:

① I/O设备编址方式

② 寻址

③ 传输方式

④ 联络方式

⑤ 连接方式

I/O设备与主机信息传输的控制

I/O设备

概念

分类

人机交互设备

计算机信息存储设备

机机通信设备

I/O接口

接口的功能与组成

接口类型

程序查询方式接口电路

程序中断方式接口电路

{ INT12.

.MASK

排队器.

中断向量地址形成部件.

INT12 INT13 INT14

I/O 中断处理过程

DMA { 与CPU交换信息

{ DMA接口功能

↓ 接口功能组成

过程.

DMA与系统的连接

比较.

DMA接口类型

计组第六章:

机器数与真值.

原码: 整数用逗号隔  
小数用点隔

补码 反码

2个0

移码表示法

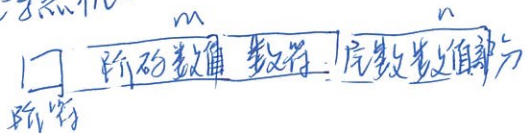
浮点数表示、定点数表示.

$$N = S \times r^j \rightarrow \text{阶码}$$

尾数 基数

规格化数

浮点机.



$$\text{最大正数 } \sum_{i=1}^{m-1} x (1 - 2^{-n})$$

$$\text{最小正数 } 2^{-2^{m+1}} \times (2^{-n})$$

上溢 下溢 8~24

左规 右规

机器零

阶码为0

IEEE 754

阶码下溢

移位 → 阶码 → 右移添1

反码 左移 高位去0错误

右移添0

算术移位与逻辑移位

一位符号 二位符号利溢出

→ 最高位表示真值的符号  
→ 两位不同表示溢出

乘法运算

原码一位乘

原码二位乘 (乘数补码, 部分积溢出)

补码一位乘 部分积补位

Booth算法 部分积补位  
→ 最后补位

除法运算

恢复余数

原码

加减交替

补码 → 第一步溢出变号

浮点运算 (js)

对阶 尾数求和

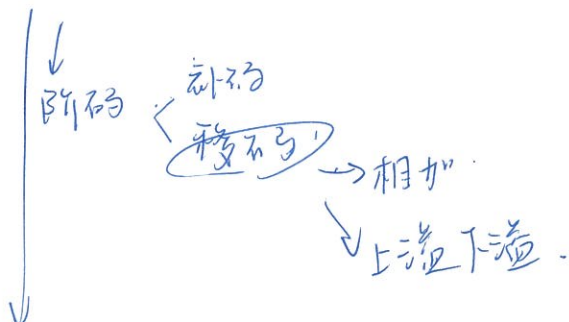
不是 -1 累

规格化

$0.5 \leq |S| < 1$

0 舍 1 入

浮点乘除法



舍入 → 只有当最高位为1且后面不全为0时才加1修正, 补码

0 舍 1 入 ← 原码

$$d_i = A_i B_i$$

$$t_i = A_i + B_i$$

$$C_i = d_i + t_i C_{i-1}$$

浮点数除法

① 先检查被除数和除数是否为零



## 7章:

### 指令系统:

7.1.1 指令的一般格式

7.1.2 指令字长

7.2.1 操作数类型. 地址. 数字. 字符. 逻辑数据.

7.2.2 操作数存放. 边界对准. { 低字节低地址.  
高字节低地址.

7.2.3 操作类型.

- 数据传送
- 算术逻辑操作.
- 移位.
- 转移. →
- 输入输出
- ~~输入输出~~ 其他

7.3 寻址.

- 指令寻址 { 顺序
- 数据寻址 { 跳跃.

7.4 指令设计因考虑的因素.

RISC 与 CISC.

## 第8章:

CPU的功能: 结构框图 寄存器. PSW

控制单元: 指令周期.

数据流: 取指. 执行. 中断.



指令流水:

提高处理机速度:

提高器件性能.

改进系统结构, 开发系统并行性.

影响因素:

流水线性能: 吞吐率  $T$ , 加速比  $S$ , 效率  $E$

流水线中的多发技术

VLIW 流水线结构

中断系统.

引起中断的因素.

根因

解决的问题

中断请求标记和中断判优先级

硬件发现  
软件发现

中断服务程序入口地址查询

中断响应: 条件 时间 中断隐指令

保护现场和恢复现场

中断屏蔽: 硬中断  $\rightarrow$  条件 提前开中断  
优先级判高

屏蔽触发器与屏蔽字

# 第9章: 机器周期 时钟周期 多级时序系统 控制线

## 10章: 节拍安排

微程序

微程序控制单元

微指令编码线

微指令格式

微指令序列地址的形成

微指令格式

静态微程序设计和动态微程序设计  
微程序程序设计

串行微程序控制和并行微程序控制

微程序设计举例:

① 写出对应机器指令的微操作及节拍安排

② 确定微指令格式、编码方式

微指令地址的形成

微指令字长

③ 编写微指令码点