# **Assignment One**

519021910071 陈文迪

## 问题1

C

## 问题2

哈佛结构和冯诺依曼结构的主要区别在于哈佛结构将存储单元进一步分为指令存储单元和数据存储单元。这么做的好处一是可以同时访问,便于"指令流水化",可以同时进行取指令和访问数据,提升了CPU效率;其次,分开存储可以让指令和数据具有不同的宽度,更加灵活;并且,这样也增加了数据的吞吐量,解决了访存效率的瓶颈;最后,也提高了系统的安全性,保证指令存储单元不会被意外修改。但是哈佛结构也增加了硬件设计的复杂度,需要仔细设计数据和控制通路,也不便于扩展,这也是冯诺依曼结构相对简单的结构的优点所在。

#### 问题3

微处理器,是一种由集成电路实现的CPU,负责数据的计算,控制信号的发出等功能,一般由ACL,CU和寄存器组成,但不包括RAM,ROM或I/O接口。微型计算机以微处理器为基础结合其他电子元件和电路组成的电子计算机,一般由CPU,存储器和I/O接口及总线组成,但不包括具体的外部设备。微型计算机系统则是在微型计算机的基础上,结合各类外设设备、软件所组成的计算机系统,一般由微型计算机,外围I/O设备和软件(包括系统软件和应用软件)组成。

## 问题4

存储层次是指计算机系统的存储器往往是由一些容量、速度、延迟和易失性不同的存储器所组成的,一般每一层相比容量更小、速度更快、延迟更低。采用层次结构的主要原因是CPU的处理速度非常快,而目前大部分存储器I/O的速度却无法与CPU匹配,高速的存储器往往价格昂贵。为了解决这个问题,我们根据数据访问存在局部性的特点,让高速的存储器充当低速存储器的缓存,并利用缓存机制来加速。这样的结构兼顾了速度和容量。当然,我们也需要解决不同层次存储器之间同步的问题。

## 问题5

地址空间为 $0\sim 2^{20}-1$ 。字大小为4Byte。

#### 问题6

系统总线是连接计算机主要组件如处理器、内存和I/O的通讯路径。在数据总线上可以传递数据,在地址总线上可以传递地址信息,在控制总线上可以传递控制信号以控制各模块和数据、地址总线。

#### 问题7

因为这些连接到系统总线的模块可能同时申请对总线的使用,但同一时刻只能有一个设备获得总线的使用权。因此,要设计一种总线仲裁机制来仲裁哪个模块获得总线的使用权以避免总线冲突。总线仲裁分为集中式仲裁和分布式仲裁。对于集中式仲裁,我们使用一种Master/Slave的结构,由Master负责管理总线,而Slave需要等待Master的指令,例如:我们可以使用总线控制器来为个模块对总线的使用分配时间。对于分布式仲裁,每个模块都有自己的访问控制逻辑,各模块将仲裁信号发送至仲裁总线,胜利者获得总线的访问权限,其他模块的请求则不被响应。

## 问题8

对I/O的寻址分为两种,第一种为存储器映像寻址方式(Memory-mapped I/O),第二种为I/O单独编址方式(Isolated I/O)。对于第一种,无论是内存还是I/O,都只有一个单一的地址空间,I/O模块的状态和数据寄存器都被认为是内存位置,因此可以通过相同的机器指令来访问内存和I/O。对于第二种,则为内存和I/O模块提供两种不同的地址空间,并且通过不同的机器指令来访问。需要注意的是,从硬件逻辑上来看,对于第一种方式,判断是否在内存还是I/O是通过一个Address Decoder来处理的;而第二种方式,控制信号则是由处理器本身产生(Multiplexing address lines)的或者使用两个数据通路传给内存和I/O(Dedicated address lines)。

## 问题9

摩尔定律描述的是: 价格不变时, 集成电路上的晶体管数目在经过大约18个月后便会翻一倍。在一定层面上决定了处理器速度的发展规律。

## 问题10

- 1) 163.1875
- 2) 297.75
- 3) 172.859375
- 4) 4011.1875

## 问题13

- 1) binary: 10111 octal: 27 hexadecimal: 17
- 2) binary: 1101011 octal: 153 hexadecimal: 6B
- 3) binary: 10011010110 octal: 2326 hexadecimal: 4D6
- 4) binary: 1011100 octal: 134 hexadecimal: 5C