

**CS6135 VLSI Physical Design Automation**  
**Homework 3: Fixed-outline Slicing**  
**Floorplan Design**

1.

學號：113062632

姓名：吳晟光

2. How to compile and execute your program, and give an execution example.

輸入\$ tar zxvf CS6135\_HW3\_113062632.tar.gz 解壓縮

進入 HW3/src，輸入\$ make，再輸入

\$ ./bin/hw3 ../testcase/{input.txt} ../output/{output.out}  
deadspace\_ratio

便能執行程式，輸入 make clean 可以清除檔案

Ex:

```
$ tar -zxvf CS6135_HW3_113062632.tar.gz
```

```
$ cd HW3/src
```

```
$ make
```

```
$ ./bin/hw3 ../testcase/public1.txt ../output/public1.out 0.1
```

```
$ make clean
```

3. The wirelength and the runtime of each testcase with the dead space ratios 0.15 and 0.1, respectively. Paste the screenshot of the result of running the HW3\_grading.sh.

```
[g113062632@ic22 ~/HW3_grading]$ sh HW3_grading.sh
+-----+
|           This script is used for PDA HW3 grading.           |
+-----+
host name: ic22
compiler version: g++ (GCC) 7.3.0

grading on 113062632:
checking item | status
-----|-----
correct tar.gz | yes
correct file structure | yes
have README | yes
have Makefile | yes
correct make clean | yes
correct make | yes

testcase | ratio | wirelength | runtime | status
-----|-----|-----|-----|-----
public1 | 0.15 | 231375 | 87.08 | success
public2 | 0.15 | 497258 | 371.67 | success
public3 | 0.15 | 656949 | 560.12 | success
public1 | 0.1 | 231955 | 60.42 | success
public2 | 0.1 | 493156 | 267.64 | success
public3 | 0.1 | 654679 | 560.15 | success
+-----+

Successfully write grades to HW3_grade.csv
+-----+
[g113062632@ic22 ~/HW3_grading]$
```

4. Please show that how small the dead space ratio could be for your program to produce a legal result in 10 minutes.  
以 public3.txt 來說我的程式可以在 2 秒內找出 deadspace ratio = 0.0518 的 legal result , initial floorplan 完的 legal result 的 HPWL = 841111  
所有的公開測資都可以在 2 秒內用我的 initial floorplan 找出一個 legal result
5. The details of your implementation. If there is anything different between your implementation and the algorithm in the DAC-86 paper, please reveal the difference(s) and explain the reasons.

方法大致與上課老師講的相同

使用 Simulated Annealing 實作，並考慮三種 move: 數字交換、字母交換、字母和後面的數字交換，一個 iteration 會做 500 次的 move，三種 move 都以 33% 的機率執行，cost 單純考慮 HPWL，初始溫度設置在 1000，小於 0.0001 或是時間大於九分 20 秒即停止

6. Please describe your method of your initial floorplan.

我使用的 initial floorplan 方法大致如下:

- a. 首先把 block 以高度排序和面積排序，並且給他們 flag 表示已放入或未放入
- b. 將第一個高度最大的 block 擺放進去，更新目前這個 row 的高度  $h_1$
- c. 找到未放入且高度最大的  $b_2$ ，假設它的高  $h_2$  寬  $w_2$ ，遍歷面積排序的 block 找到寬小於  $h_2$  且高度小於  $(h_1 - h_2)$  的面積最大的 block  $b_3$ ，找到則將  $b_3$  和  $b_2$  垂直組合再和目前 row 水平組合，找不到則直接將  $b_2$  和目前 row 水平組合
- d. 重複步驟 3 直到這個 row 的剩餘寬度放不下下一個未放入且高度最大的 block，假設 row 剩餘寬度為  $remain\_w$ ，我們遍歷面積

排序的 block 找出面積最大且高度小於 h1 寬度小於 remain\_w 的

b3 放入，找不到則略過

e. 接著換下一個 row 座標為(0, h1)，停止條件為已遍歷高度排序

的所有 block，表示全部皆已放入便 return，否則回到步驟 2

用這個方式讓 deadspace 減少非常多，不過有幾部分還可以在優

化，像是步驟 c 垂直組合可以找不只一個 block

7. What tricks did you do to speed up your program or to enhance your solution quality? Please use HW3\_printer to generate the image to compare different stages (e.g., initial floorplan  $\rightarrow$  trick 1  $\rightarrow$  trick 2  $\rightarrow$  final result) of your floorplanning results.

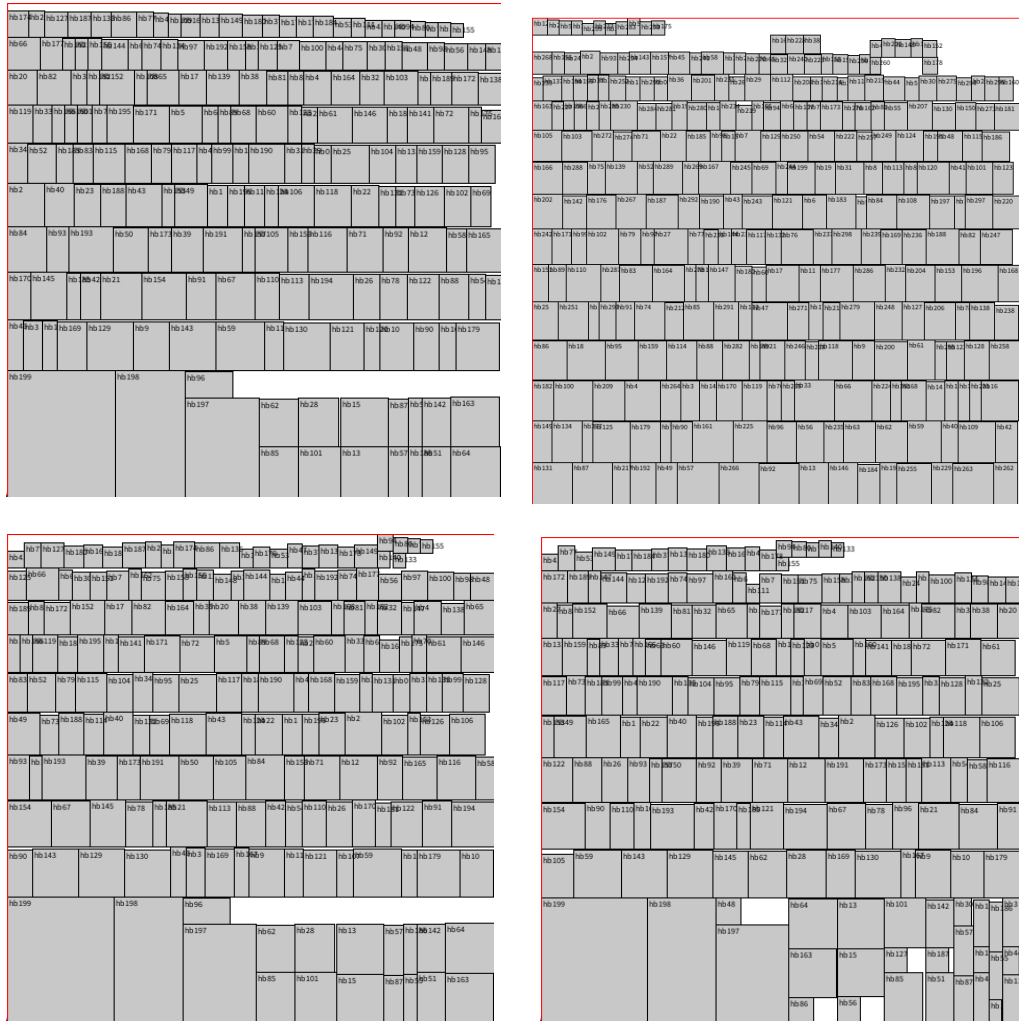
我試著使用各種不一樣的 initial floorplan 來優化我的程式，剛開

始使用高度排序加一個最好的 vertical partner，但後來我發現中

間仍然有很多空位，因此我又調整擺放方式，讓每一次擺放只

要高度還有空隙，都去找盡可能多的 vertical partner 放到空位中

這是 initial floorplan of public2 的圖:



後來我再次修改 initial floorplan 後在做 SA 的圖是最後一張，它能夠把大部分空隙補滿，讓我 SA 有更多調整空間。

8. What have you learned from this homework? What problem(s) have you encountered in this homework?

這份作業我學到如何使用 polish expression 來表示 slicing

floorplan 的方法，並且學會如何做 3 種的交換方式來最小化

HPWL。

我遇到的問題是一開始找不到一個 valid 的初始 floorplan，後來好不容易才想到這個方法。