

# Project09: Full Custom Final Project

繳交期限：2022年6月09日 23:59

以下翻译结果来自-有道神经网络翻译(NMT)

## 題目描述：

在我们最终的全定制IC设计项目中，您需要完成(A)从前端示意图到后端布局的(2输入NOR门实现)和(B) 2输入NOR门实现。请为每个门设计自己的模拟刺激，以便电路的行为可以完全验证(测试)。

请按以下规则提交设计项目文件：

- 1 – PDF格式的报告字体大小为12。
- 2 – 文件名是你的团队ID(例如， T12.pdf)。
- 3 – 列出所有团队成员的姓名和学生证。
- 4 – 发布示意图的截图。
- 5 – 发布你的符号形状(符号)的截图。
- 6 – 发布布局的截图。
- 7 – 发布您的DRC和LVS报告的截图。
- 8 – 在模拟下Post前端SPICE文件。
- 9 – 模拟后端SPICE文件。
- 10 – 报告前端和后端回转速率和传播延迟。
- 11 – 张贴你的前端和后端波形的截图。
- 12 – 上传sp文件、mt0文件、st0文件和tr0文件的tarball(例如， T12.tgz)从“前端示意图”和“后端布局”的模拟。

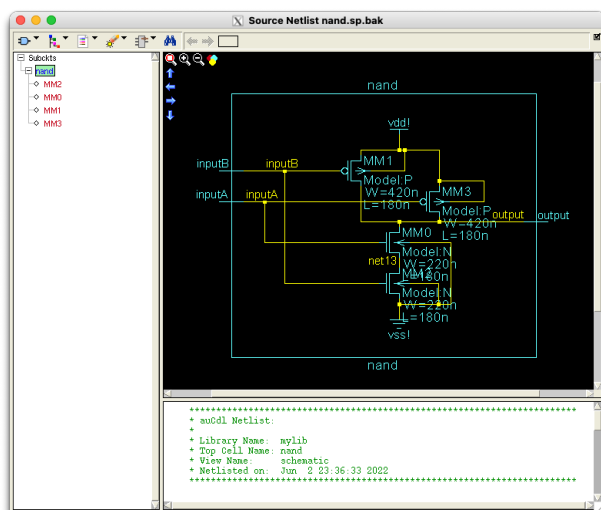
## 組員學生證號碼

B11015020 王正宏

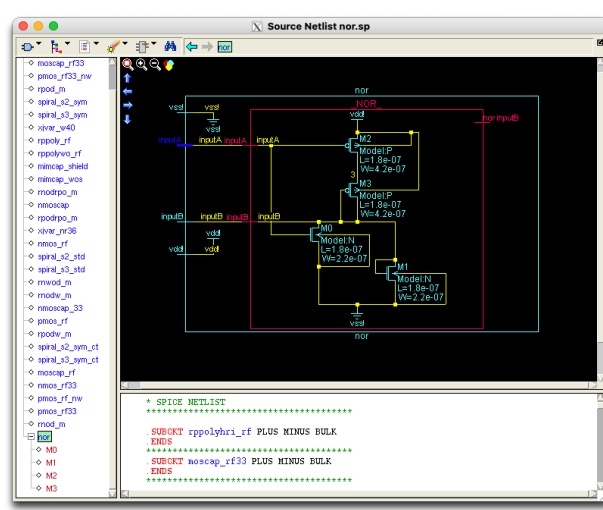
B11015015 廖習善

B11015051 吳丰荏

## 4 – 发布示意图的截图

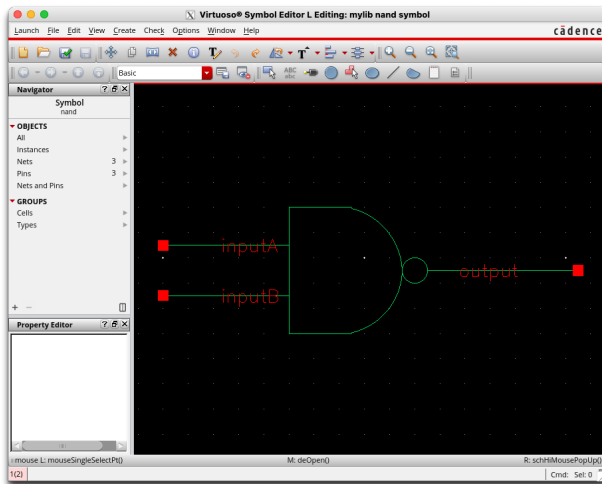


NAND

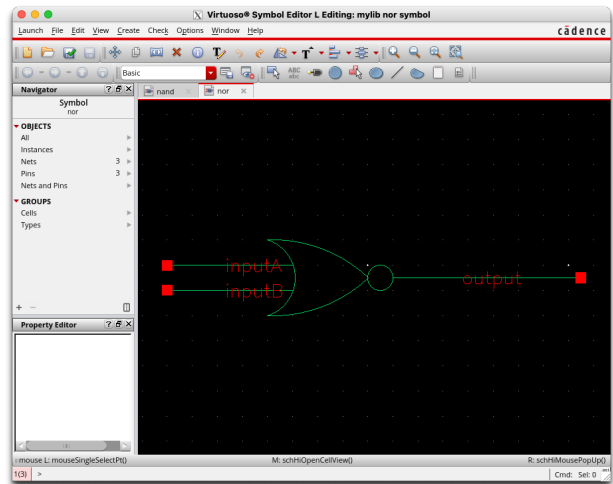


NOR

## 5 – 发布你的符号形状(符号)的截图

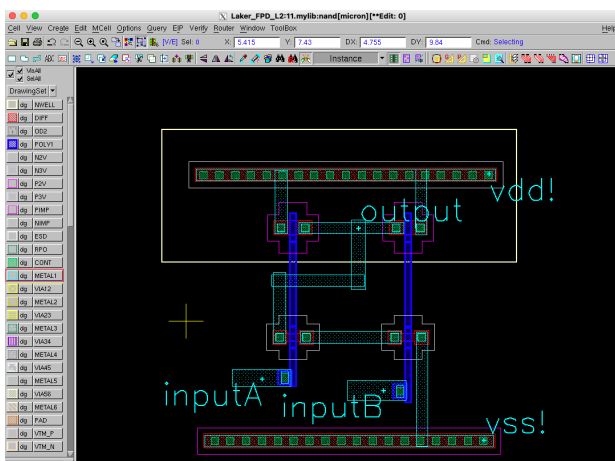


NAND

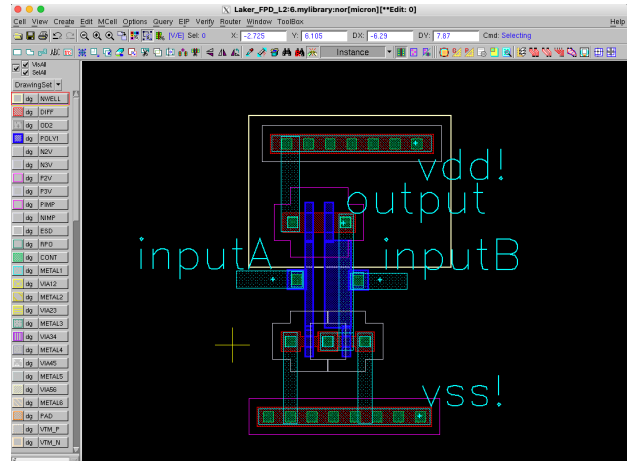


NOR

## 6 – 发布布局的截图

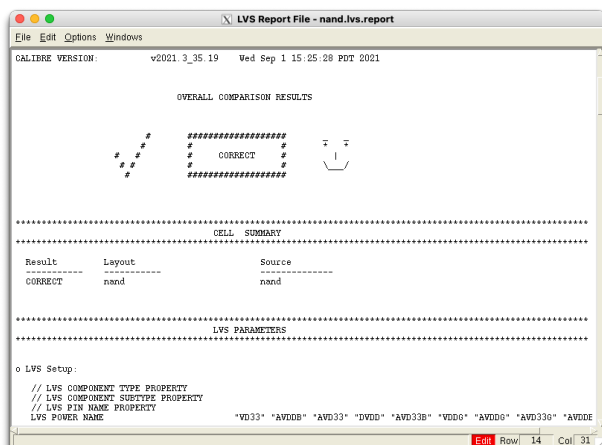


NAND Layout

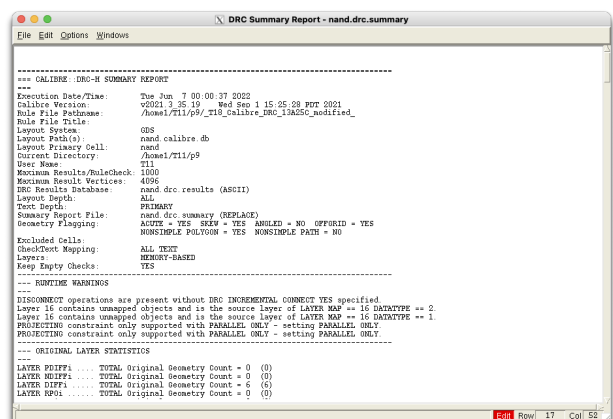


NOR Layout

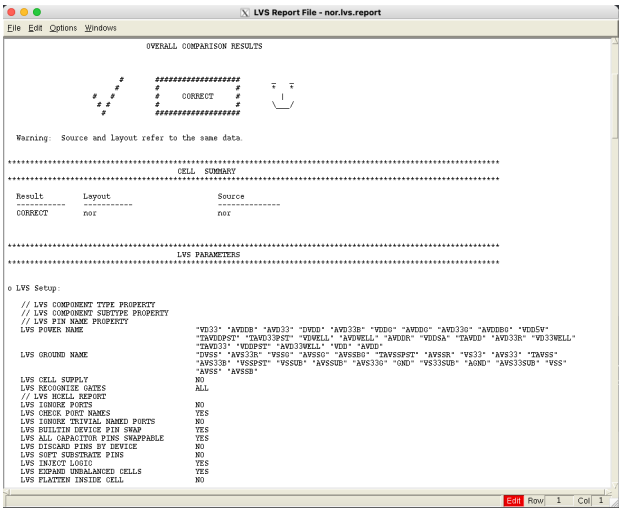
## 7 – 发布您的DRC和LVS报告的截图



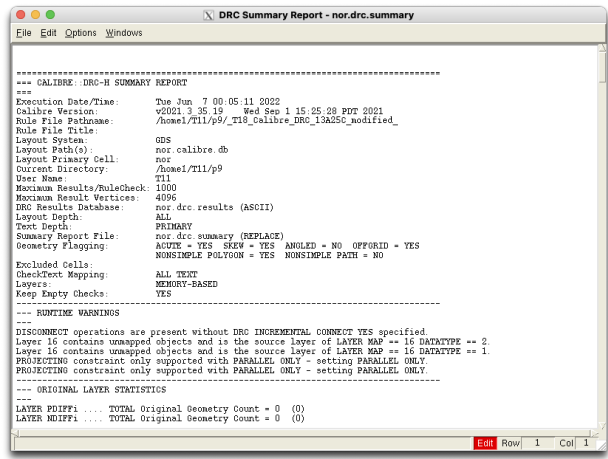
NAND LVS



NAND DRC



NOR LVS



NOR DRC

## 8 – 在模拟下Post前端SPICE文件

Lorem ipsum dolor sit amet, consectetur adipiscing elit, sed diam nonummy nibh euismod tincidunt ut laoreet dolore magna aliquam erat volutpat. Ut wisi enim ad minim veniam, quis nostrud exerci tation ullamcorper suscipit lobortis nisl ut aliquip ex ea commodo consequat.

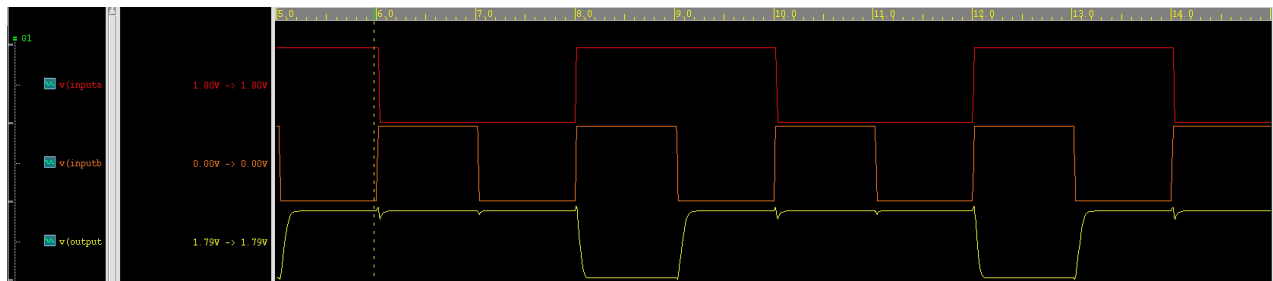
## 9 – 模拟后端SPICE文件

Lorem ipsum dolor sit amet, consectetur adipiscing elit, sed diam nonummy nibh euismod tincidunt ut laoreet dolore magna aliquam erat volutpat. Ut wisi enim ad minim veniam, quis nostrud exerci tation ullamcorper suscipit lobortis nisl ut aliquip ex ea commodo consequat.

## 10 – 报告前端和后端回转速率和传播延迟

Lorem ipsum dolor sit amet, consectetur adipiscing elit, sed diam nonummy nibh euismod tincidunt ut laoreet dolore magna aliquam erat volutpat. Ut wisi enim ad minim veniam, quis nostrud exerci tation ullamcorper suscipit lobortis nisl ut aliquip ex ea commodo consequat.

## 11 – 张贴你的前端和后端波形的截图



Front-end NAND Wave Shape



Front-end NOR Wave Shape