

第4章 HCS-A02 实验板卡

本章主要介绍自主研发的 FPGA 实验设备——HCS-A02 教学开发板，详细说明实验板卡的特性、硬件结构、各 I/O 接口的引脚，以及板卡的程序下载方法。

4.1 HCS-A02 教学开发板简介

HCS-A02 是杭州电子科技大学计算机学院自主研发的、基于 Xilinx 公司新一代的 Artix7 系列 FPGA 的数字开发平台。HCS-A02 教学开发板套件包含一块电路板和一根 USB 数据线，如图 4.1 所示。HCS-A02 的供电、编程和数据传输通过一个 USB Type-B 接口（方口）完成，该接口能提供 500mA 电流，可满足 HCS-A02 大部分的应用需求。

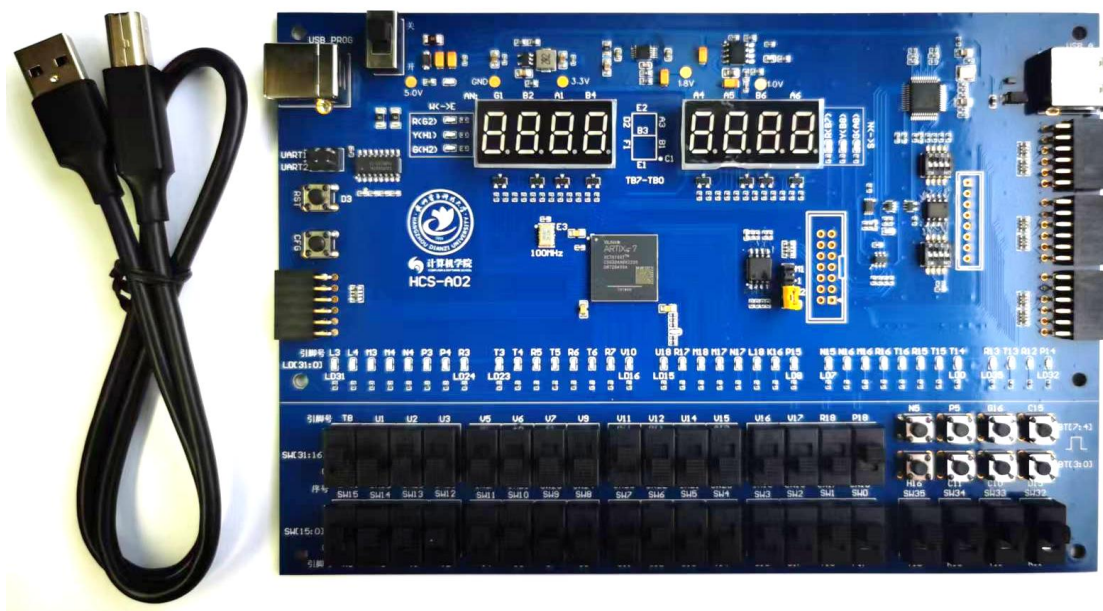


图4.1 HCS-A02 教学开发板套件

USB 数据线为打印机数据线——Type-A（扁头）转 Type-B（方头）；将其方头插入板卡左侧的 USB_PROG 口，将其扁头插入计算机的 USB A 型口，即可为板卡提供电源。

HCS-A02 教学开发板的结构与接口如图 4.2 所示，其主要结构特点如下：

- ◆ 主 FPGA 芯片采用 Xilinx Artix7 系列的 XC7A100T-CSG324，可以在 ISE 和 Vivado 两种开发平台上进行开发；
- ◆ 使用 100MHz 晶振；
- ◆ 提供的物理外设接口有：
 - 1 个 USB Type-B 接口 USB_PROG：用于为板卡取电、完成程序烧录；
 - 1 个 USB Type-B 接口 USB_A：供用户开发使用；
 - 2 个串口 UART；

- 4 个 2×6 引脚的 Pmod™ 低速连接器：供用户连接其他扩展模块使用；
- ◆ 提供通用的物理 I/O 设备（GPIO）：
 - 36 个拨码开关；
 - 36 个 LED 显示灯、6 个红绿灯；
 - 8 个按键；
 - 8 个 7 段数码管；



图4.2 HCS-A02 教学开发板接口示意图

实验中最常用到的设备，就是基本 I/O 设备，包括拨动开关、按键等输入设备，LED 显示灯、数码管等输出设备。HCS-A02 板卡上常用 I/O 设备对应的 FPGA 引脚，均以丝印形式印在电路板上对应设备的上面或者附近。下面做简单介绍。

4.2 输入设备

HCS-A02 板卡上的输入设备包括 36 个拨动开关和 8 个按键。

4.2.1 拨动开关

HCS-A02 板卡设有 36 个拨动开关，它们对应的 FPGA 引脚如表 4.1 表 4.1 所示。

如图 4.2 所示，板卡上的 36 个拨动开关排成两排，命名为 SW35~SW0：

- 上排从左到右依次是 SW31~SW16，即最左边的开关是 SW31，最右边的开关是 SW16；
- 下排左边，从左到右依次是 SW15~SW0，即最左边的开关是 SW15，最右边的开关是 SW0；

- 下排右侧，有 4 个开关，从左到右分别是 SW35~SW32。
- 开关根据拨动的位置，可以输入高或低电平至相应的 FPGA 引脚：
 - 向上拨，输入 1；向下拨，输入 0。

表4.1 拨动开关的 FPGA 引脚

拨动开关	FPGA 引脚	拨动开关	FPGA 引脚	拨动开关	FPGA 引脚
SW31	T8	SW19	V16	SW7	U11
SW30	U1	SW18	V17	SW6	U12
SW29	U2	SW17	R18	SW5	U13
SW28	U3	SW16	P18	SW4	V14
SW27	V5	SW15	R8	SW3	U16
SW26	V6	SW14	T9	SW2	U17
SW25	V7	SW13	V1	SW1	T18
SW24	V9	SW12	V2	SW0	P17
SW23	V11	SW11	V4	SW35	T10
SW22	V12	SW10	U6	SW34	R10
SW21	U14	SW9	U7	SW33	T11
SW20	V15	SW8	U9	SW32	R11

4.2.2 按键

HCS-A02 板卡上的按键有 8 个，对应的 FPGA 引脚如表 4.2 所示。8 个按键排成两排，命名为 BT7~BT0：

- 上排从左到右依次是 BT7~BT4，即最左边的按键是 BT7，最右边的按键是 BT4；
- 下排从左到右依次是 BT3~BT0，即最左边的按键是 BT3，最右边的按键是 BT0；
- 按下按键输入 1 到相应的 FPGA 引脚，按键松开则输入 0 到相应的 FPGA 引脚，即：每按动一次按键，FPGA 相应引脚上就产生一个正脉冲；
- 按键已经通过硬件消抖。

表4.2 按键和时钟源的 FPGA 引脚

按键	FPGA 引脚	按键	FPGA 引脚
BT7	N5	BT3	H16
BT6	P5	BT2	C11
BT5	G16	BT1	C10
BT4	C15	BT0	D15
时钟源	FPGA 引脚		
100MHz	E3		

4.2.3 时钟源

板卡上的晶振为 FPGA 提供了一个 100MHz 的时钟源，从 E3 引脚引入。可以根据需要，对 E3 引脚上的 100MHz 信号进行计数、分频，产生低频率的周期信号；也可以对其计数、定时，产生延时。

4.3 输出设备

HCS-A02 板卡上的输出设备有 36 个 LED 显示灯、6 个交通灯和 8 个数码管。

4.3.1 LED 显示灯

36 个 LED 显示灯对应的 FPGA 引脚如表 4.3 所示。对应 FPGA 引脚输出 1，则 LED 灯亮，否则 LED 灯灭。

表4.3 LED 显示灯的 FPGA 引脚

LED 灯	FPGA 引脚	LED 灯	FPGA 引脚	LED 灯	FPGA 引脚
LD31	L3	LD19	R6	LD7	N15
LD30	L4	LD18	T6	LD6	N16
LD29	M3	LD17	R7	LD5	M16
LD28	M4	LD16	V10	LD4	R16
LD27	N4	LD15	U18	LD3	T16
LD26	P3	LD14	R17	LD2	R15
LD25	P4	LD13	M18	LD1	T15
LD24	R3	LD12	M17	LD0	T14
LD23	T3	LD11	N17	LD35	R13
LD22	T4	LD10	L18	LD34	T13
LD21	R5	LD9	K16	LD33	R12
LD20	T5	LD8	P15	LD32	P14

4.3.2 交通灯

板卡上在数码管的左右两侧分别设置了一组红绿灯，每组含红 R、黄 Y、绿 G 三个 LED 彩色灯，用于实现交通灯控制系统。6 个交通灯对应的 FPGA 引脚如表 4.4 所示。

左侧为东西向（W↔E）的 3 个灯，右侧为南北向（S↔N）的 3 个灯；FPGA 引脚输出 1 则点亮，输出 0 则熄灭。这两组交通灯，可以配合左右两个 4 位的数码管，设计实现交通灯控制系统。

表4.4 交通灯的 FPGA 引脚

交通灯方向	红绿灯	FPGA 引脚
东西向	R1（红灯）	G2
	Y1（黄灯）	H1
	G1（绿灯）	H2
南北向	R2（红灯）	B7
	Y2（黄灯）	B8
	G2（绿灯）	A8

4.3.3 数码管

HCS-A02 板卡上有 8 个数码管，命名为 TB7~TB0，最左侧为 TB7，最右侧为 TB0，它们对应的 FPGA 引脚如表 4.5 所示。

表4.5 数码管的 FPGA 引脚

位选（数码管）	FPGA 引脚	段选	FPGA 引脚
AN7（TB7）	G1	CA	E2
AN6（TB6）	B2	CB	A3
AN5（TB5）	A1	CC	B1
AN4（TB4）	B4	CD	E1
AN3（TB3）	A4	CE	F1
AN2（TB2）	A5	CF	D2
AN1（TB1）	B6	CG	B3
AN0（TB0）	A6	DP	C1

7 段数码管是将发光的 LED 材料制作为 7 个长条型 LED 灯，围成一个数字“8”的形状，如图 4.3 所示。数码管的 7 段被命名为 A~G，可以单独控制每一段是否点亮，从而组合显示一个数字（0~9、A~F）或其他特殊形状。图 4.3 给出了显示数字“0~9”需要点亮的各段 LED。另外，数码管一般都可以在数字右侧显示小数点，因此，能显示小数点的数码管有 8 段 LED 灯：A~G、DP。

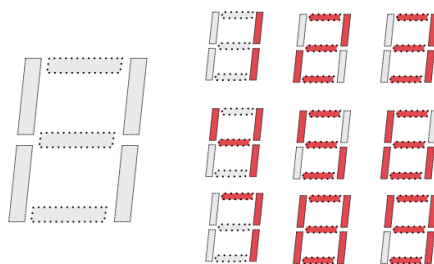


图4.3 数码管显示数字“0~9”

HCS-A02 板卡上的 8 个数码管是共阳极的 8 段数码管，连接方式如图 4.4 所示。

所谓共阳极，是指某个数码管的 8 段 LED 的阳极接在一起，称为共阳极（Common Anode）。图 4.4 中 TB0 的共阳极由 AN0 反相（取反）后驱动，而 TB1 的共阳极由 AN1 反相后驱动，依次类推。同时，8 个数码管的 8 段 LED 的阴极则分别接在一起，例如，8 个数码管的 A 段 LED 灯阴极接在一起，由 CA 控制信号驱动；8 个数码管的 B 段 LED 灯阴极接在一起，由 CB 驱动；依次类推。CA~CG、DP 称为**段选信号，用于控制数码管显示的数字**；AN7~AN0 称为**位选信号，用于控制是否点亮某个数码管**。8 个位选和 8 个段选信号均由对应的 FPGA 输出引脚驱动，具体如表 4.5 所示。

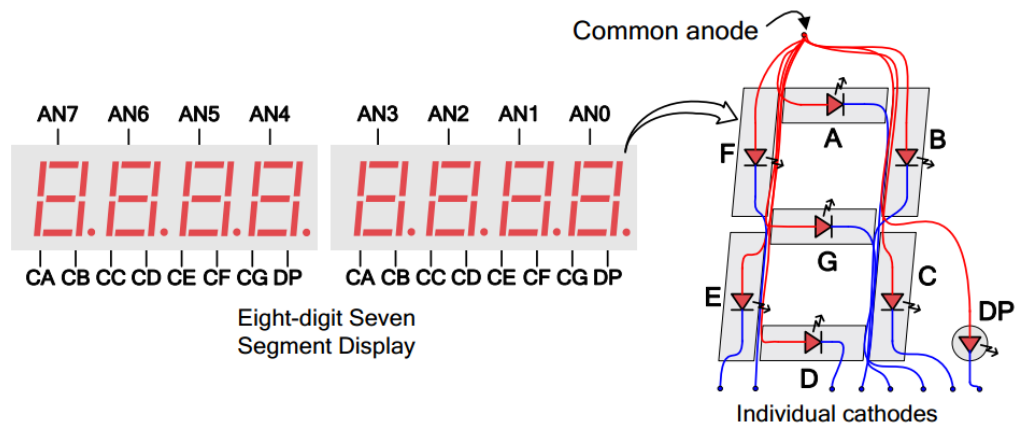


图4.4 共阳极数码管连接

那么如何点亮某个数码管并显示某个数字呢？第一，通过相应的 FPGA 引脚将预点亮的数码管位选信号 AN_i 置为低电平，反相后提供高电平给数码管的共阳极，从而可以点亮该数码管。第二，根据要显示的数字，将需要点亮的段的阴极信号（即段选信号）置为低电平，这样本段 LED 二极管导通，从而发光点亮。

譬如，如果要使 TB2 数码管显示数字“7”，则需要 AN[7:0]=11111011（即位选 AN2 信号有效，=0 点亮），且 CA~CG DP=00011111（即 ABC 三段的段选有效，=0 点亮）；程序只需要控制位选和段选对应的 FPGA 相应引脚为上述值即可。

如果要使 8 个数码各自稳定显示各自的 8 个数字时，需要动态刷新扫描。刷新频率在 60Hz 到 1KHz 之间，刷新周期在 1ms 到 16ms 之间。这样每个数码管显示的时间就为八分之一的刷新周期。

4.4 其他接口

除了上述常用的基本 I/O 设备外，HCS-A02 实验板卡上还集成了一个 USB-B 编程接口、一个 USB-A 接口、两个串口（UART）和 4 组 Pmod 扩展口。

4.4.1 USB-B 型编程接口

如图 4.2 所示，板卡的左上侧设有一个 USB-B 型（方口）编程接口 USB_PROG，用于将 Vivado 生成的比特流文件*.bit 下载到 HCS-A02 的 FPGA 芯片中，或者将二进制文件

*.bin 下载到配置存储器（Flash）中，下载方法见 3.2.9 节，不赘述。

4.4.2 USB-A 接口及 UART 串口

如图 4.2 所示，在板卡的右上侧，设置了一个 USB-A 型接口，供用户编程开发，其两根信号连接的 FPGA 引脚如表 4.6 所示。

板卡左上角有两个 UART 串口，为 RS-232 接口，以 2×3 的插针形式提供给用户使用。外部引入的串口信号经过电平转换后，以 TTL 电平连接到 FPGA 的 I/O 引脚上，具体如表 4.6 所示。排列布局上，上排三根插针是 UART1，从左至右依次是 RX1、TX1 和 GND 三根线；下排三根插针是 UART2，从左至右依次是 RX2、TX2 和 GND 三根线；可以用杜邦线将信号引出使用。

表4.6 USB 及 UART 串口的 FPGA 引脚

USB-A	FPGA 引脚	UART1	FPGA 引脚	UART2	FPGA 引脚
USB1_N	A9	RX1	L1	RX2	J2
USB1_P	A10	TX1	K2	TX2	K1

4.4.3 Pmod 扩展口

板卡将 FPGA 芯片剩余的 I/O 引脚，从 4 个 Pmod 低速扩展接口上引出，其中 Pmod4 位于板卡左侧，Pmod1~Pmod3 位于板卡右侧（从下至上布局）。

图 4.5 给出了 Pmod 扩展口在 PCB 板卡上布局图示，每个 Pmod 扩展口有 12 个插孔，对应 12 个引脚。最右侧两个插孔对应引脚 Pin6 和 Pin12，直接接至 3.3V 电源；右边第 2 列两个插孔对应引脚 Pin5 和 Pin11，直接接地(GND)；左边的两排 8 个插孔对应引脚 Pin1~Pin4、Pin7~Pin10，为 8 个信号线。左下角插孔为 Pin1（方焊盘）。

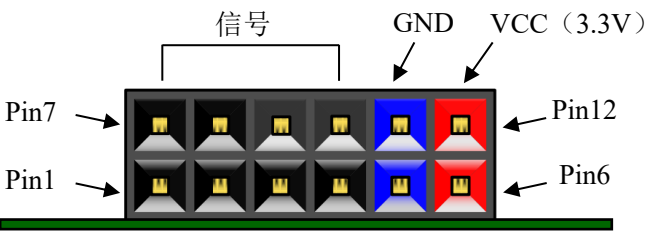


图4.5 Pmod 扩展口的 12 个引脚布局

4 个 Pmod 的 4×8=32 个信号，连接到 FPGA 的具体引脚号如表 4.7 所示。

表4.7 PMOD 扩展口的 FPGA 引脚

Pmod 引脚序号	Pmod1 的 FPGA 引脚	Pmod2 的 FPGA 引脚	Pmod3 的 FPGA 引脚	Pmod4 的 FPGA 引脚
Pin1	E18	A16	B11	P2
Pin2	E17	A18	A11	R1
Pin3	F18	B16	B12	R2

Pmod 引脚序号	Pmod1 的 FPGA 引脚	Pmod2 的 FPGA 引脚	Pmod3 的 FPGA 引脚	Pmod4 的 FPGA 引脚
Pin4	G18	B18	A13	T1
Pin7	J17	D17	A15	M1
Pin8	J18	D18	B14	M2
Pin9	H17	C17	A14	N1
Pin10	G17	B17	B13	N2