

《数字电子技术》考试试卷 (A卷).

班级_____ 姓名_____ • 学号_____

题号	一	二	三	四	五	六	七	八	总得分	评卷人	甲核人
得分											

一、选择题(每小题1分,共10分)

1. 在四变量卡诺图中,逻辑上不具有相邻性的一组最小项为()。

- A、 m_1 与 m_3 B、 m_4 与 m_6 C、 m_5 与 m_{13} D、 m_2 与 m_8

2. 下面说法不正确的是: ()

- A、当高电平表示逻辑0、低电平表示逻辑1时,称为正逻辑。
B、三态门输出端可能出现“低电平”、“高电平”、“高阻”三种状态。
C、若干OD门输出端并联后,外接上拉电阻至正电源端,可实现正逻辑的“线与”运算。
D、输出管集电极开路的门,称为OC门。

14

3. 当T触发器控制输入端T=0时,该触发器实现()功能。

- A、置1 B、置0 C、计数 D、保持

4. 设计一个十二进制计数器,至少需要()个触发器。

- A、2 B、12 C、 D、3

5. 逻辑函数 $F=AB+BC$ 的最小项表达式为()。

- A、 $F = m_2 + m_3 + m_6$ B、 $F = m_2 + m_3 + m_7$ C、 $F = m_3 + m_6 + m_7$ D、 $F = m_3 + m_4 + m_7$

6. 四个触发器组成的扭环形计数器拥有()个有效状态。

- A、4 B、6 C、8 D、16

7. 下列说法正确的是: ()

- A、多谐振荡器有两个稳态 B、多谐振荡器有一个稳态和一个暂稳态
C、多谐振荡器有两个暂稳态 D、多谐振荡器通常用于产生正弦波信号

8. 不属于时序逻辑电路的是: ()

- A、寄存器 B、译码器 C、计数器 D、触发器

9: TTL 集成电路74LS138是3线/8线译码器,其译码输出为低电平有效;若输入代码A₂A₁A₀=110时,输出

- A、00100000 B、01000000 C、10111111 D、00000100

10. 下列描述不正确的是: ()

- A、触发器是组成时序逻辑电路的必不可少的基本部件。
 B、当RS触发器的Q=1时, 即可认为触发器处于“1”态, 无需考虑Q可能出现的状态。
 C、异步时序电路的响应速度要比同步时序电路的响应速度慢。
 D、相对于电平型触发器而言, 边沿型触发器具有更好的抗干扰性能。

二、填空题(每空1分, 共10分)

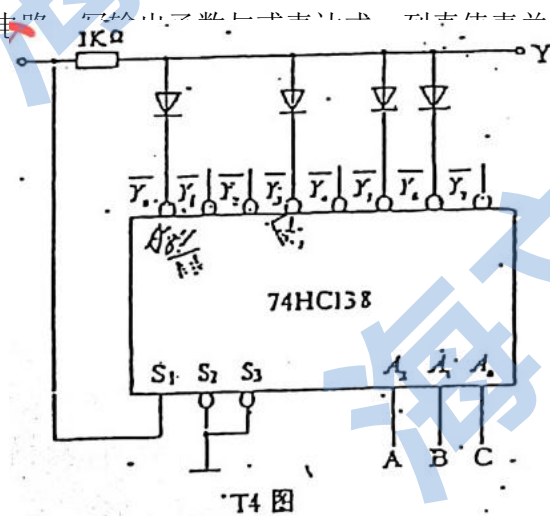
1. 与十进制数100.5 相对应的二进制数是 _____。
 2. TTL 与非门的多余输入端悬空时, 相当于输入 _____ 电平。
 3. 主从JK触发器的特性方程为 _____。
 4. 存储容量为8KB/S位的ROM存储器, 其地址线为 _____ 个, 数据线为 17 _____ 条。
 5. 对一个4位权电阻网络的DAC而言, 若 $V_{REF}=8V$, 当输入数字量为1010时, 输出模拟电压的绝对值为 _____ V。
 6. 进行AD转换时, 需按以下四个步骤进行: _____ 保持、_____、编码。
 7. 逐次逼近型和双积分型两种A/D 转换器相对而言, _____ 的抗干扰能力强, _____ 行的转换速度决。

三、计算题(每小题6分, 共12分)

1. 用代数法化简: $F = \overline{AB} + \overline{ABC} + A(B+A) = (AB' + ABC)' + A(B+A)'$
 • 2-用卡诺图法化简逻辑函数: $= (AB' + ABC) (A(B+A))'$
 $Y(A, B, C, D) = \sum m(3, 5, 6, 7, 10) \div d(0, 1, 2, 4, 8) \quad 7: (ABAABC) (A + (B+A))'$
 $= (AB + ABC) A'$
 $= 0.$

四、分析题 (14分)

分析T4图所示组合逻辑电路, 说明电路功能;



(74HC138译码器的逻辑功能:

$Y_i = \overline{S} - m$ 其中

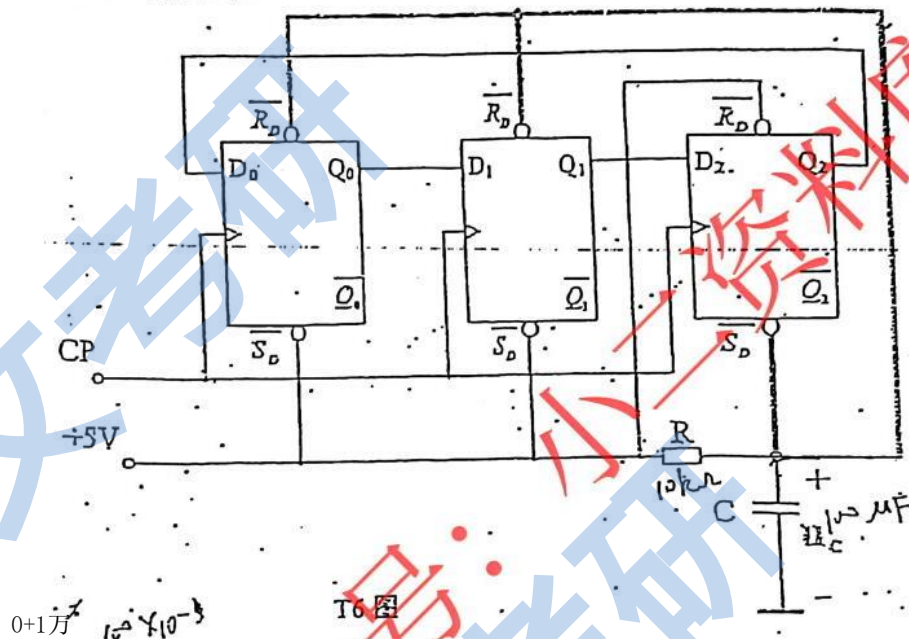
$S = S_1 \cdot \overline{S_2} + \overline{S_3}$ 是关于 A_2, A_1, A_0 的最小项.)

五、设计题 (10分)

试用最少的逻辑门实现以下逻辑功能： 若三变量A、B、C中出现奇数个“1”，则输出Z=1；否则Z=0。要求列真值表，写逻辑函数式，画逻辑电路图。

六、分析题(14分)

分析 T6图所示同步时序逻辑电路：



1. 设 $R=10k\Omega$, $C=100\mu F$ ；分析电容的上电过程，定性画出 U_L-t 曲线，确定上电后 Q_2 Q_1 Q_0 的初始状态。

2. 推导各触发器的激励方程和状态方程，画状态转换图与时序波形图(至少表现4个CP 同期)，说明该电路的逻辑功能 and 设计特点。

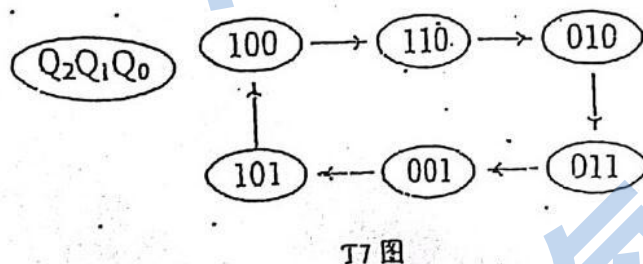
$$(2): Ca = -F_2 \quad Ci = D_2$$

$$D_0 = Q_2, D_1 = \neg Q_2, D_2 = \neg Q_1$$

七、设计题(15分)

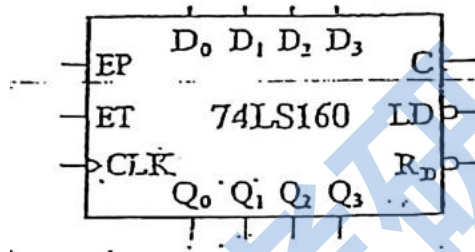
答=0. 点 少(x.),

采用正边沿D触发器和其它任选电子元件，设计满足T7图所示状态转换关系的同步时序逻辑电路，要求实现自启动。



八、设计题(15 分)

同步十进制加法计数器74LS160的逻辑图符如T8 图所示，其逻辑功能表见下表。



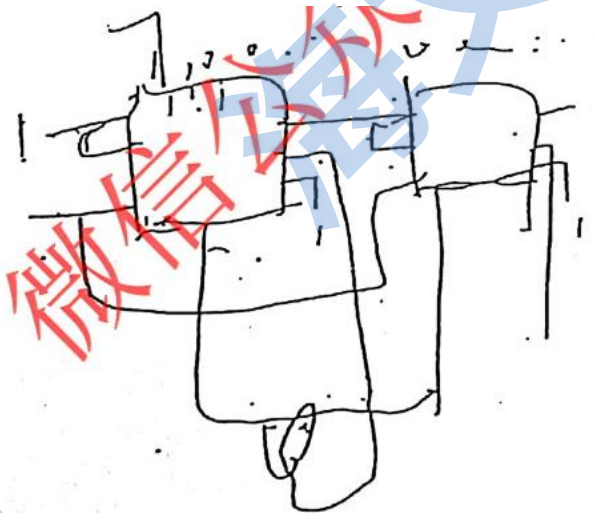
T8 图

CLK	RD	LD	EP ET	工作状态
×	0	×	×	异步清零
1	1	0	×	同步置数
×	1	1	0 r	保持 ($Q_2 \sim Q_0$, $Q=1001$ 时, $C=1$)
×	1	1	×	保持 ($C=0$)
t	1	1	11	8421BCD 加法计数

试用两片74LS160和必要的逻辑门，设计一个同步十二进制而法计数器。要求计数序列如下：

01→02→03→04→05→06→07→08→09→10→11→12→01→……

注：以上计数序列按十进制数描述，其十位、个位分别对应一组8421BCD代码。



山东科技大学2012—2013学年第二学期

《 数字电子技术 》考试试卷(A卷)参考答案及评分标准

一、选择题(每题1分,共10分)

1-5: D A D C C

6-10: C C B C B

二、填空题(每空1分,共10分)

-1- 1100100.1

2. 真 5. $Q = J\bar{Q} + KQ$ 三、计算题(共12分)

6. 取样 量化

3. 13 8.

4. 双积分 . 逐次逼近

7. 5V

二资料库

$$F = \overline{AB} + ABC + A(B + A)$$

1 (6分).

$$= (\overline{AB} + ABC) \cdot \bar{A}$$

=0

• 2、(6分)

$$Y = \overline{AD} + \overline{AC} + \overline{BD}, \text{ 卡诺图略}$$

四、分析题(10分)

解: 74HC138 输出所接为二极管与门, 则 $Y = \overline{m_0} \cdot \overline{m_3} \cdot \overline{m_5} \cdot \overline{m_6} =$

(5分)

$$\overline{m_1 + m_2 + m_4 + m_7} = \overline{ABC + \overline{A}BC + ABC + \overline{A}BC + ABC}$$

真值表为: (4分)

功能: 三变量奇偶检验电路: (1分)

输 入			输 出
A	B	C	Y
0	0	0	10010110
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

(共10分)

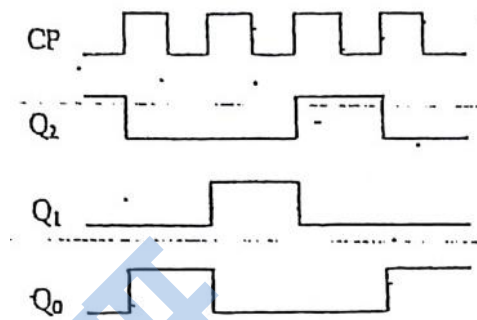
五、设计题(8分)

1. 解: 真值表同上题(4分).

(2分)

输出逻辑函数式为:

$$Z = \overline{ABC} + \overline{A}BC + A\overline{B}C + ABC = A \oplus B \oplus C$$



该电路为三位环形计数器，可作为三节拍发生器，其设计特点是上电自行进入主循环，无____经过自启动逻辑修正(2分)

(共12分)

设计题(14分)

：由状态转换图列出次态卡诺图如下：“

		Q ₁ Q ₂			
Q ₀	0	*** 1	101	001	011
	1	110	100	***	010

92=00 $Q^- = \bar{Q}, Q_0 = \bar{Q}_i$; 则导致

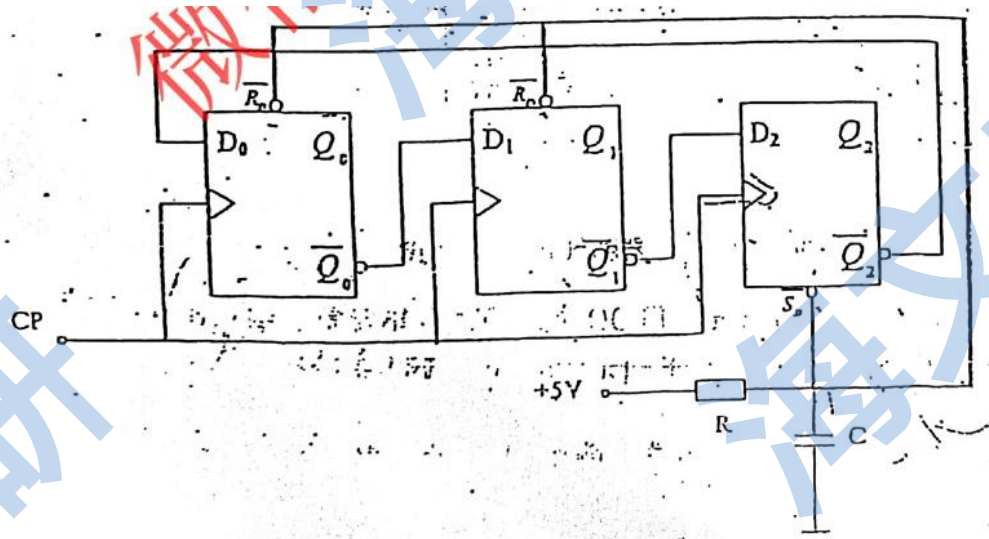
000

111

为了减少自启动设计所用逻辑门，可以考虑上电量位或复位功能，设置初态
100然修正状态方程亦可获得自启动效果

$Q_2 Q_1 Q_0 =$

$Q_2 = \bar{Q}_2 + Q_1 Q_0$ 。(电路图略)



四、分析题(8分)

一种采用TTL工艺的改进型D锁存器的电路结构如图6所示。其中, R_1 、 R_2 分别为开关管 T_1 、 T_2 的基极限流电阻。试分析该锁存器的工作原理, 并说明其触发方式和性能特点。

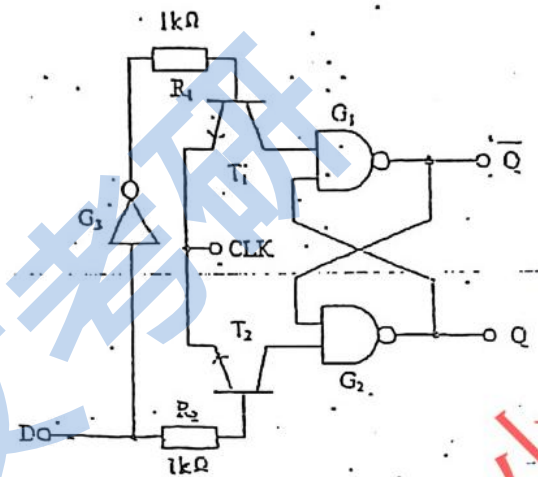


图6 D锁存器电路

五、分析题(共8分)

分析图7所示同步时序避免电路, 写出驱动方程、状态方程和输出方程, 填状态转换真值表或次态卡诺图、画出状态转换图. 图电的 X_2 、 Y 分别表示输入逻辑变量和输出逻辑变量.

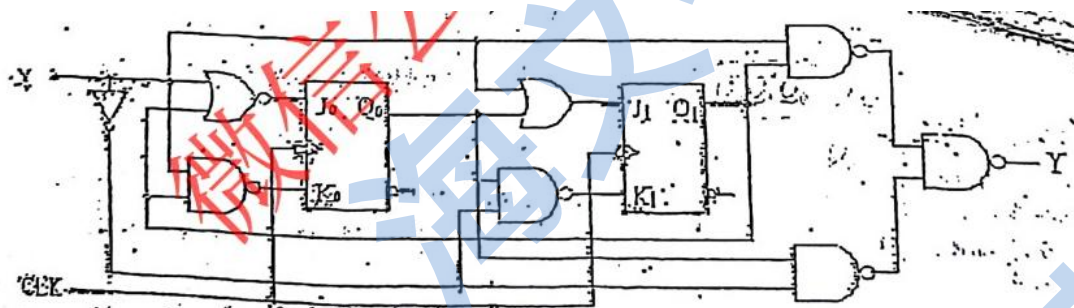


图7

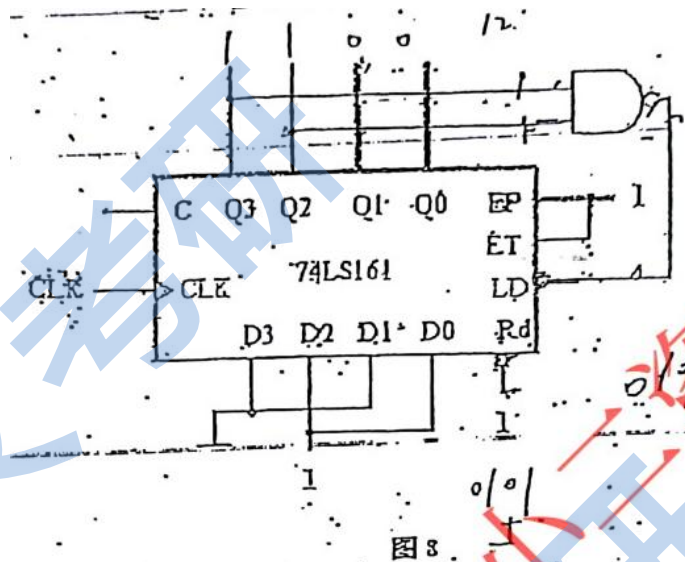
六、设计题(12分)

用边沿型 D 触发器和适当门电路设计一个能自启动的三位扭环计数器。要求其

计数循环为: 000→001→011→111→110→100→ (000)…….

七、分析题(10分)

试分析图8所示的同步计数器电路, 并画出其完整的状态转换图。



8世利

注: 同步四位二进制加法计数器74LS161的功能表见下表。

K ₂	LD	CLK	EP ET	工作状态
0、	×	×	×	异步清零 $2_1=0$
1.	0	1	×	同步置数 $2_1=D_1$
1.	1	×	01	保持 $0_1=0$;
1	1.	×	※.0	余均 $0_1=0$; (但 $C=0$)
31	1.	-1	1.1.	按5421码(自然B码) 加法计数

11-12

山东科技大学 (A)

《数字电子技术》试题

班级_____姓名_____学号_____

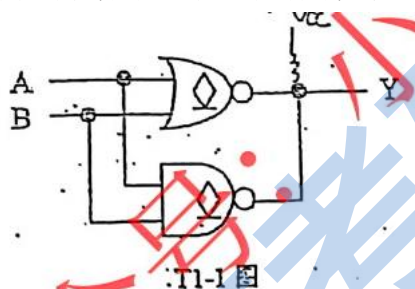
题号	一	二	三	四	五	六	总得分	评卷人	审核人
得分									

一、简答题-(共36分)

1、(4分)计算与92.25 相对应的二进制数,并将该二进制数转换为十六进制数。

2、(4分)用卡诺图法化简逻辑函数: $Y = AC + ABC + AC\bar{D} + CD$.

3、(4分)判断T1-1图所示电路有何错误?予以改正后,写出Y的逻辑函数式。



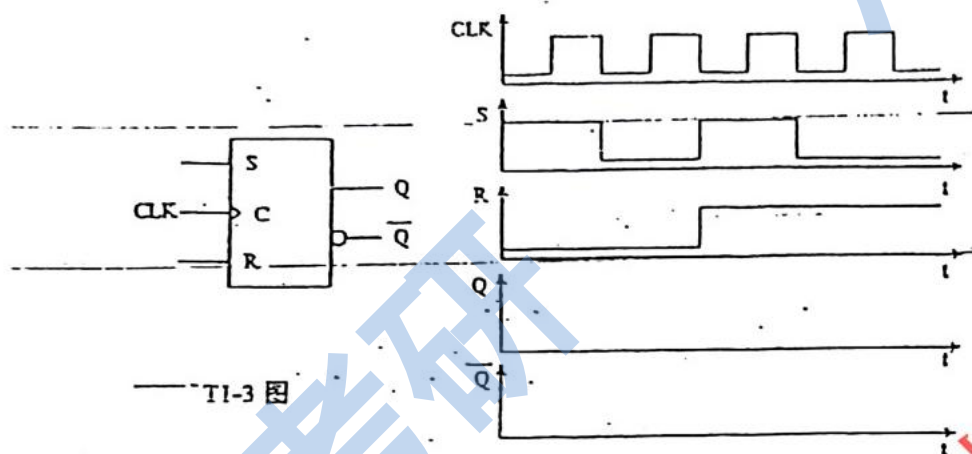
4、(6分)用T1-2图所示8×2位的ROM设计下列两个逻辑函数,画出ROM存储矩阵的点阵图。

$$\begin{cases} Y_0 = AB + B\bar{C} \\ Y_1 = \bar{A} + BC \end{cases}$$

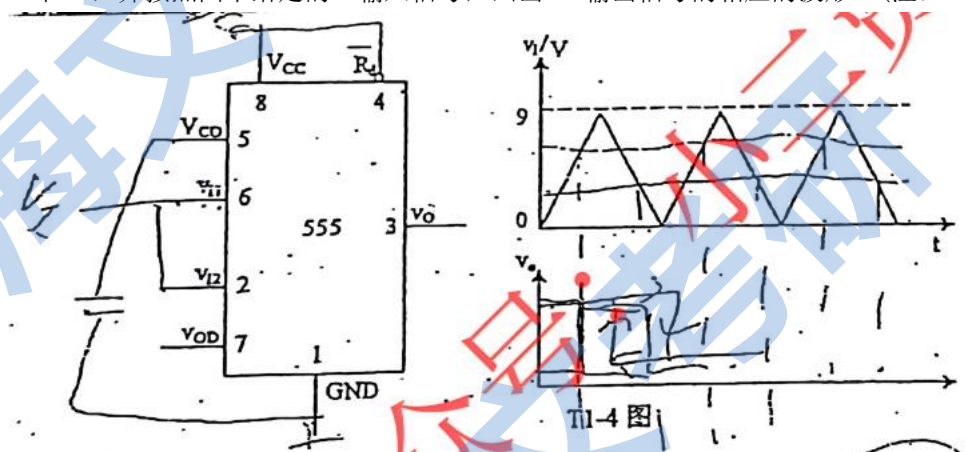


5、(6分)写出T1-3 图所示触发器的特性方程,说明其触发方式,并按照给定输入信号,画出其对应的Q以及Q波形

(设Q初态为0),



6、(6分)采用T1-4图所示555定时器，设计一个反相施密特触发器，画出电路图，计算其 V_T 和 V_E ，并按照图中给定的 V_I 输入信号，画出 v_o 。输出信号的相应的波形。(注： $V_{ces}=9V$)



当 d第2d1dg=0101

n=4

yo

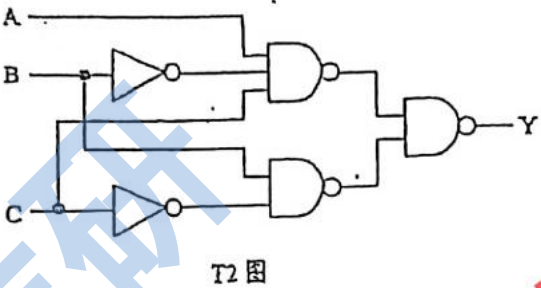
	S_1	S_1	S_2	
2R:	2R:	$1/162R$	$1/82R$	$1/42R$
		R	R	R
		WY	yy	VREF
16	$1/8$	$1/4$	$1/2$	1

T1-5 图

2

二、分析题 (8分)

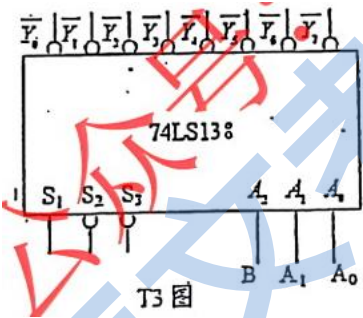
分析T2图所示组合逻辑电路的功能，要求写出逻辑函数式，列出真值表。



三、设计题-(16分)

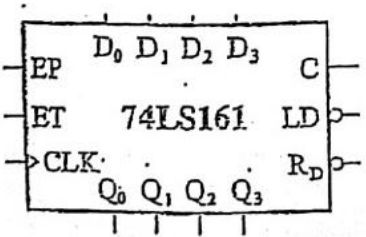
- 1. 用与非门设计一个2位二进制数 $A_1 A_0$ 与一个1位二进制数 B 的乘法运算电路，积为2位二进制数 $Y_1 Y_0$ ，要求列出真值表，写出逻辑函数式，画出电路图。
- 2. 改用3线-8线译码器74LS138及适当的逻辑门，重新设计符合上述要求的乘法运算电路。

(138译码器的逻辑功能： $\overline{Y_i} = \overline{S \cdot m_i}$ ， $S = \overline{S_1} \cdot \overline{S_2} + \overline{S_1} \cdot S_3 + S_1 \cdot \overline{S_2} + S_1 \cdot S_3$; m_i 是关于 $A_2 A_1 A_0$ 的最小项；其逻辑图如图T3图所示。设计时，输入变量按图中标注接至译码器的3个代码输入端/地址输入端。)



四、设计题(12分)

用同步四位二进制加法计数器 74LS161 以及必要的逻辑门，设计一个同步三十一进制加法计数器。要求采用量数法，预置数为0；74LS161的逻辑图如图T4图所示，其功能表见下表。

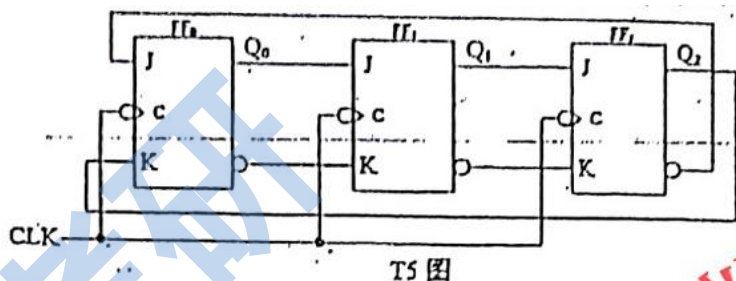


T4图

CLK	FD	LD	EP ET	工作状态
×	0	×	×	异步清零
1	1	0.	×	同步置数
×	1	1	01	保持
×	1	1	×	保持 (C=0)
1	1	1	11	8421码 加法计数

五、分析题(14分)

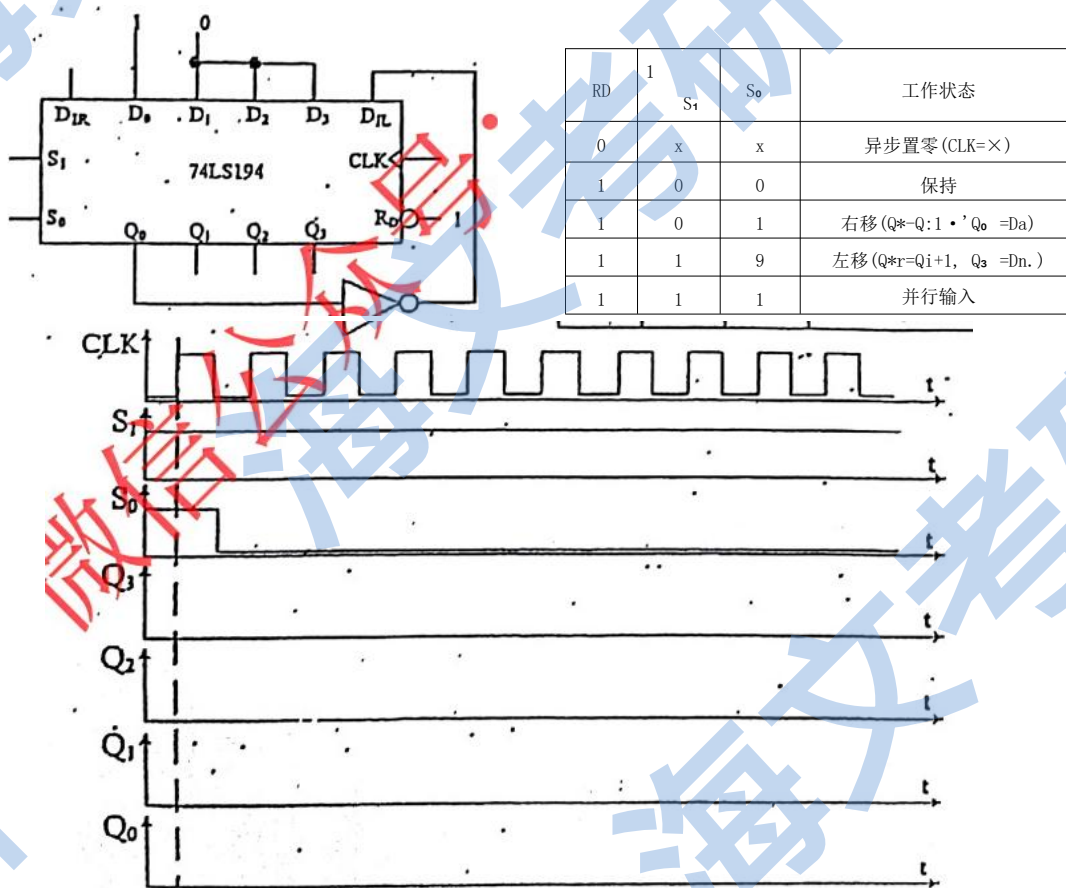
分析T5图所示的同步时序电路：写出电路的驱动方程，求状态方程，列出状态转换表或者填次态卡诺图，画电路的状态转换图，并说明该电路能否自启动。-----



六、分析题 (14分)

T6图为4位双向移位寄存器74LS194 的一个应用电路，74LS194的逻辑功能见附表。

- 1: 当 $S_1S_0 = 10$ 时，分析该电路的逻辑功能：写出其外部反馈的激励函数，画出完整的状态转换图；确定一种有效循环，并说明该电路的逻辑功能。
2. 虽然该电路无法“自启动”，但按照图中给定的控制信号，电路则可以进入有效循环。试在图中画出相应的 Q_1 、 Q_2 、 Q_3 的时序波形(至少描述10个时钟周期的持续变化)。
3. 试对电路做出设计修正：采用“上电清零”法，实现自启动。



T6 图

一、简答题(第1~3小题, 每小题4分; 4~7小题, 每小题6分; 共36分)

1、 $(101\ 1100.01)_2$; $(5C.4)_{16}$

(4分)

2、 $Y=A+CD$

(4分)

AB	CD	00	01	11	10
00		0	0	1	0
01		0	0	1	0
11		1	1	1	1
10		1	1	1	1

3、输出端需接一个上拉电阻至电源;

$$Y = \overline{A+B} \cdot \overline{AB} = \overline{A+B} = \overline{A} \cdot \overline{B}$$

(4分)

4、
$$\begin{cases} Y_0 = m_2 + m_6 + m_7 \\ Y_1 = m_0 + m_1 + m_2 + m_3 + m_7 \end{cases}$$

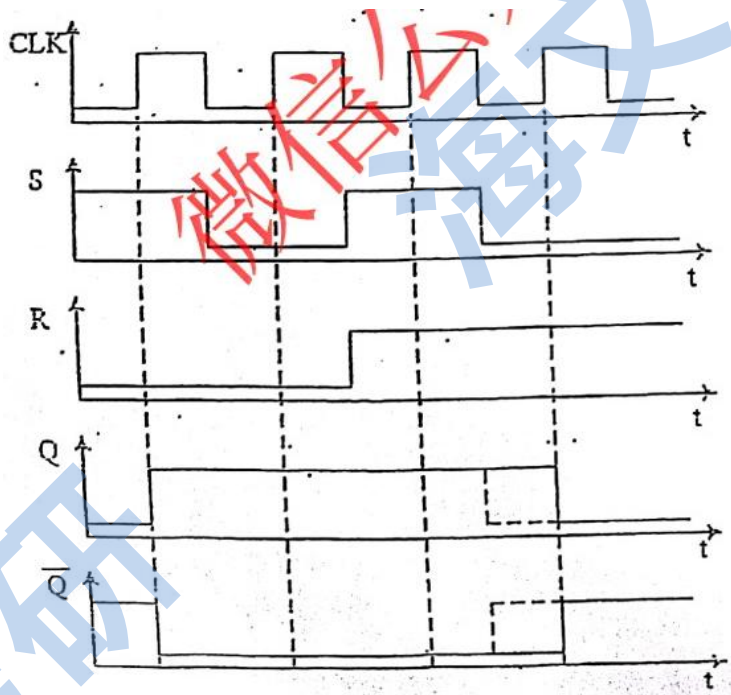
(4分)

点阵图(略)

(2分)

5、 $Q^* = S + \overline{R}Q, SR = 0$

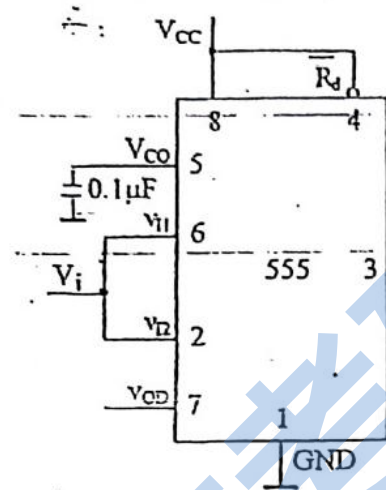
(2分)



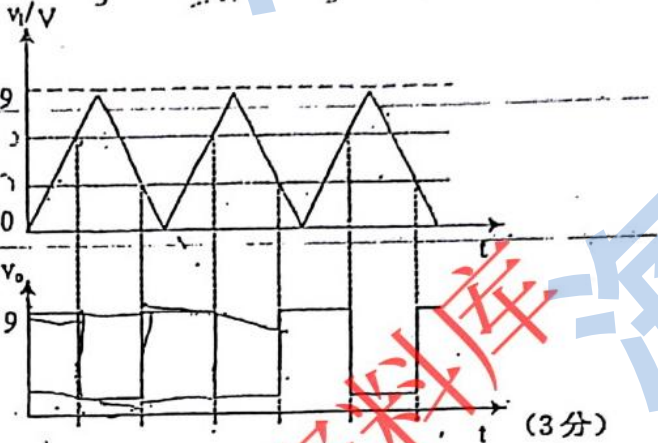
(4分)

(计6分)

6、反相施密特触发器电路设计如下：



$$V_{I+} = \frac{2}{3}V_{cc} = 6V, V_{I-} = \frac{1}{3}V_{cc} = 3V. \quad (3分)$$



(3分)

(计6分)

7、 v_o 的推导过程：

$$i_x = \frac{I}{2}d_3 + \frac{I}{4}d_2 + \frac{I}{8}d_1 + \frac{I}{16}d_0 = \frac{I}{2^4}(2^3d_3 + 2^2d_2 + 2^1d_1 + 2^0d_0) = \frac{I}{2^4}D_x$$

$$\text{又 } I = \frac{V_{PEF}}{R} + i_r = \frac{V_{FEF}}{2^4R}D_x$$

$$\text{则 } v_o = -i_x R = -\frac{V_{REF}}{2^4}D_x$$

(4分)

$$d_3d_2d_1d_0 = 0101 \text{ 时, } D_x = 5, \text{ 则 } V_o = 25V.$$

(2分) 当

(计6分)

(共36分)

二、分析题 (8分)

解：写出Y的逻辑表达式为：

$$Y = ABC + BC$$

(4分)

列出真值表为：

输入			输出
A	B	C	Y
0	0	0	01100110
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

(4分)

(共8分)

三、设计题(16分)

1. 解： A_1 、 A_0 、 B 为输入变量， Y_1 、 Y_0 为输出变量，根据题意列真值表如下：

输入			输出	
B	A ₁	A ₀	Y ₁	Y ₀
0	0	0	0	0
0	0	1	0	0
0	1	0	0	0
0	1	1	0	0
1	0	0	0	0
1	0	1	0	1
1	1	0	1	0
1	1	1	1	1

输出逻辑函数式为:

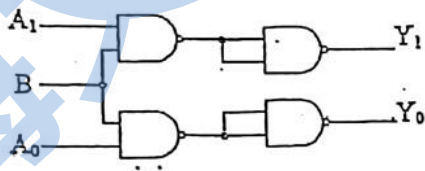
$$Y_1 = B\bar{A}_1\bar{A}_0 + BA_1\bar{A}_0 = B\bar{A}_1 = \overline{\overline{B}\bar{A}_1}$$

$$Y_0 = B\bar{A}_1A_0 + BA_1A_0 = BA_0 = \overline{\overline{B}\bar{A}_1A_0}$$

用与非门设计电路图为:

小二资料库

(2分) (3分)



(计8分)

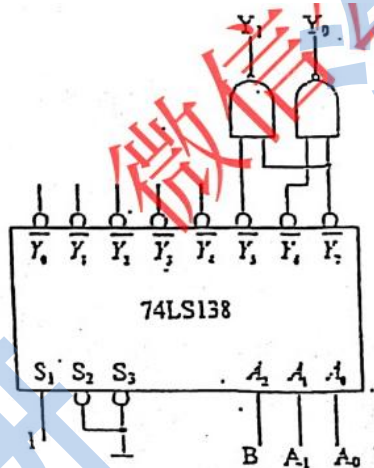
2. 解: 其逻辑函数式还可表示为:

$$Y_1 = B\bar{A}_1\bar{A}_0 + BA_1\bar{A}_0 = m_6 + m_7 = \overline{m_5 \cdot m_7} = \overline{Y_5 \cdot Y_7}$$

(4分)

$$Y_0 = B\bar{A}_1A_0 + BA_1A_0 = m_5 + m_7 = \overline{m_5 \cdot m_7} = \overline{Y_5 \cdot Y_7}$$

用74LS138实现电路图为:



(4分)

(计8分)

(共16分)

四、设计题(12分)

解: 使用74LS161设计同步三十一进制的加法计数器, 其主循环应包含31个状态。

采用置数法, 预置数为0, 故初始状态为0, 当主循环计数满31个状态时, 令

$\overline{LD} = 0$, 再等

五、分析题(14分)

解：①写方程组

驱动方程：

$$\begin{cases} J_0 = \overline{Q_2}, & K_0 = \overline{Q_2} \\ J_1 = Q_0, & K_1 = \overline{Q_0} \\ J_2 = Q_1, & K_2 = \overline{Q_1} \end{cases}$$

一页面一个8分)

(共12分) (3分)

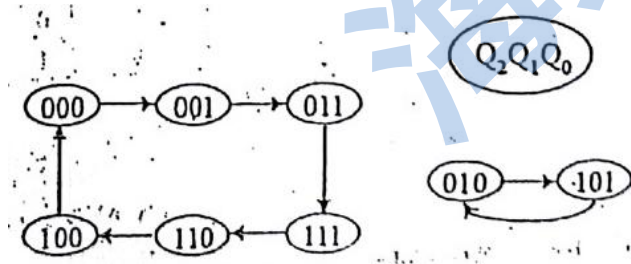
$Q^* = J\overline{Q} + KQ$ 中，得到电路的状态方程：

(3分)

0.0.	00	01	11	10
	001	011	111	1.01
	000	010	110	100.

$$\begin{aligned} Q_0^* &= (\overline{Q_2})\overline{Q_0} + (\overline{Q_2})Q_0 \\ Q_1^* &= (Q_0)\overline{Q_1} + (\overline{Q_0})Q_1 \\ Q_2^* &= (Q_1)\overline{Q_2} + (\overline{Q_1})Q_2 \end{aligned}$$

③ 画状态转换图 (3分)



④ 该电路不能自启动 (2分)

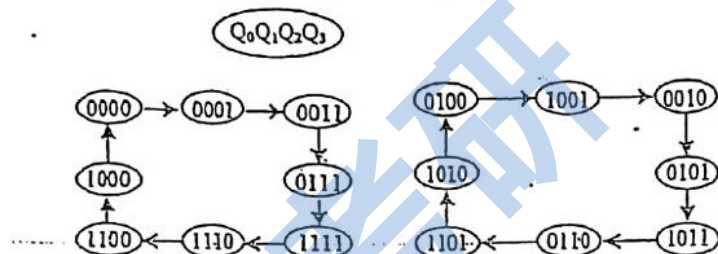
(共14分)

分析题(14分)

解: 1. 当 $S_1S_0 = 10$ 时, 74LS194 工作于串行右移寄存状态。

其外部反馈的激励函数为: $D_{it} = \overline{Q_0}$, (2分)

则完整的状态转换图为:

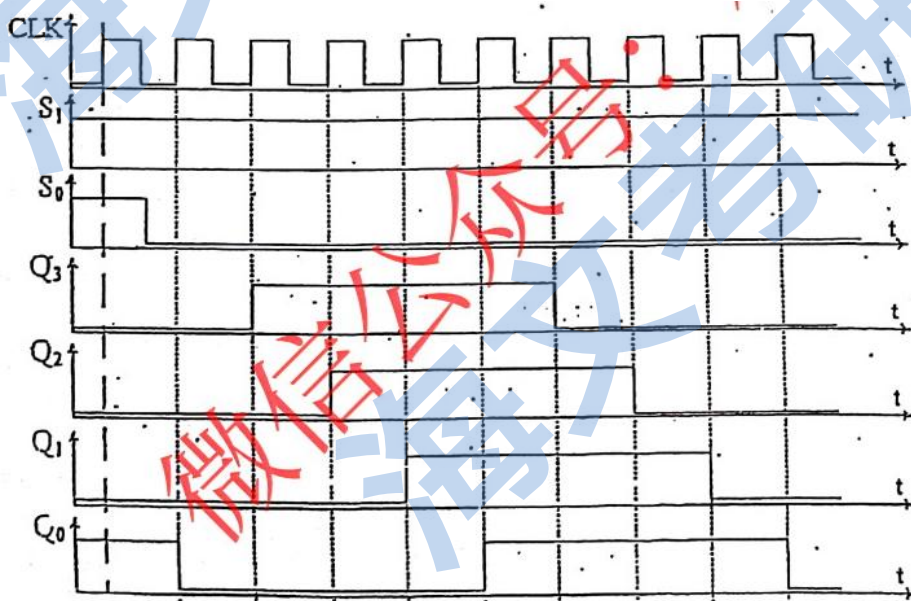


料库

“ ” (4分)

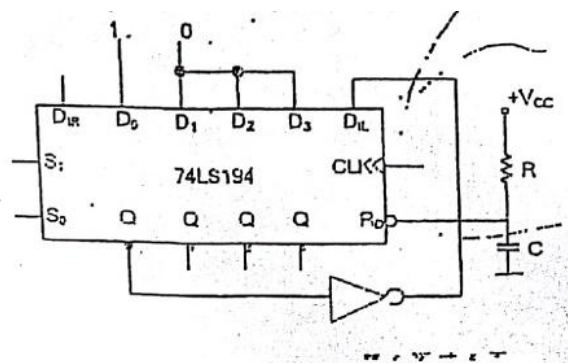
确定上图左侧状态循环为有效循环, 右侧循环为无效循环。则该电路为4位扭环形计数器, 实现逻辑功能为: 4位右移码加法计数。 (1分)

2. 波形图为:



(5分)

3. 采用“上电清零”法实现自启动, 修正后的电路设计如下:



(2分)

(共14.分)

) = $\rightarrow \div$ ' (1011.110.0101)₂ = $1 \times 2^4 + 0 \times 5 + 1 \times 2^4$

15

= \rightarrow 八、 \1011110、 0101)₂ =(00) 叫110.、 01010元 - (136.24)。

二 \rightarrow ÷大

010学年第二学期

《数字电子技术》考试试卷 (A卷)

0.101.

班级 电信.11-2

姓名 王明艳

学号 1101101232

0 \times 2+1 \times 2 \div 1

题号	一.	二	三	四	五	六	七.	总得分	评卷人	审核人
得分										

9ABCDE

gri

1+114

gy.

10.062576、F1.30

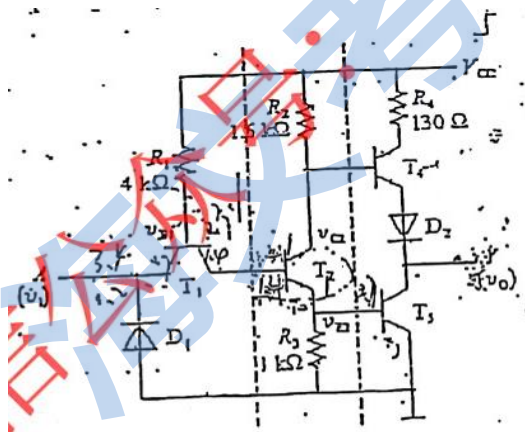
一、简答题(每题4分,共36分)

C136、24% C94、3125% 155-312 的

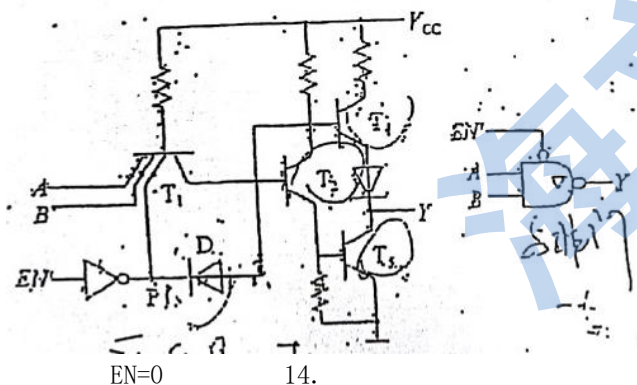
1、试写出与二进制数(6) iii6, bi òu), 相对应的人进制度, 进制数和十六进制数 <0 0、25

2、试化简具有无关项的逻辑函数: $Y(A,B,C,D)=\sum m(1,2,6,8) \div d(0,3,4,10,15)$ 53kg. 2 4
 $AB' + \lambda' gb' zi'y$

3、如图所示, 设 $V_{CC}=5V$, T_1 , T_2 , T_4 , T_5 均为硅管, 请讨论 $v_{v1}=3.4V$ 和 $v_{v2}=0.2V$ 时 v_{v2} 的大小。

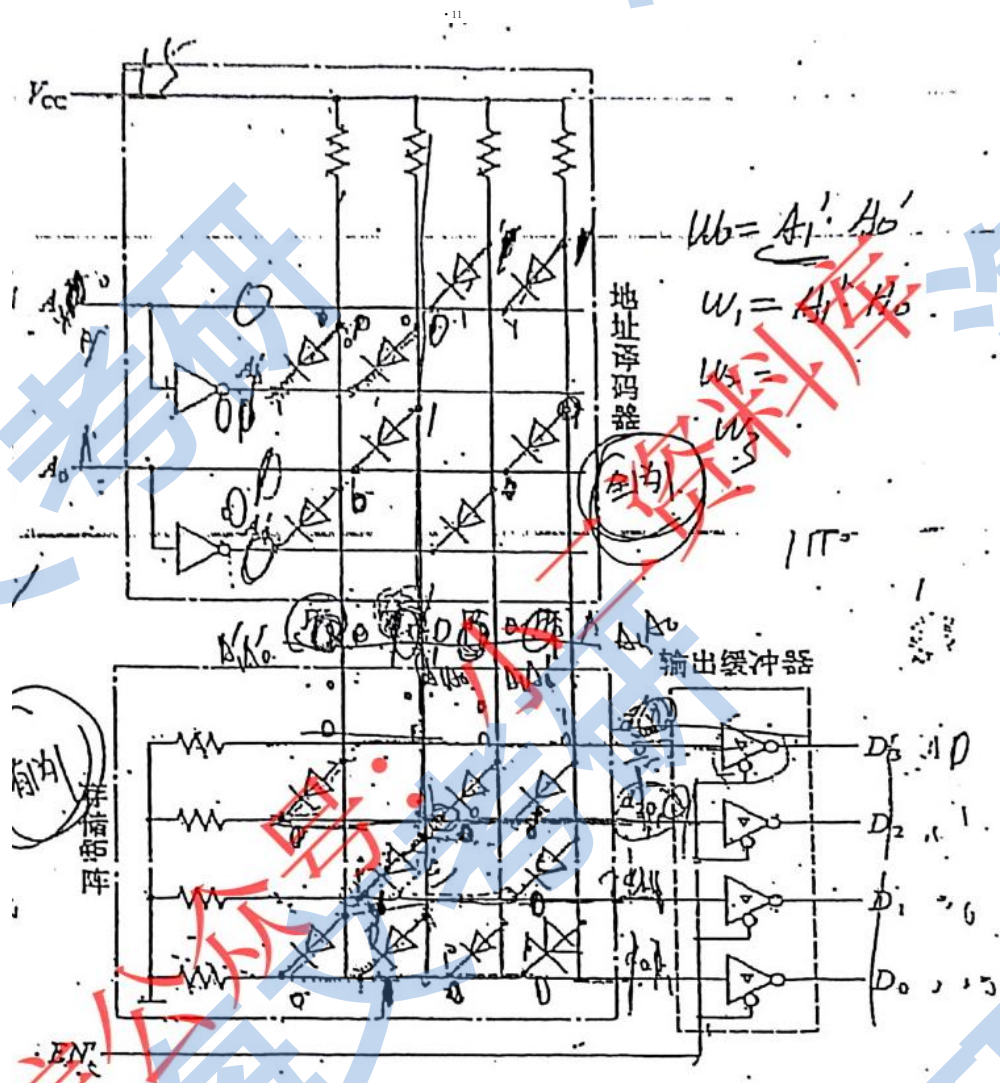


4、下图所示为三态输出门, 试分析它的工作原理。



-1 1:00:

- 5、当 $d_1A_0 = 0$ 时, 及 $A_1A_0 = 11$ 时, 分别写出 d_1, d_2, d_3, d_0 的值.



- 6、电路如下图所示, 试写出 V_o 的表达式. 又, 设

$V_{REF} = 16V, a, d, d, d_0 = 1011,$

求出 P_o 的值.

-17

= -11V.

1, -

. 应 = - (竖) $(\frac{1}{12} \frac{1}{d_3} + \frac{1}{20} \frac{1}{d_2} + \frac{1}{40} \frac{1}{d_1} + \frac{1}{20} \frac{1}{d_0} + \frac{1}{40} \frac{1}{d_0})$

2R
S1

R
S2

ST

Y, J.

J.

1.

I2

I3

: 小

: V, *

心.

A

102° R

22R

S,

YP25160

d1

d1

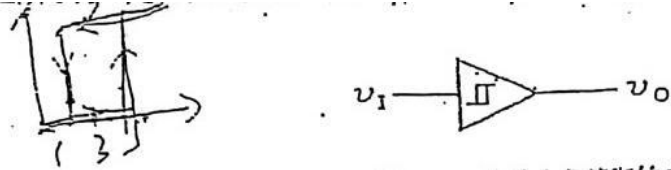
d1 (LSB)

)

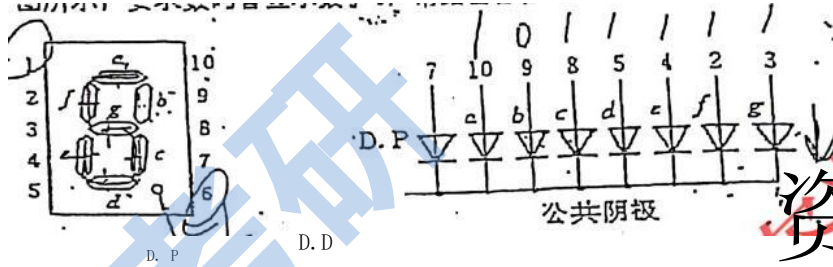
(MSB)

= -1 - RF2 d3 + d0.

7、如图所示为一施密特触发器，已知 $V_{T+} = 3V, V_{T-} = 1V, V_{DD} = 5V$ ，试画出其电压传输特性。

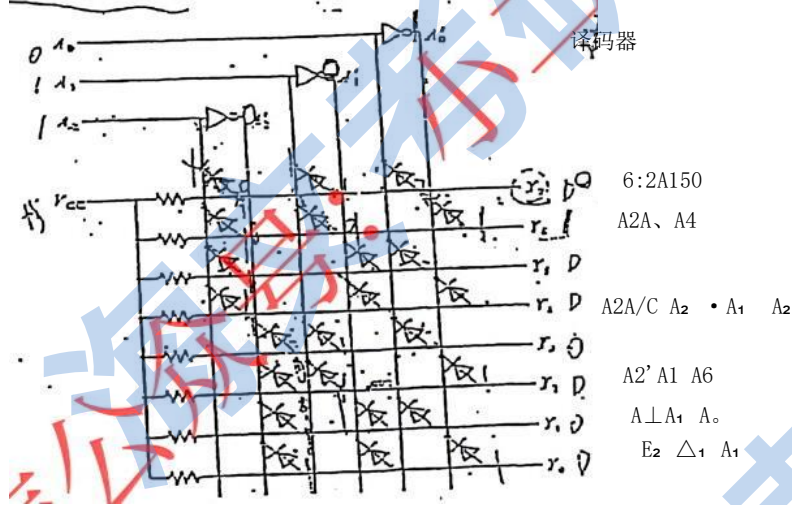


8、电路如下图所示，要求数码管显示数字6，请给出各管脚的电平。



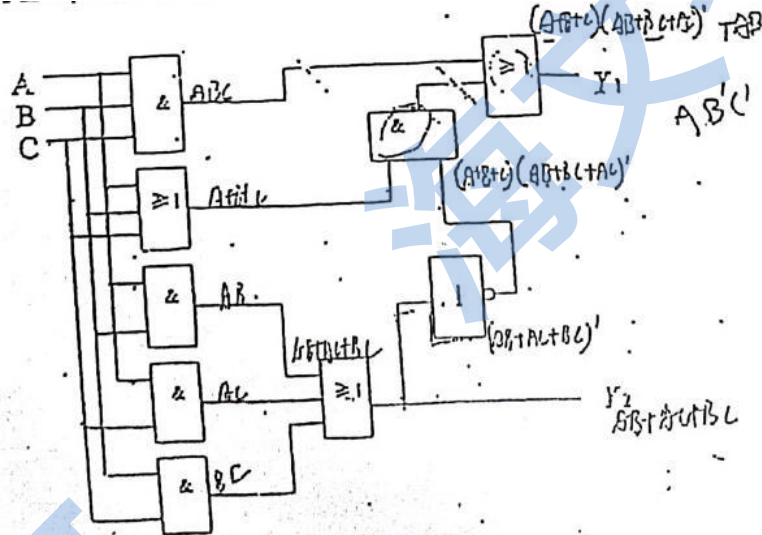
9、电路如下图所示，设

$A_2A_1A_0 = 110$ ，试写出 $Y_7, Y_6, Y_5, Y_4, Y_3, Y_2, Y_1, Y_0$ 的值。



二极管与门

二、分析题 (9分) 分析下图的逻辑功能，写出 Y_1, Y_2 的逻辑函数式，列出真值表，指出电路的逻辑功能。



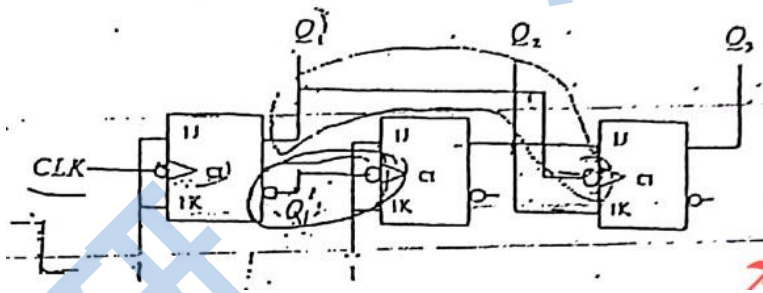
211 = 11 1 = 1 =

5 或 非常 同或

三、 画图题(10分)

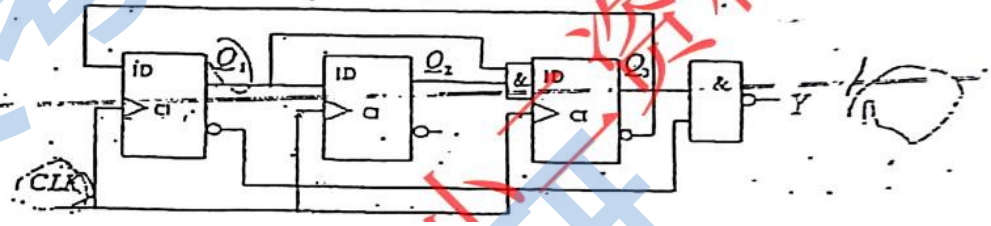
试画出下图所示电路在一系列CLK信号作用下 Q_1 、 Q_2 、 Q_3 端输出电压的波形。触发器为触发方式，初始状态为 $Q=0$ 。

触发器



分析题(12分)

分析下图所示时序电路的逻辑功能，写出电路的驱动方程、状态方程和输出方程，画出电状态转换图，并说明该电路能否自启动。



091 五、设计题(10分)

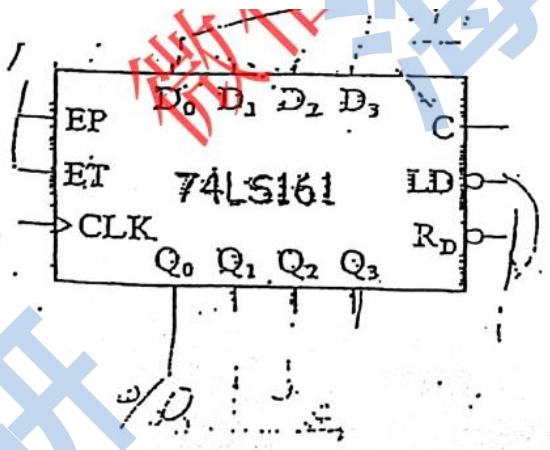
试用组合逻辑电路设计一个三裁判表决系统，要求当有两个或两个以上裁判通过时，则系统出为1，否则输出为0. 设裁判通过为1，不通过为0. 要求用与非门实现。

效设计题 (12 分) C= 5702 NAS

意思K纳发器设计一个7进制并有效位抽出的加压机数器，设CLK时钟为负边沿触发。

七、设计题 (11分)

设计和LS161和量数法设计一个9进制加法计数器，并检查是否能自启动。74LS161功能器下表所示。



ELK	RD	LD'	EP	ET	工作状态
					置 Q
1	0				预置数
1	1	0	1		保持
1	1	×	0		保持 (C=Q)
1	1	1	1		计数

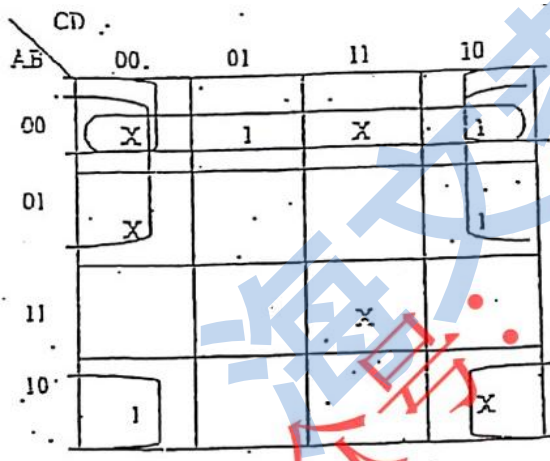
2009—2010学年第二学期

《数字电子技术》考试 (A卷) 参考答案

一、简答题 (每小题 4 分, 共 36 分) 1、解: $(1011110.0101)_2 = (13624)_8$. 2、解:

$= (94.3125)_{10} = (5E5)_{16}$

一页 “一”



$$Y(A,B;C,D) = B'D' + AB' + A'D'$$

3、解: 当 $V_1 = 3.4V$ 时, T1 导通, T2, T5 也导通, T2 的基极电位为 $1.4V$, 并可以推知

$V_{s1} = 2.1V$; 当

$V_3 = 0.2V$ 时, T1 导通, T2, T5 截止: $V_{B1} = 0.7 + 0.2 = 0.9V$:

4、解: 当 $EN' = 0$ 时, P 点为高电平, D 截止。整个电路为一与非门, 输出 Y 的状态由 A、B 的与非决定:

当 $EN' = 1$ 时, P 点为低电平, D 导通, T4 截止同时 T2、T5 也截止。因此输出 Y 呈现高阻态。

5、解: 当 $A_1 A_0 = 01$ 时, $W_1 = 1$, 其余为 0: 则 $d_5 H_2 d_1 d_0 = 0911$.

当 $A_1 A_0 = 11$ 时, $W_3 = 1$, 其余为 0: 则 $d_3 d_2 d_1 d_0 = 0111$.

6、解:

$$Y_0 = -iE \cdot R_f = -R \cdot iE/2$$

$$\text{又} \quad iz = d_1 \psi_{\mu E}/R + d_2 V_{nE}/2R + d_1 Y_{nEF}/2^2 R + d_0 V_{tEF}/2^3 P_x$$

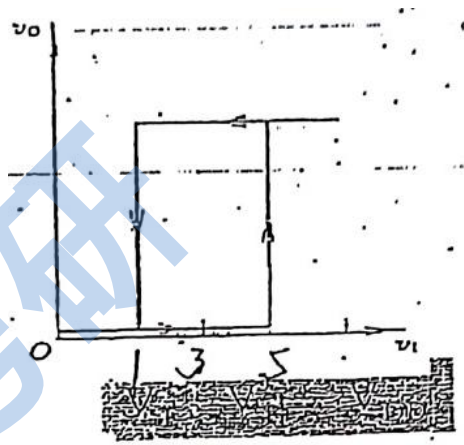
$$= V_{r,E}/2^3 R (2^3 d_3 + 2^2 d_2 + 2d_1 + d_0)$$

$$\text{所以: } Y_0 = (-R/2) \cdot (V_{tEF}/2^3 R) \cdot (2^3 d_3 + 2^2 d_2 + 2d_1 + d_0)$$

当

$$\begin{aligned} &= -\left(\frac{V_{REF}}{2^4}\right) * (2^3 d_3 + 2^2 d_2 + 2 d_1 + d_0) \\ &\frac{V_{REF}=16V, \quad d_3 d_2 d_1 d_0=1011 \text{ B}}{V_0 = -(16/2^4) * (2^3 + 2 + 1) = -11V} \end{aligned}$$

7、解：其电压传输特性如图所示：



8、解：要显示数字6，需点亮a、c、d、e、f、g段。故数码管的a、c、d、e、f、g段接高电平，b段接低电平。公共阴极1，6接地(低电平)。

9、解：此为3线-8线译码器电路。

当A:A₀ =110时。

$Y_6 = 1$ 。其余的 $Y_1, Y_1 \sim Y_0$ 均为0。

二、(9分)

解：从给定逻辑图的输入到输出逐级写出输出的逻辑式，最后得到输出为

综合运输配的动动输出运动；

$$Y_2 = AB + AC + BC \quad (3分)$$

其真值表如4表所示： $Y_2 = ABC + AB'C + A'BC + A'B'C$ (2分)

可见，这是一位全加法器电路。AB、C为加数、被加数和来自低位的进位，Y₂是和，Y₁是进位输出，(1分)

A	B	C	Y ₁	Y ₂
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

三、(11:55:41)

$$Q_1^* = J_1 \cdot Q_1 + K_1 \cdot Q_1' = Q_2$$

(1分)

$$Q_2^* = J_2 \cdot Q_2 + K_2 \cdot Q_2'$$

$$Q_3^* = J_3 \cdot Q_3 + K_3 \cdot Q_3'$$

$$J_3 = K_3 = Q_2 \therefore Q_3^* = J_3 Q_3 + K_3 Q_3' = Q_2 Q_3 + Q_2 Q_3' = Q_2$$

(1分)

各触发器均为负边沿触发：

□

(CLK图1分, 其它三图各2分)

电路的输出方程为：电路的状态转换图如下图所示，电路能够自启动。 (状态转换图3分，自启动1

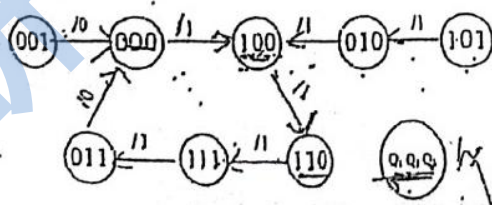
CLK

分) $Q_2, 210, 001010$

$$(y = Q_1'Q_0)' = Q_1MQ_2' \quad \text{出生。}$$

从一定式100 ii (3分) (2分) 四、(12分)解：由给定的电路图写出

驱动方程为



五、(10分)

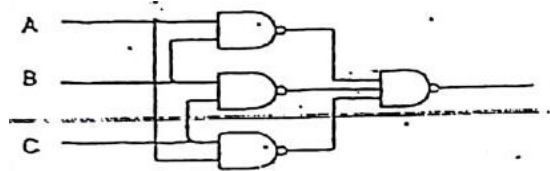
解：设输入为 A、B、C，输出为Y，根据题意，列出真值表为：
由真值得Y 的逻辑表达式为：

(真值卷3分)

$$Y=A^2BC+AB^2C+ABC^2+ABC$$
$$=x'BC+AB'C+AB$$
$$=A^2BC+A(B'C+B)$$
$$=A'BC+A(B+C)$$
$$=A'BC+AB+AC$$
$$=B(A'C+A)+AC$$
$$\sim B-(A+C)+AC$$
$$\bullet =AB+BC+AC \quad (3\text{分})$$
$$= (AB+AC+BC)''$$
$$=((AB)'\cdot (AC)'\cdot (BC)')'$$
$$(2\text{分})$$

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

其逻辑电路图为： (2分)



六、(12分)

解：需用3个JK触发器， 列出状态转换表为： (1分)

由状态转换表画出电路次态和输出的卡诺图为：(2分)

Q ₂	0:00			
	00	01	11	10
D				
4010	101/0	110/0	xxxix	000/1.

Q ₂	Q ₁	Q ₀	C
D	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	1	0
1	1	0	1

分解出Q₂、Q₁、Q₀、C的卡运图为： (4分)

微信

1x +111

Q ₂	0:00			
	00	01	11	10
Q ₁ Q ₀	00	01	11	10
0	1	0	0	1
1	0	x	0	
1.				

$$Q_1' = Q_1'Q_0 + Q_2'Q_1Q_0'$$
$$Q_0 = Q_1'Q_0' + Q_1'Q_0'$$