**1. General Purpose Registers (GPR)**

* 32 thanh ghi: x0 → x31
* Mỗi thanh ghi 32-bit (RV32) hoặc 64-bit (RV64).
* Dùng để lưu dữ liệu, toán hạng, kết quả trong chương trình.
* Đặc biệt:
  + x0 = zero (luôn bằng 0).
  + x1 = ra (return address).
  + x2 = sp (stack pointer).
  + x10–x17 = a0–a7 (argument/return registers).

**👉 Đây là “vở nháp” của lập trình viên.**

**2. Program Counter (PC)**

* Là thanh ghi địa chỉ lệnh hiện tại.
* Sau mỗi lệnh, PC tăng lên (thường +4 với RV32I).
* Khi nhảy/branch, PC được cập nhật giá trị mới.

**👉 Giống như con trỏ dòng đang đọc trong chương trình.**

**3. Instruction Register (IR)**

* Một số thiết kế CPU (đặc biệt dạng pipeline) có Instruction Register.
* IR giữ lệnh vừa được fetch từ bộ nhớ để đem đi decode/execute.
* Không nằm trong tập lệnh RISC-V mà là thanh ghi bên trong pipeline.

**👉 Giống như CPU “giữ tờ đề bài trong tay” trước khi giải.**

**4. Control and Status Registers (CSR)**

* Các thanh ghi đặc biệt để điều khiển hệ thống**:**
  + mstatus: trạng thái CPU (enable interrupt, privilege mode).
  + mtvec: địa chỉ trap handler.
  + mepc: PC gây ra trap.
  + mcause: mã exception/interrupt.
  + mie, mip: mask & pending interrupts.
  + mcycle, minstret: counter chu kỳ & lệnh.
  + satp: quản lý page table (nếu có MMU).
  + misa: mô tả kiến trúc.
* Có thể có hàng chục đến hàng trăm CSR tùy CPU.

**👉 Đây là “sổ nhật ký & công tắc” của CPU.**

**5. Floating-Point Registers (FPR, nếu có extension F/D)**

* 32 thanh ghi: f0 → f31
* Dùng cho tính toán số thực (float/double).
* Có thể 32-bit (single precision) hoặc 64-bit (double precision).

**👉 Giống “ngăn kéo riêng” cho toán học số thực.**

**6. Vector Registers (RVV extension, nếu hỗ trợ SIMD/Vector)**

* 32 thanh ghi vector: v0 → v31
* Kích thước tùy kiến trúc (128, 256, 512 bit hoặc hơn).
* Dùng cho xử lý song song (machine learning, multimedia).

**👉 Giống như bảng Excel, mỗi ô là một số, xử lý đồng thời nhiều dữ liệu.**

**7. Special Registers khác (nội bộ pipeline)**

Không thấy trong ISA nhưng tồn tại trong thiết kế CPU:

* Pipeline registers: giữ dữ liệu giữa các stage (IF/ID, ID/EX, EX/MEM, MEM/WB).
* Temporary registers: latch tạm thời cho ALU, multiplier, divider…

**👉 Đây là “dây chuyền sản xuất” trong CPU, có nhiều khay trung gian.**

**8. Tổng kết các loại register trong RISC-V**

* **GPR: 32 thanh ghi dữ liệu (x0–x31).**
* **PC: program counter.**
* **IR: instruction register (nội bộ).**
* **CSR: hàng chục/hàng trăm thanh ghi trạng thái & điều khiển.**
* **FPR: 32 thanh ghi số thực (nếu có).**
* **Vector registers: 32 thanh ghi vector (nếu có).**
* **Pipeline/temp registers: thanh ghi nội bộ để giữ dữ liệu khi đi qua pipeline.**