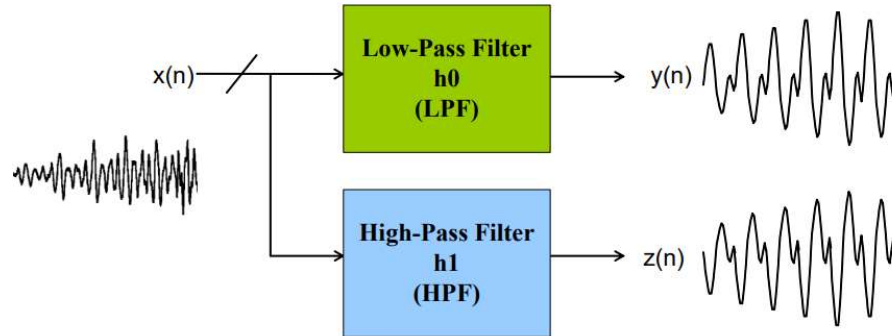


(2) Multi-Bank Filter

甲、摘要

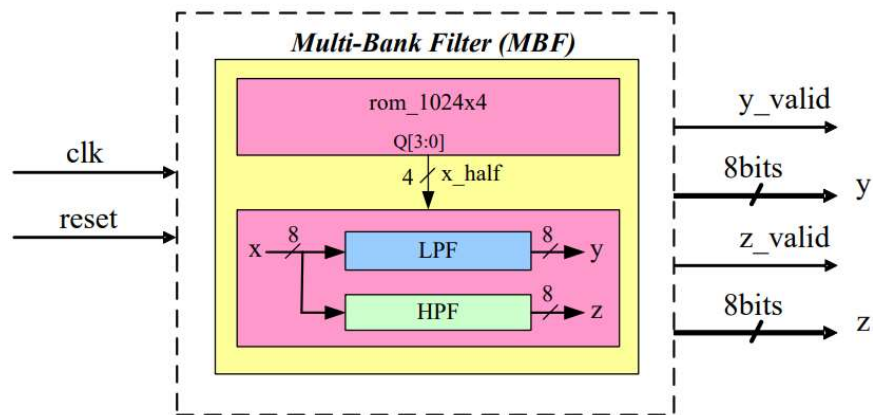
將數位訊號透過低通濾波器和高通濾波器運算後，輸出濾波後的結果。



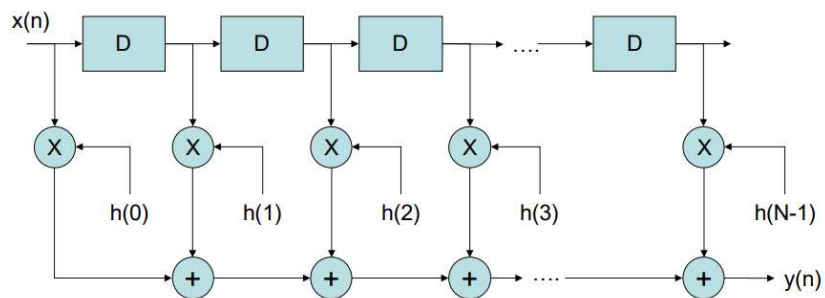
圖一、MBF 架構

乙、想法

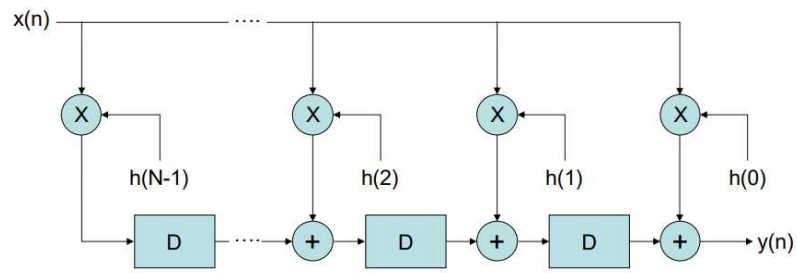
利用捲積運算建立 LPF 與 HPF 來搭建系統，將輸入訊號過濾出想要的訊號輸出。捲積電路架構由於圖四架構為圖三架構 time-sharing 後的結果，可解決隨 n 數量變多而加法器也隨之變多的 critical path 太長問題。



圖二、系統方塊圖



圖三、捲積架構型式 1



圖四、捲積架構型式 2

丙、結果

```
-----
Congratulations! All data have been generated successfully!
-----PASS-----
Simulation complete via $finish(1) at time 5223500 PS + 0
./testfixture1.v:131      #(`CYCLE/2); $finish;
xcelium> exit
T00L:  xmverilog      22.03-s003: Exiting on Oct 01, 2023 at 20:24:17 CST (total: 00:00:02)
user:~/ICC/icc2012cb> ncverilog testfixture1.v MBF_syn.v rom_1024x4_t13_sim1.v -v tsmc13_neg.v +define+SDF
```

圖五、驗證結果正確且達 Rank A