

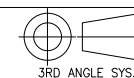
VARIATION(ALL DIMENSIONS SHOWN IN MM)

SYMBOL	MIN.	NOM.	MAX.
A	—	—	1.45
A1	0.00	—	0.15
A2	0.90	1.15	1.30
b	0.22	—	0.38
c	0.08	—	0.22
D	2.90 BSC.		
E	2.80 BSC.		
E1	1.60 BSC.		
e	0.65 BSC.		
e1	1.95 BSC.		
L	0.30	0.45	0.60
L1	0.60 REF.		
L2	0.25 BSC.		
R	0.10	—	—
R1	0.10	—	0.25
$\theta$	0°	4°	8°
$\theta 1$	5°	10°	15°

NOTE :

1. JEDEC OUTLINE : MO-178 BA.

超豐電子股份有限公司  
GREATEK ELECTRONICS INC.



比例  
SCALE:

材質  
MTRL:

製程  
FINISH:

數量  
QTY:

繪圖:  
DWN: 施佩杏  
日期:  
DATE: 1/29/15'

圖名: SMALL OUTLINE TRANSISTOR PACKAGE  
TITLE: OUTLINE SOT-28 8 PIN DATA SHEET

審核:  
CHK: 李文俊  
日期:  
DATE: 1/30/15'

圖號: J1-04008-001  
DWG#

核准:  
APPL: Victor  
日期:  
DATE: 2/2/15'

圖檔: J1-04008-001-04  
FILE:

版別:  
REV: 04

張數:  
QTY: 1