

## Chương 4 – MẠCH LOGIC TUẦN TỰ

### 4.1. Khái niệm chung

### 4.2. Phương pháp mô tả mạch tuần tự

### 4.3. Phần tử nhớ của mạch tuần tự

### 4.4. Mạch tuần tự thông dụng

## Mạch tuần tự

➤ **Đặc điểm:** Trạng thái hoạt động của mạch điện không chỉ phụ thuộc vào các lối vào mà còn phụ thuộc vào trạng thái bên trong trước đó của mạch.

➤ **Mô hình toán học:**

- Tín hiệu ra:

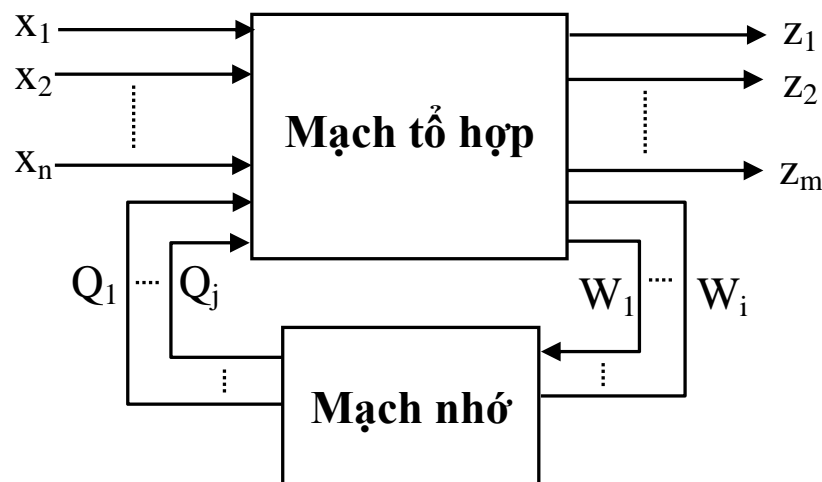
$$Z = f(Q(n), X)$$

- Trạng thái kế tiếp:

$$Q(n+1) = f(Q(n), X)$$

- Hàm kích:

$$W = f(Q(n), X)$$



## Chương 4 – MẠCH LOGIC TUẦN TỰ

4.1. Khái niệm chung

**4.2. Phương pháp mô tả mạch tuần tự**

4.3. Phần tử nhớ của mạch tuần tự

4.4. Mạch tuần tự thông dụng

### 4.2.1. Bảng (1) – Bảng chuyển đổi trạng thái

- Các hàng: ghi các trạng thái trong Q
- Các cột: ghi giá trị tín hiệu vào X
- Các ô: ghi trạng thái kế tiếp ứng với giá trị ở hàng và cột.

		Tín hiệu vào				
		X	X <sub>1</sub>	X <sub>2</sub>	...	X <sub>n</sub>
Trạng thái trong	Q					
	Q <sub>1</sub>	Q <sub>2</sub>	Q <sub>3</sub>	...		Q <sub>1</sub>
	Q <sub>2</sub>					
	⋮					
	Q <sub>m</sub>					

Mỗi ô biểu thị trạng thái kế tiếp ( $Q_i^k$ ) của trạng thái trong ( $Q_i$ ) khi có tín hiệu vào ( $X_j$ )

Trạng thái kế tiếp của  $Q_1$  khi tín hiệu vào là  $X_1, X_2, \dots, X_n$ .  
Ví dụ:  $Q_2, Q_3, \dots, Q_1$ .

### 4.2.1. Bảng (1) – Bảng chuyển đổi trạng thái

- Các hàng: ghi các trạng thái trong Q
- Các cột: ghi giá trị tín hiệu vào X
- Các ô: ghi tín hiệu ra tương ứng với giá trị ở hàng và cột.

		Tín hiệu vào				
		X	X <sub>1</sub>	X <sub>2</sub>	...	X <sub>n</sub>
Trạng thái trong	Q					
	Q <sub>1</sub>	Z <sub>1</sub>	Z <sub>2</sub>	...	Z <sub>1</sub>	
	Q <sub>2</sub>					
	⋮					
	Q <sub>m</sub>					

Tín hiệu ra ứng với trạng thái trong  $Q_1$  khi tín hiệu vào là  $X_1, X_2, \dots, X_n$ .  
Ví dụ:  $Z_1, Z_2, \dots, Z_1$ .

Mỗi ô biểu thị trạng thái kế tiếp ( $Q_i^k$ ) của trạng thái trong ( $Q_i$ ) khi có tín hiệu vào ( $X_j$ )

Giảng viên: TS. Nguyễn Trung Hiếu

Bộ môn Điện tử máy tính – Khoa KTĐT1

### 4.2.1. Bảng (1) – Bảng chuyển đổi trạng thái

- Các hàng: ghi các trạng thái trong Q
- Các cột: ghi giá trị tín hiệu vào X
- Các ô: ghi trạng thái kế tiếp/tín hiệu ra

		Tín hiệu vào				
		X	$X_1$	$X_2$	...	$X_n$
Trạng thái trong	$Q$					
	$Q_1$	$Q_2/Z_1$	$Q_3/Z_2$	...	$Q_1/Z_1$	
	$Q_2$					
	$\vdots$					
	$Q_m$					

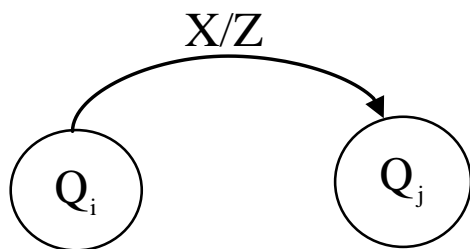
Mỗi ô biểu thị trạng thái kế tiếp/tín hiệu ra ( $Q_i^k/Z_i$ ) của trạng thái trong ( $Q_i$ ) khi có tín hiệu vào ( $X_j$ )

Tín hiệu ra ứng với trạng thái trong  $Q_1$  khi tín hiệu vào là  $X_1, X_2, \dots, X_n$ .  
Ví dụ:  $Q_2/Z_1, Q_3/Z_2, \dots, Q_1/Z_1$ .

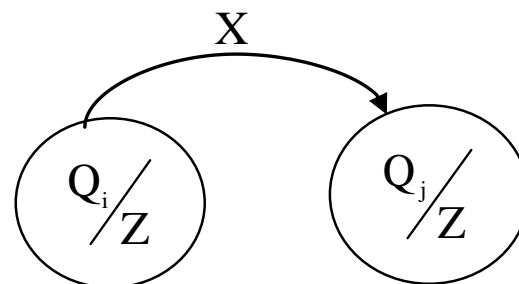
### 4.2.2. Đồ hình trạng thái

- Là hình vẽ phản ánh quy luật chuyển đổi trạng thái và tình trạng các giá trị ở lối vào và lối ra tương ứng của mạch tuần tự.
- Đồ hình trạng thái là một đồ hình có hướng gồm hai tập:
  - M - Tập các đỉnh
  - K - Tập các cung có hướng

- Mô hình Mealy:



- Mô hình Moore:



## Chương 4 – MẠCH LOGIC TUẦN TỰ

4.1. Khái niệm chung

4.2. Phương pháp mô tả mạch tuần tự

**4.3. Phần tử nhớ của mạch tuần tự - Trigo**

4.4. Mạch tuần tự thông dụng

4.5. Phân tích mạch tuần tự

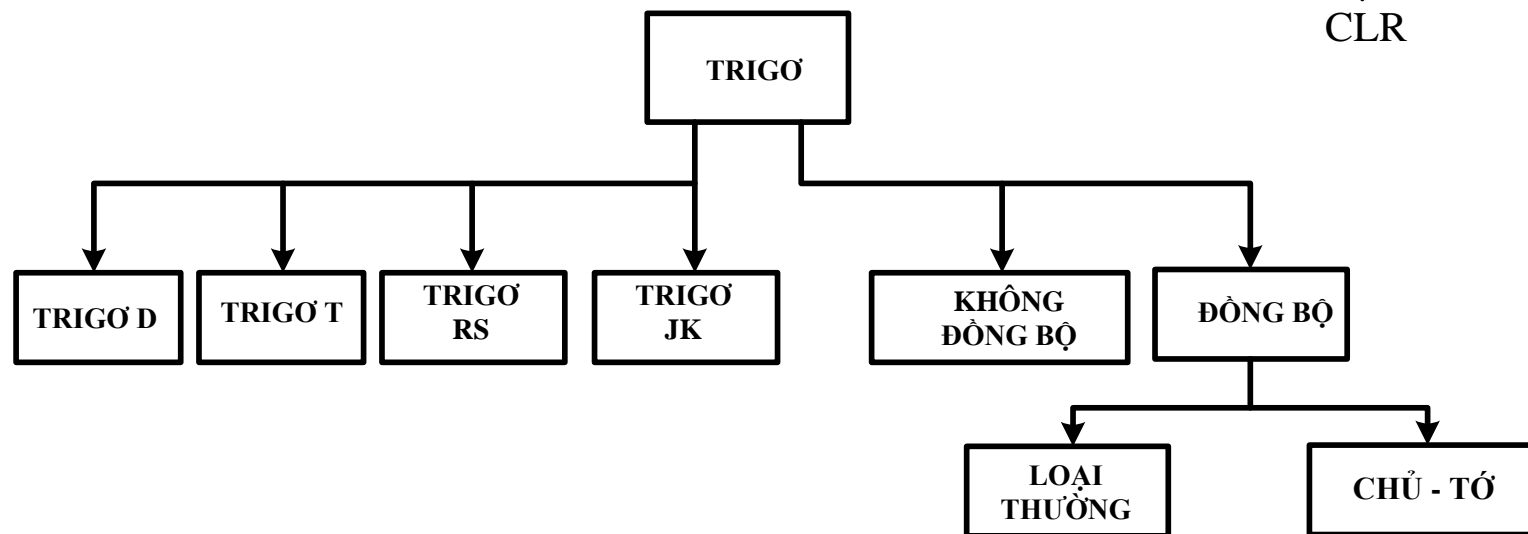
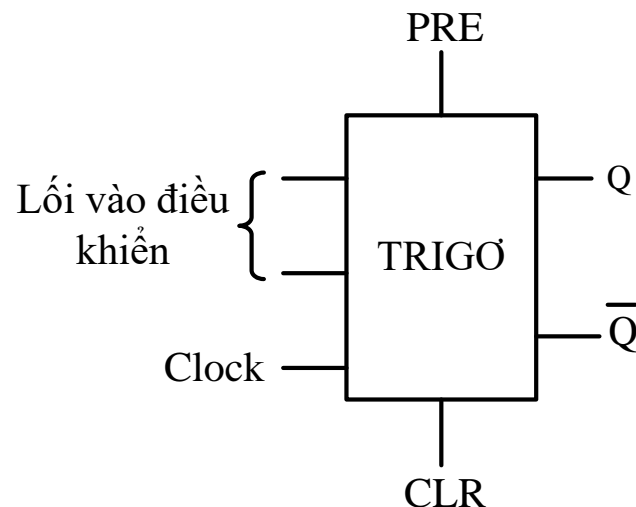
4.6. Thiết kế mạch tuần tự

4.7. Hiện tượng chu kỳ và chạy đua trong mạch không đồng bộ



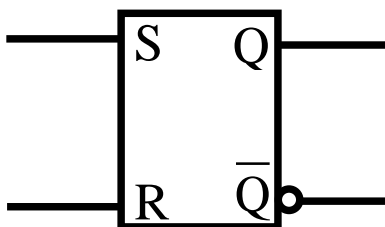
## 4.3.1. Các loại Trigo (1)

- **Định nghĩa:** Trigo là phần tử có khả năng lưu trữ (nhớ) một trong hai trạng thái 0 và 1.
- **Sơ đồ khối:**
- **Phân loại:**

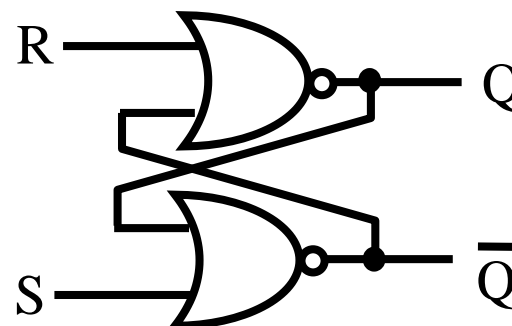
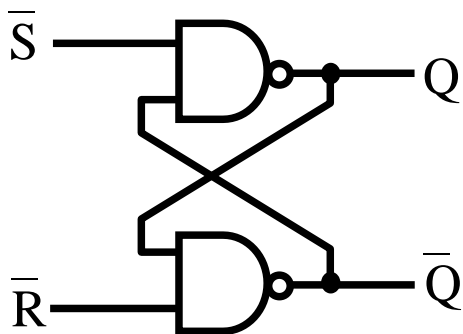


## 4.3.1.1. Trùng RS – RS không đồng bộ (1)

➤ Sơ đồ khối:



➤ Mạch điện:



### 4.3.1.1. Trùng RS – RS không đồng bộ (2)

➤ Hoạt động (sơ đồ dùng cổng NAND):

- Khi  $SR = 00$ :  $S/R/ = 11$ :

+ TH1: giả sử ban đầu  $Q = 0$ ;  $Q/ = 1$ :

$Q = 0$  nên  $Qk/ = 1$

$Q/ = 1$  nên  $Qk = 0$

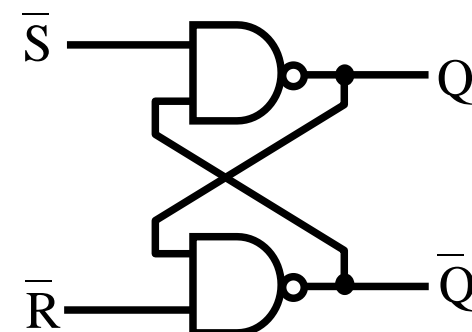
+ TH2: giả sử ban đầu  $Q = 1$ ;  $Q/ = 0$ :

$Q/ = 0$  nên  $Qk = 1$

$Q = 1$  nên  $Qk/ = 0$

Như vậy:  $Qk = Q$

$Qk/ = Q/$



### 4.3.1.1. Trùng RS – RS không đồng bộ (3)

➤ Hoạt động (sơ đồ dùng cổng NAND):

- Khi  $SR = 01$ :  $S/R/ = 10$ :

$R/ = 0$  nên  $Q_k/ = 1$

$Q_k = 0$

Như vậy:  $Q_k = 0$

$Q_k/ = 1$

- Khi  $SR = 10$ :  $S/R/ = 01$ :

$S/ = 0$  nên  $Q_k = 1$

$Q_k/ = 0$

Như vậy:  $Q_k = 1$

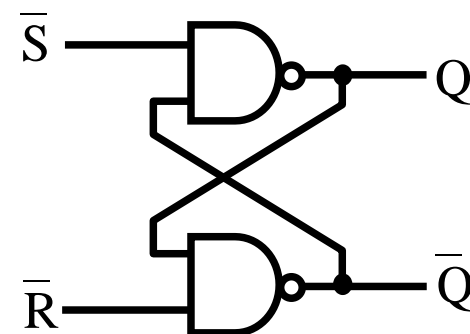
$Q_k/ = 0$

- Khi  $SR = 11$ :  $S/R/ = 00$ :

$S/ = 0$  nên  $Q_k = 1$

$R/ = 0$  nên  $Q_k/ = 1$

Như vậy:  $Q_k = Q_k/ = 1$



### 4.3.1.1. Trùng RS – RS không đồng bộ (4)

➤ Hoạt động (sơ đồ dùng cổng NOR):

- Khi  $SR = 00$ :

+ TH1: giả sử ban đầu  $Q = 0$ ;  $Q' = 1$ :

$Q = 0$  nên  $Q_k' = 1$

$Q' = 1$  nên  $Q_k = 0$

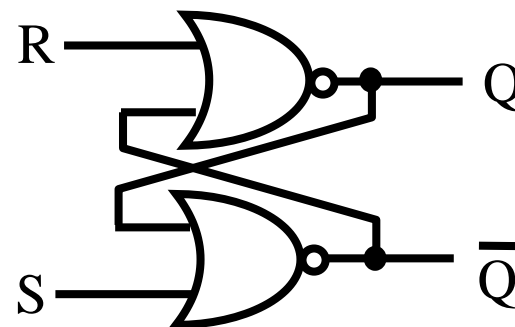
+ TH2: giả sử ban đầu  $Q = 1$ ;  $Q' = 0$ :

$Q' = 0$  nên  $Q_k = 1$

$Q = 1$  nên  $Q_k' = 0$

Như vậy:  $Q_k = Q$

$Q_k' = Q'$



### 4.3.1.1. Trùng RS – RS không đồng bộ (5)

➤ Hoạt động (sơ đồ dùng cổng NOR):

- Khi SR = 01:

R = 1 nên  $Q_k = 0$

$Q_{k+1} = 1$

Như vậy:  $Q_k = 0$

$Q_{k+1} = 1$

- Khi SR = 10:

S = 1 nên  $Q_{k+1} = 0$

$Q_k = 1$

Như vậy:  $Q_k = 1$

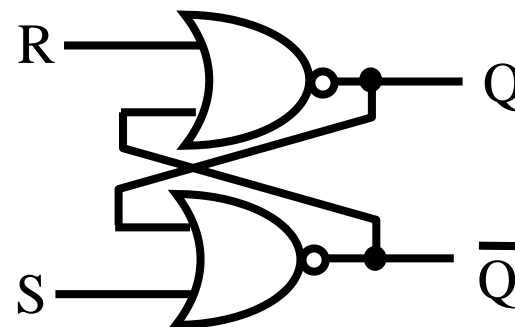
$Q_{k+1} = 0$

- Khi SR = 11:

R = 1 nên  $Q_k = 0$

S = 1 nên  $Q_{k+1} = 0$

Như vậy:  $Q_k = Q_{k+1} = 0$



## 4.3.1.1. Trùng RS – RS không đồng bộ (6)

➤ Bảng trạng thái:

S	R	$Q^k$	Chế độ
0	0	Q	Nhớ
0	1	0	Xóa
1	0	1	Lập
1	1	X	Cấm

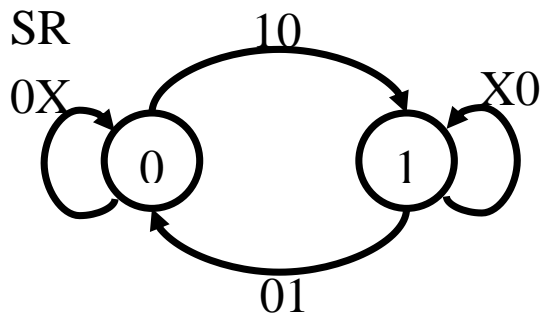
➤ Phương trình đặc trưng:

	SR			
	00	01	11	10
Q				
0	0	0	x	1
1	1	0	x	1

$$\begin{cases} Q^k = S + \bar{R} \cdot Q \\ S \cdot R = 0 \end{cases}$$

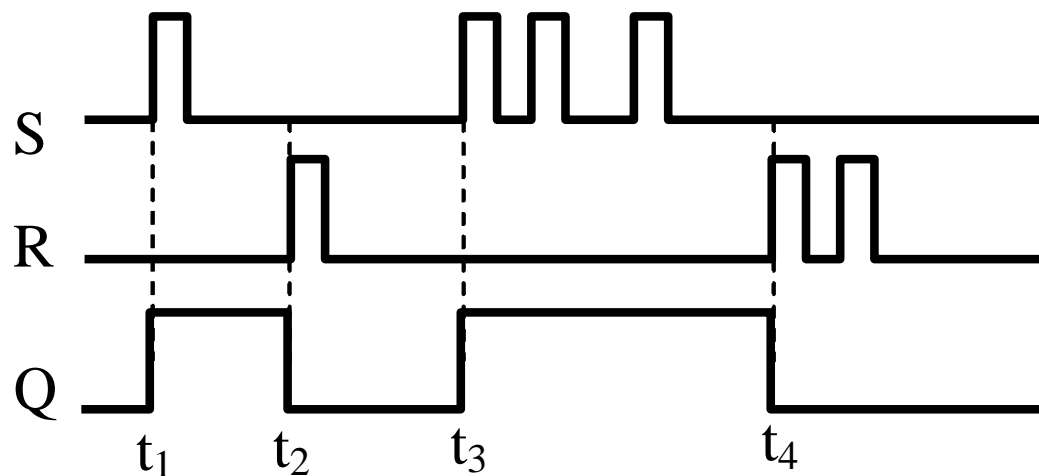
## 4.3.1.1. Trùng RS – RS không đồng bộ (7)

➤ Đồ hình trạng thái:



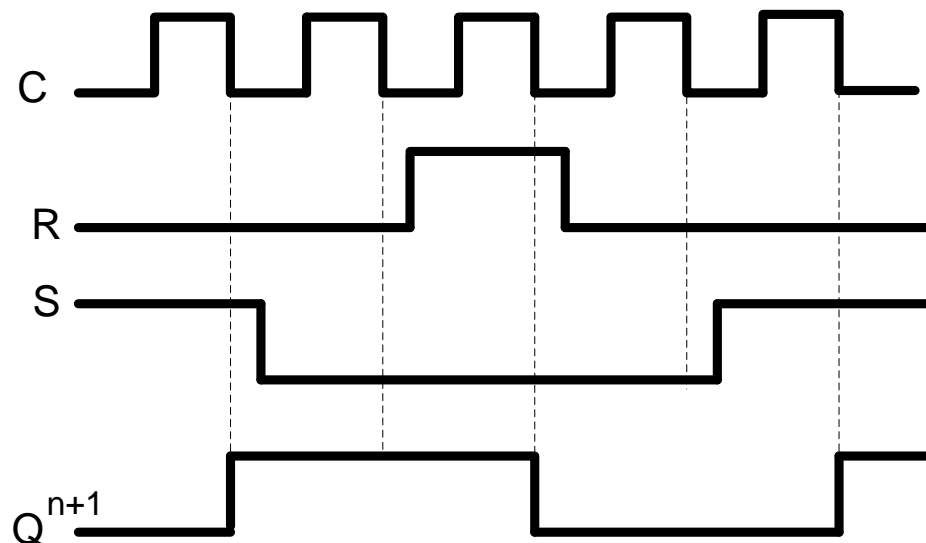
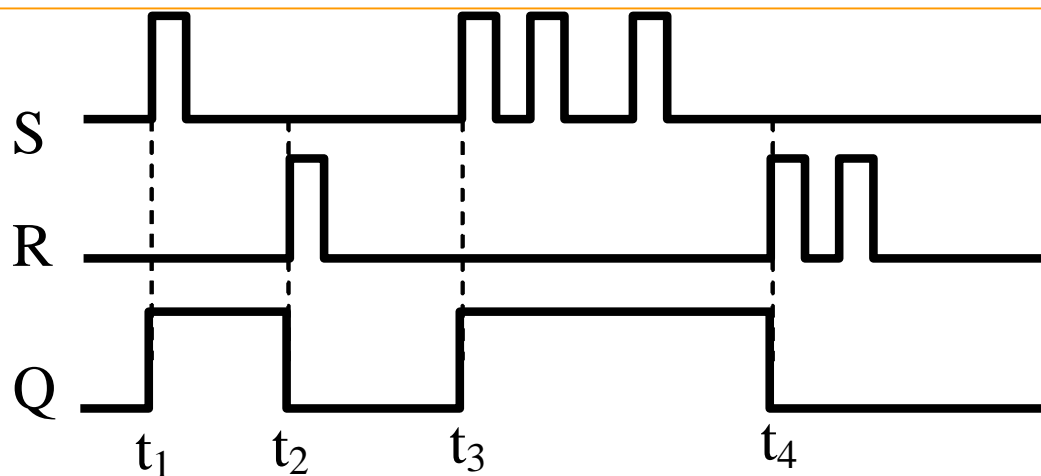
SR	00	01	11	10
Q				
0	0	0	x	1
1	1	0	x	1

➤ Giải đồ xung:



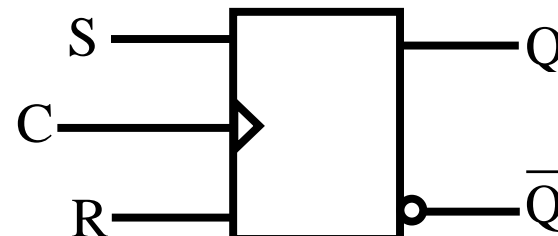
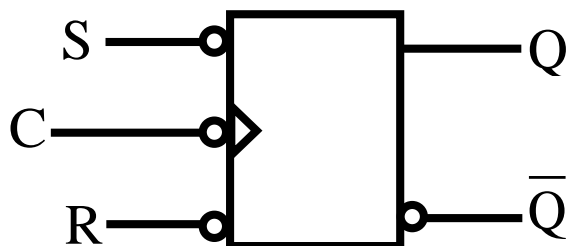


## Giải đồ xung

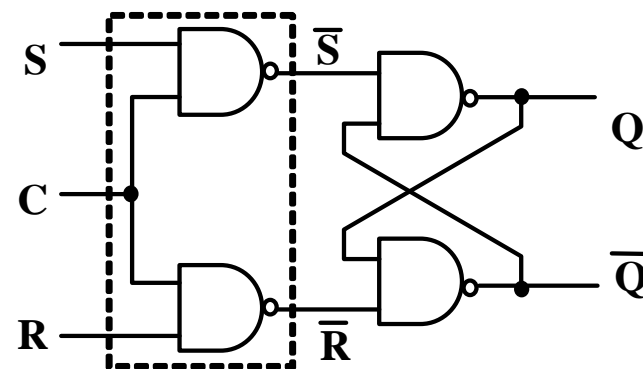
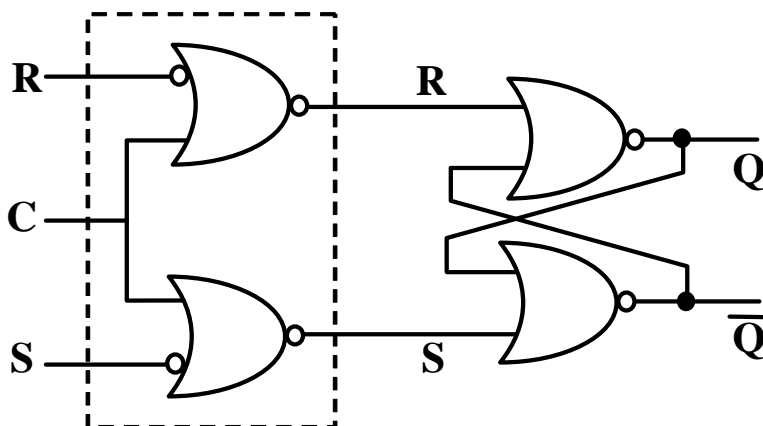


## 4.3.1.1. Trùng RS – RS đồng bộ (1)

➤ Sơ đồ khối:



➤ Mạch điện:



### 4.3.1.1. Triggers RS – RS đồng bộ (2)

➤ Hoạt động (sơ đồ dùng cổng NAND):

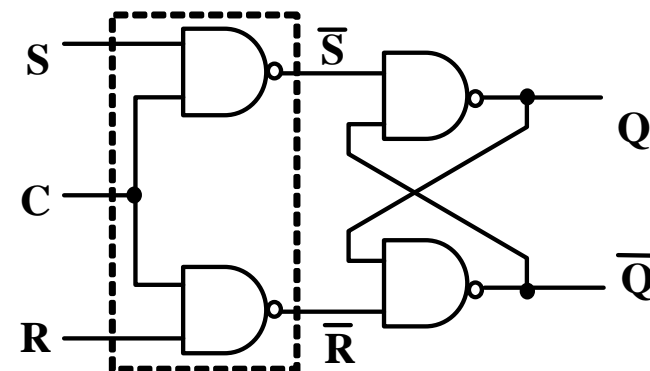
- Khi  $C = 0$ :

$S/R = 11$  không phụ thuộc vào đầu vào của RS đồng bộ.

Mạch ở chế độ nhớ.

- Khi  $C = 1$ :

Hoạt động của RS đồng bộ giống hoàn toàn hoạt động của RS không đồng bộ.



### 4.3.1.1. Triggers RS – RS đồng bộ (3)

➤ Hoạt động (sơ đồ dùng cổng NOR):

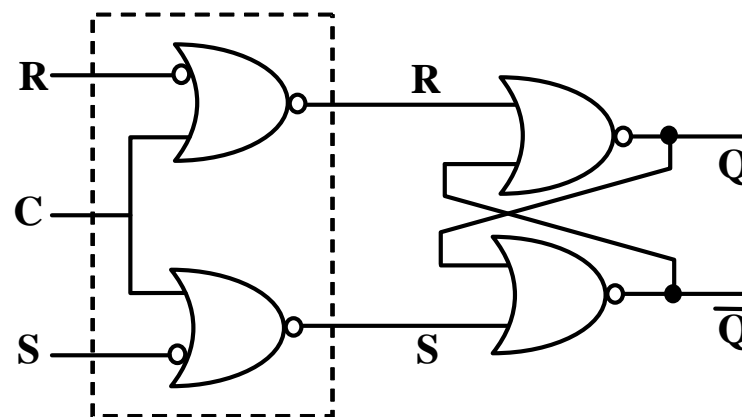
- Khi  $C = 1$ :

$SR = 00$  không phụ thuộc vào đầu vào của RS đồng bộ.

Mạch ở chế độ nhớ.

- Khi  $C = 0$ :

Hoạt động của RS đồng bộ giống hoàn toàn hoạt động của RS không đồng bộ.



## 4.3.1.1. Trùng RS – RS đồng bộ (4)

➤ Bảng trạng thái:

RS NAND

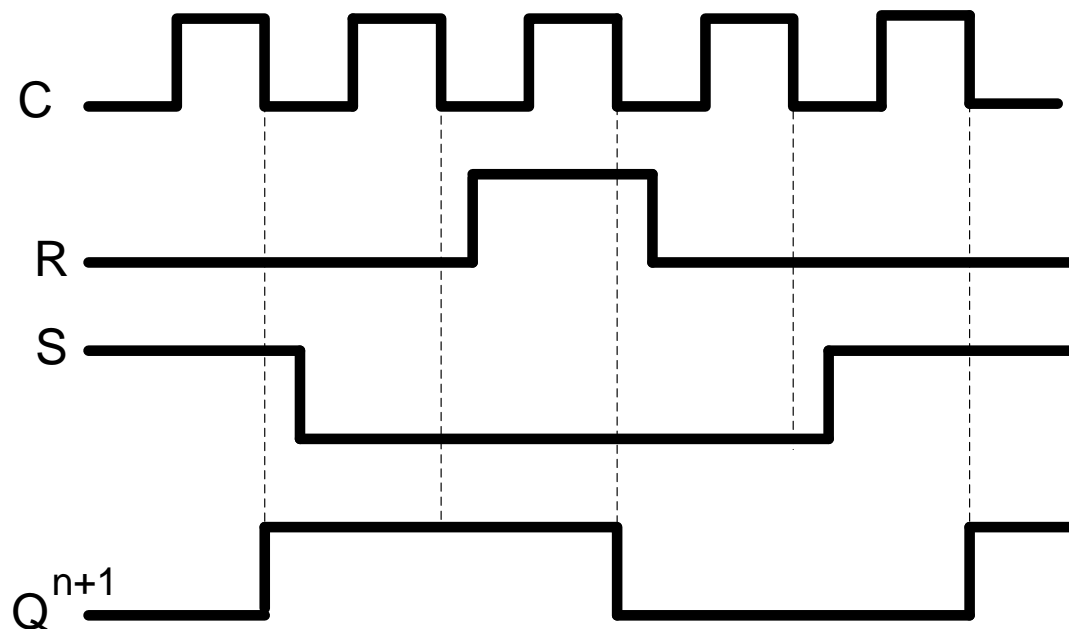
C	S	R	$Q^k$	Chế độ
0	X	X	Q	Nhớ
1	0	0	Q	Nhớ
1	0	1	0	Xóa
1	1	0	1	Lập
1	1	1	X	Cấm

RS NOR

C	S	R	$Q^k$	Chế độ
1	X	X	Q	Nhớ
0	0	0	Q	Nhớ
0	0	1	0	Xóa
0	1	0	1	Lập
0	1	1	X	Cấm

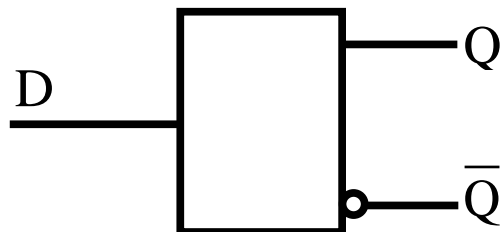
### 4.3.1.1. Trigo $\varnothing$ RS – RS đồng bộ (5)

➤ Giải đồ xung:

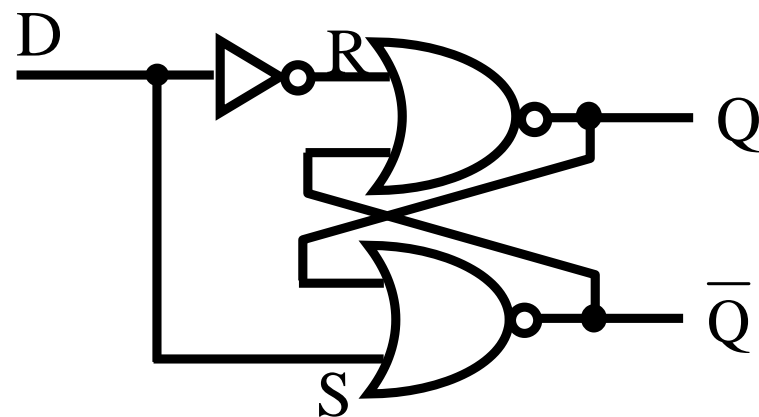
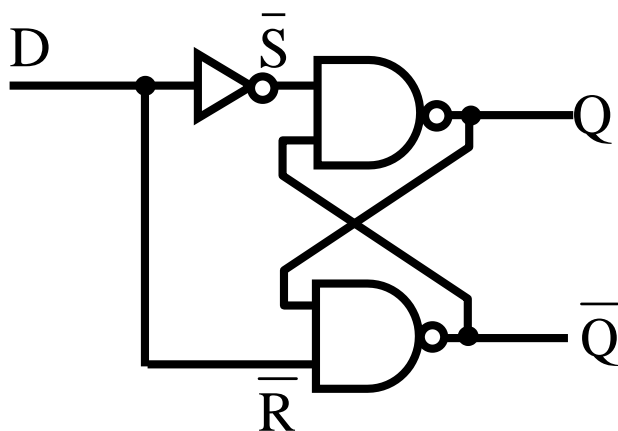


### 4.3.1.2. Trùng D – D không đồng bộ (1)

➤ Sơ đồ khối:



➤ Mạch điện:



### 4.3.1.2. Trùng D – D không đồng bộ (2)

➤ Hoạt động (D dùng cổng NAND):

- Khi  $D = 0$ :

$S/R = 10$ ,  $SR = 01$ : xóa  $Q_k = 0$

- Khi  $D = 1$ :

$S/R = 01$ ,  $SR = 10$ : lập  $Q_k = 1$

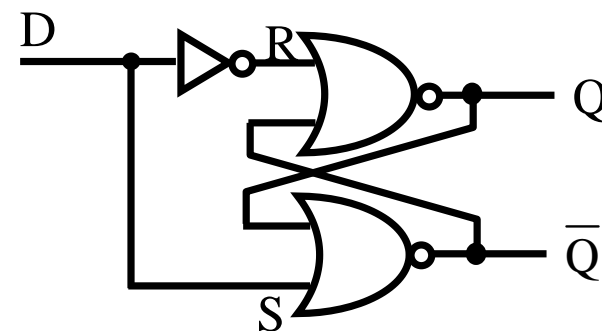
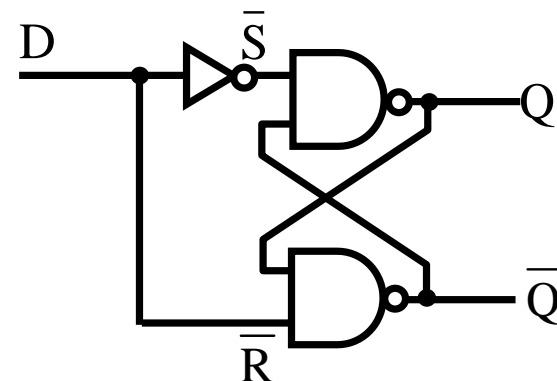
➤ Hoạt động (D dùng cổng NOR):

- Khi  $D = 0$ :

$SR = 01$ : xóa  $Q_k = 0$

- Khi  $D = 1$ :

$SR = 10$ : lập  $Q_k = 1$





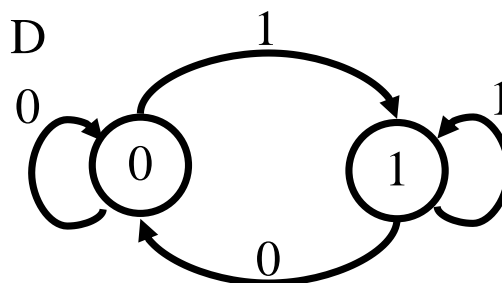
### 4.3.1.2. Trùng D – D không đồng bộ (3)

➤ Bảng trạng thái:

Q	D	Q <sup>k</sup>
0	0	0
0	1	1
1	0	0
1	1	1

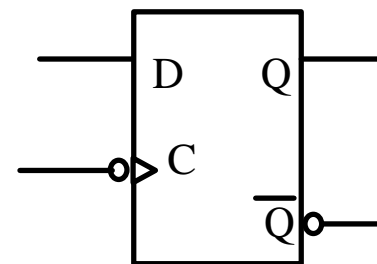
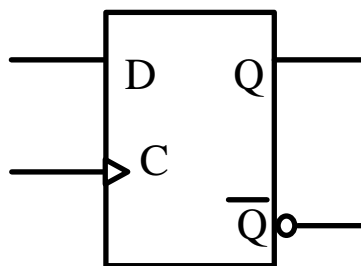
➤ Phương trình đặc trưng:  $Q^k = D$

➤ Đồ hình trạng thái:

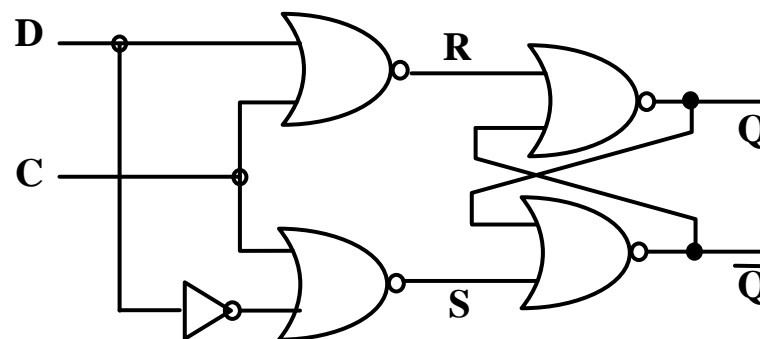
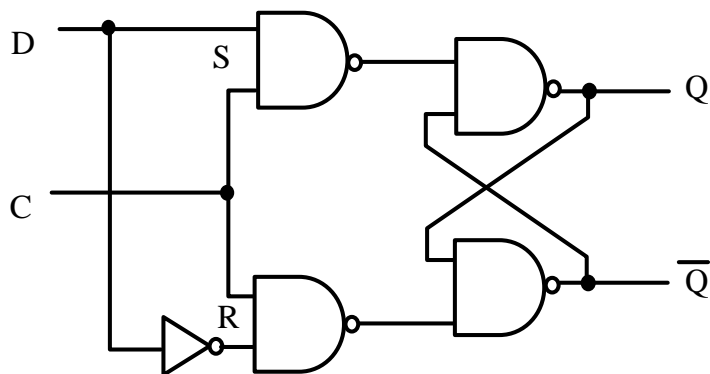


### 4.3.1.2. Trùng D – D đồng bộ (1)

➤ Sơ đồ khối:



➤ Mạch điện:



### 4.3.1.2. Trùng D – D đồng bộ (2)

➤ Hoạt động (D dùng cổng NAND):

- Khi  $C = 0$ :

$S/R = 11$ ,  $SR = 00$ :  $Q_k = Q$

- Khi  $C = 1$ :

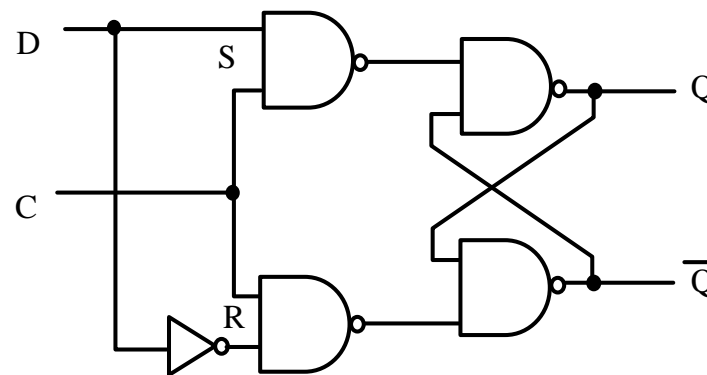
+ Nếu  $D = 0$ :

$S/R = 10$ ,  $SR = 01$ : xóa  $Q_k = 0$

+ Nếu  $D = 1$ :

$S/R = 01$ ,  $SR = 10$ : lập  $Q_k = 1$

D đồng bộ hoạt động giống D không đồng bộ.



### 4.3.1.2. Trùng D – D đồng bộ (3)

➤ Hoạt động (D dùng cổng NOR):

- Khi  $C = 1$ :

$SR = 00$ :  $Q_k = Q$

- Khi  $C = 0$ :

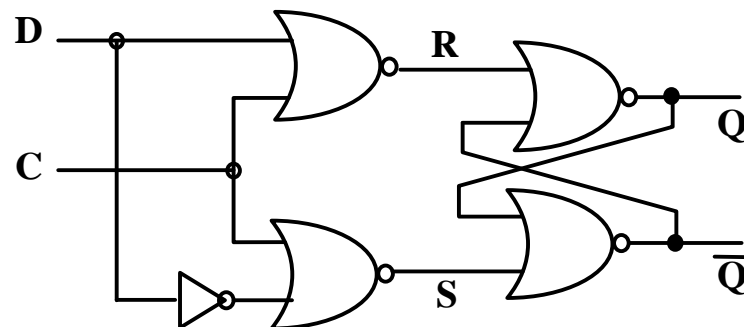
+ Nếu  $D = 0$ :

$SR = 01$ : xóa  $Q_k = 0$

+ Nếu  $D = 1$ :

$SR = 10$ : lập  $Q_k = 1$

D đồng bộ hoạt động giống D không đồng bộ.



### 4.3.1.2. Trùng D – D đồng bộ (4)

➤ *Bảng trạng thái:*

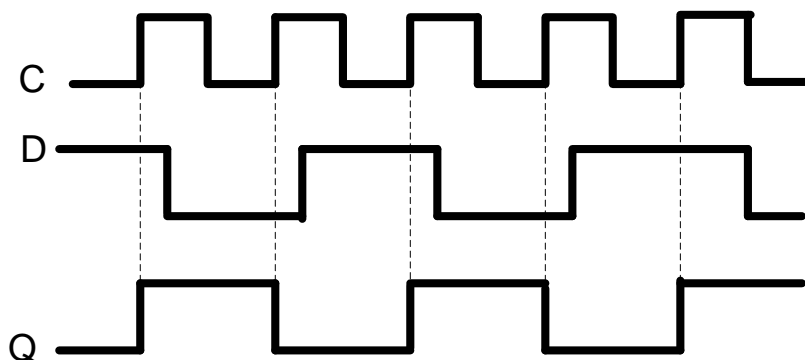
D đồng bộ dùng NAND

C	D	$Q^k$
0	x	Q
1	0	0
1	1	1

D đồng bộ dùng NOR

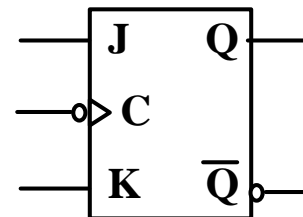
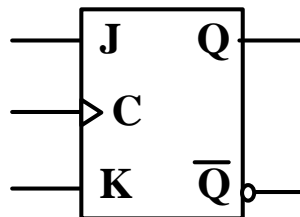
C	D	$Q^k$
1	x	Q
0	0	0
0	1	1

➤ *Giải đồ xung:*

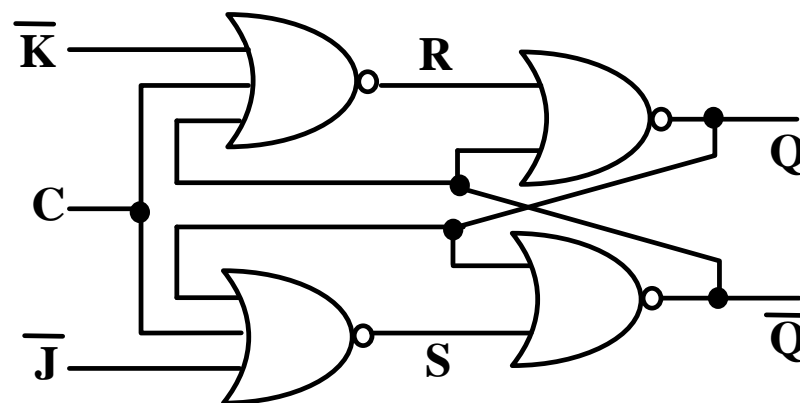
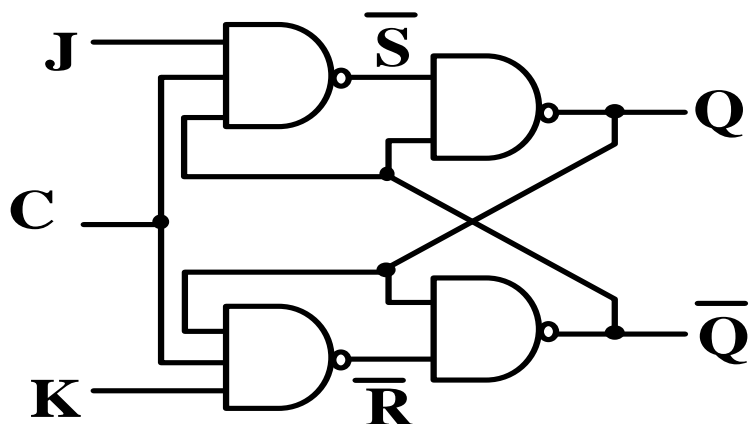


## 4.3.1.3. Trigo JK đồng bộ (1)

➤ Sơ đồ khối:



➤ Mạch điện:



### 4.3.1.3. Trùng JK đồng bộ (2)

➤ Hoạt động (JK dùng cổng NAND):

- Khi  $C = 0$ :

$S/R/ = 11$ ,  $SR = 00$ :  $Q_k = Q$

- Khi  $C = 1$ :

+ Nếu  $JK = 00$ :

$S/R/ = 11$ ,  $SR = 00$ :  $Q_k = Q$

+ Nếu  $JK = 01$ :

TH1: Giả sử ban đầu  $Q = 0$ ,  $Q/ = 1$ :

$J = 0$  nên  $S/ = 1$ ;  $Q = 0$  nên  $R/ = 1$

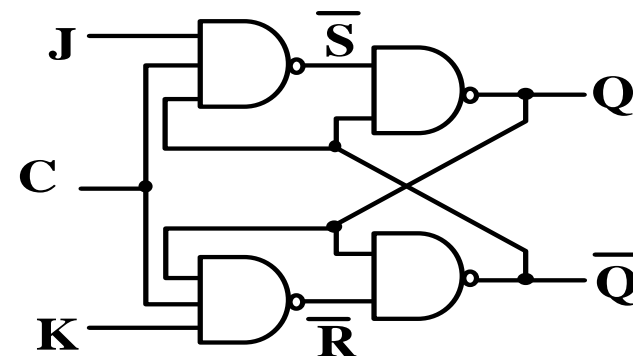
$S/R/ = 11$ ,  $SR = 00$ :  $Q_k = Q = 0$ ;  $Q_k/ = 1$

TH2: Giả sử ban đầu  $Q = 1$ ,  $Q/ = 0$ :

$J = 0$  nên  $S/ = 1$ ;  $Q = 1$  nên  $R/ = 0$

$S/R/ = 10$ ,  $SR = 01$ : Xóa  $Q_k = 0$ ;  $Q_k/ = 1$

Như vậy,  $Q_k = 0$ ,  $Q_k/ = 1$



### 4.3.1.3. Trgger JK đồng bộ (3)

➤ Hoạt động (JK dùng cổng NAND):

- Khi  $C = 1$ :

+ Nếu  $JK = 10$ :

TH1: Giả sử ban đầu  $Q = 0$ ,  $\bar{Q} = 1$ :

$K = 0$  nên  $\bar{R} = 1$ ;  $Q = 1$  nên  $\bar{S} = 0$

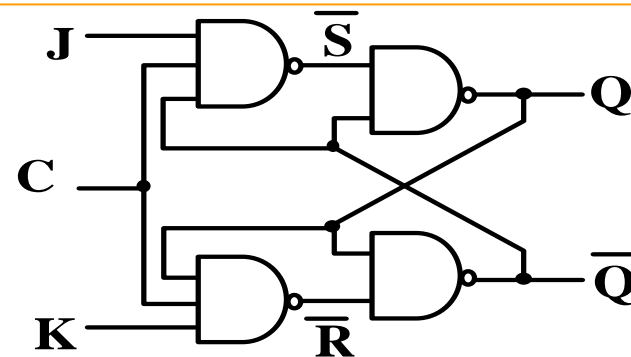
$S/\bar{R} = 01$ ,  $SR = 10$ : Lập  $Q_k = 1$ ;  $Q_k = 0$

TH2: Giả sử ban đầu  $Q = 1$ ,  $\bar{Q} = 0$ :

$K = 0$  nên  $\bar{R} = 1$ ;  $Q = 0$  nên  $\bar{S} = 1$

$S/\bar{R} = 11$ ,  $SR = 00$ :  $Q_k = Q = 1$ ;  $Q_k = 0$

Như vậy,  $Q_k = 1$ ,  $Q_k = 0$





### 4.3.1.3. Trgger JK đồng bộ (4)

➤ Hoạt động (JK dùng cổng NAND):

- Khi  $C = 1$ :

+ Nếu  $JK = 11$ :

TH1: Giả sử ban đầu  $Q = 0$ ,  $Q' = 1$ :

$Q = 0$  nên  $R' = 1$ ;  $Q' = 1$  nên  $S' = 0$

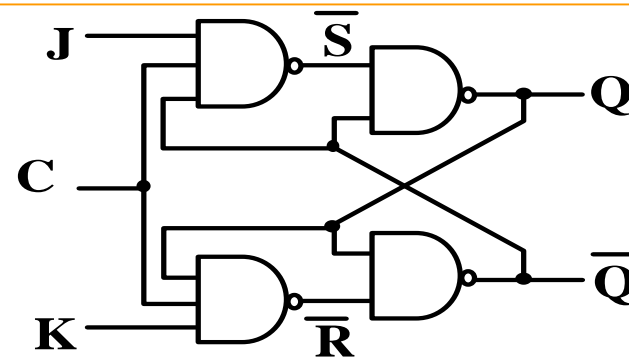
$S/R' = 01$ ,  $SR = 10$ : Lập  $Q_k = 1$ ;  $Q_k' = 0$

TH2: Giả sử ban đầu  $Q = 1$ ,  $Q' = 0$ :

$Q' = 0$  nên  $S' = 1$ ;  $Q = 1$  nên  $R' = 0$

$S/R' = 10$ ,  $SR = 01$ : Xóa  $Q_k = 0$ ;  $Q_k' = 1$

Như vậy,  $Q_k = Q'$ ,  $Q_k' = Q$



### 4.3.1.3. Trgger JK đồng bộ (5)

➤ Hoạt động (JK dùng cổng NOR):

- Khi  $C = 1$ :

$SR = 00$ :  $Q_k = Q$

- Khi  $C = 0$ :

+ Nếu  $JK = 00$ ,  $J/K/ = 11$ :

$SR = 00$ :  $Q_k = Q$

+ Nếu  $JK = 01$ ,  $J/K/ = 10$ :

TH1: Giả sử ban đầu  $Q = 0$ ,  $Q/ = 1$ :

$J/ = 1$  nên  $S = 0$ ;  $Q/ = 1$  nên  $R = 0$

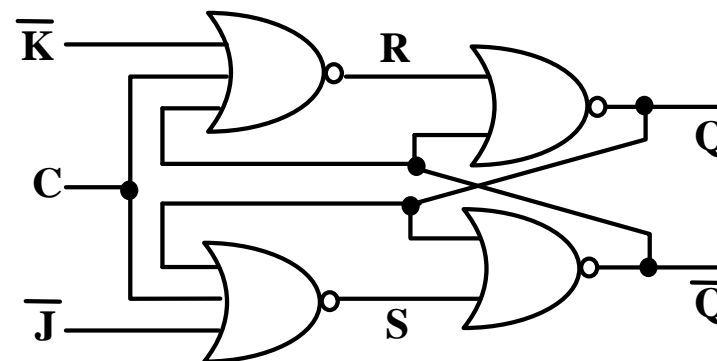
$SR = 00$ :  $Q_k = Q = 0$ ;  $Q_k/ = 1$

TH2: Giả sử ban đầu  $Q = 1$ ,  $Q/ = 0$ :

$J/ = 1$  nên  $S = 0$ ;  $Q/ = 0$  nên  $R = 1$

$SR = 01$ : Xóa  $Q_k = 0$ ;  $Q_k/ = 1$

Như vậy,  $Q_k = 0$ ,  $Q_k/ = 1$



### 4.3.1.3. Trùng JK đồng bộ (6)

➤ Hoạt động (JK dùng cổng NOR):

- Khi  $C = 0$ :

+ Nếu  $JK = 10$ ,  $J/K/ = 01$ :

TH1: Giả sử ban đầu  $Q = 0$ ,  $Q/ = 1$ :

$K/ = 1$  nên  $R = 0$ ;  $Q = 0$  nên  $S = 1$

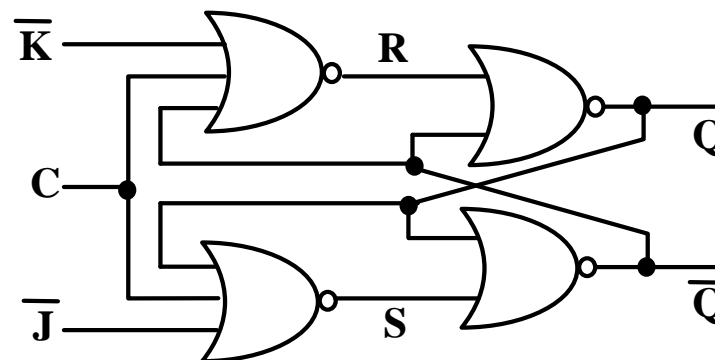
$SR = 10$ : Lập  $Q_k = 1$ ;  $Q_k/ = 0$

TH2: Giả sử ban đầu  $Q = 1$ ,  $Q/ = 0$ :

$K/ = 1$  nên  $R = 0$ ;  $Q = 1$  nên  $S = 0$

$SR = 00$ :  $Q_k = Q = 1$ ;  $Q_k/ = 0$

Như vậy,  $Q_k = 1$ ,  $Q_k/ = 0$



### 4.3.1.3. Trgger JK đồng bộ (7)

➤ Hoạt động (JK dùng cổng NOR):

- Khi  $C = 0$ :

+ Nếu  $JK = 11$ ,  $J/K/ = 00$ :

TH1: Giả sử ban đầu  $Q = 0$ ,  $Q/ = 1$ :

$Q/ = 1$  nên  $R = 0$ ;  $Q = 0$  nên  $S = 1$

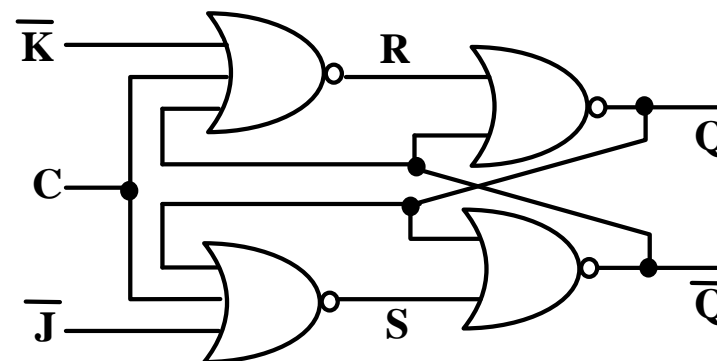
$SR = 10$ : Lập  $Q_k = 1$ ;  $Q_k/ = 0$

TH2: Giả sử ban đầu  $Q = 1$ ,  $Q/ = 0$ :

$Q/ = 0$  nên  $R = 1$ ;  $Q = 1$  nên  $S = 0$

$SR = 01$ : Xóa  $Q_k = 0$ ;  $Q_k/ = 1$

Như vậy,  $Q_k = Q/$ ,  $Q_k/ = Q$



## 4.3.1.3. Trigo JK đồng bộ (8)

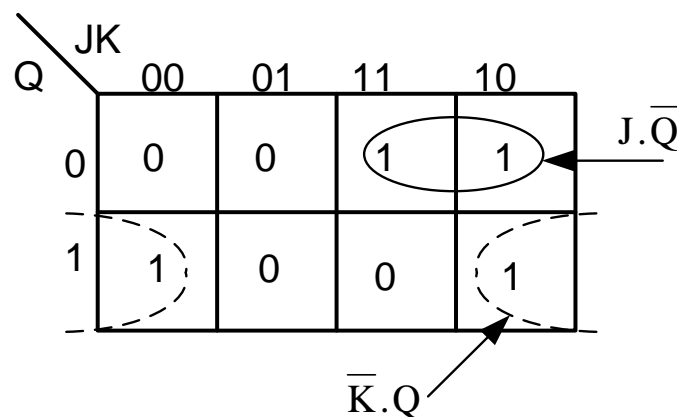
➤ Bảng trạng thái:

C	J	K	$Q^k$
0	X	X	Q
1	0	0	Q
	0	1	0
	1	0	1
	1	1	Q/

C	J	K	$Q^k$
1	X	X	Q
0	0	0	Q
	0	1	0
	1	0	1
	1	1	Q/

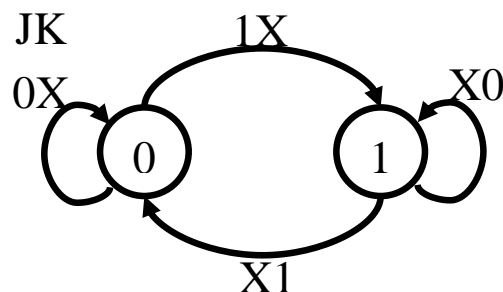
➤ Phương trình đặc trưng:

$$Q^k = J \cdot \bar{Q} + \bar{K} \cdot Q$$



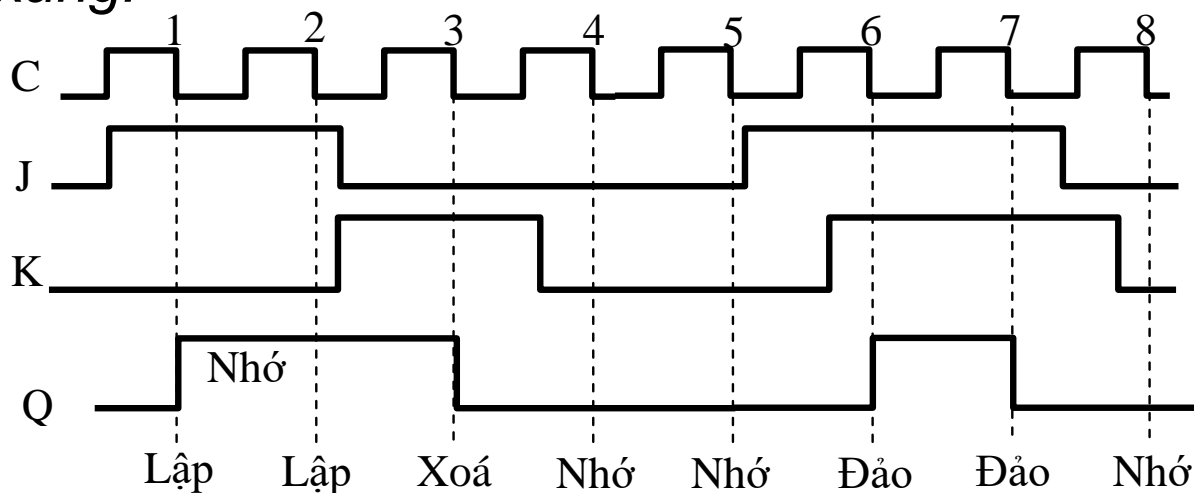
## 4.3.1.3. Trùng JK đồng bộ (9)

➤ Đồ hình trạng thái:



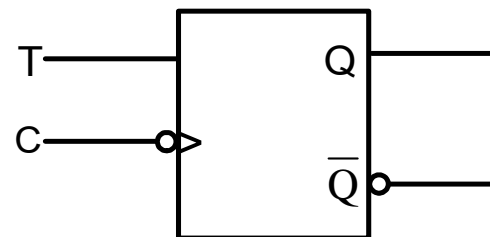
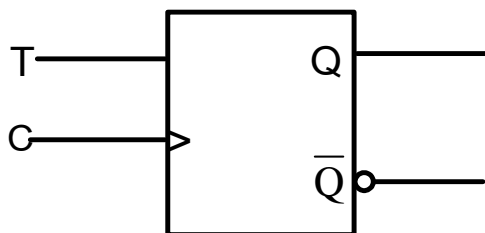
C	J	K	Q <sup>k</sup>
0	X	X	Q
1	0	0	Q
	0	1	0
	1	0	1
	1	1	Q/

➤ Giải đồ xung:

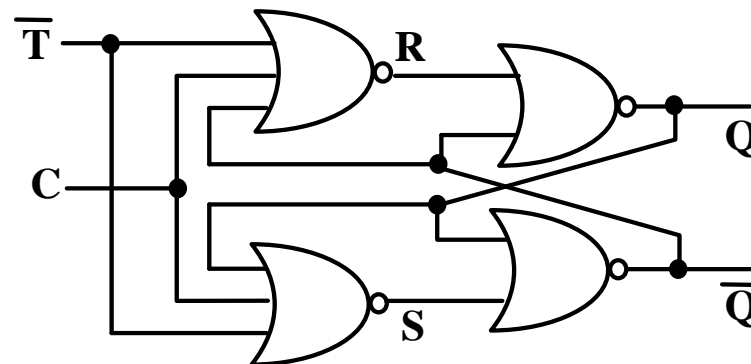
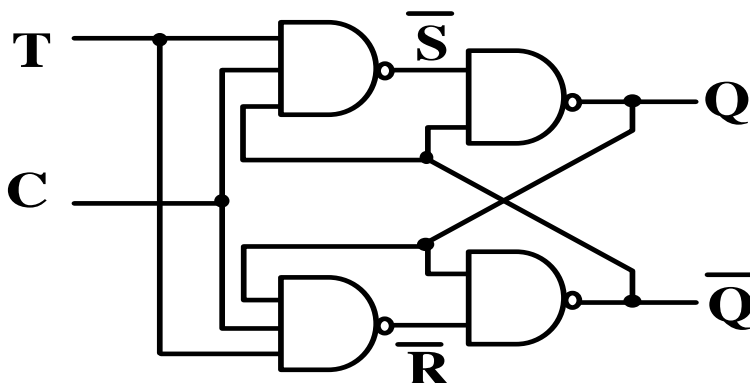


4.3.1.4. Trigo  $T$  đồng bộ (1)

➤ Sơ đồ khối:



➤ Mạch điện:



### 4.3.1.4. Trùng T đồng bộ (2)

➤ Hoạt động (T dùng cổng NAND):

- Khi  $C = 0$ :

$S/R = 11$ ,  $SR = 00$ :  $Q_k = Q$

- Khi  $C = 1$ :

+ Nếu  $T = 0$ ,  $JK = 00$ :  $Q_k = Q$

+ Nếu  $T = 1$ ,  $JK = 11$ :  $Q_k = Q/$

➤ Hoạt động (T dùng cổng NOR):

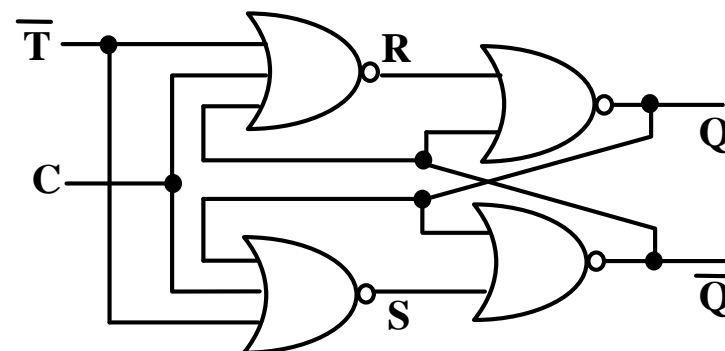
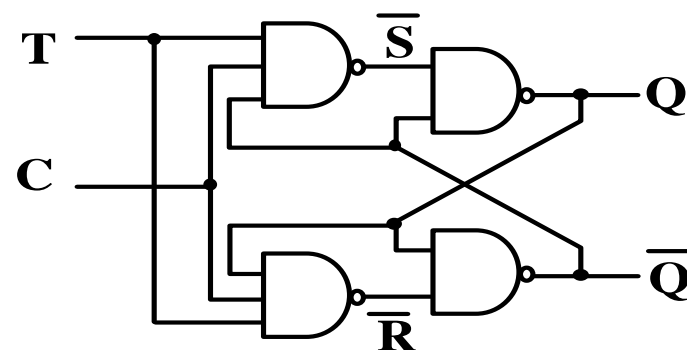
- Khi  $C = 1$ :

$SR = 00$ :  $Q_k = Q$

- Khi  $C = 0$ :

+ Nếu  $T = 0$ ,  $JK = 00$ :  $Q_k = Q$

+ Nếu  $T = 1$ ,  $JK = 11$ :  $Q_k = Q/$





## 4.3.1.4. Trigo $T$ đồng bộ (3)

➤ Bảng trạng thái:

C	T	$Q^k$
0	x	Q
1	0	Q
1	1	Q/

C	T	$Q^k$
1	x	Q
0	0	Q
0	1	Q/

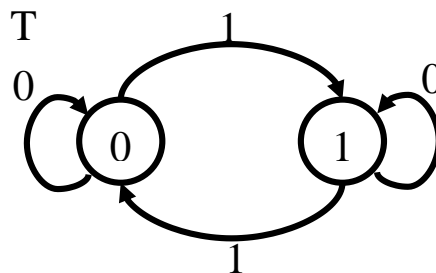
➤ Phương trình đặc trưng:

$$Q^k = T \oplus Q$$

		T	
		0	1
Q	0	0	1
	1	1	0

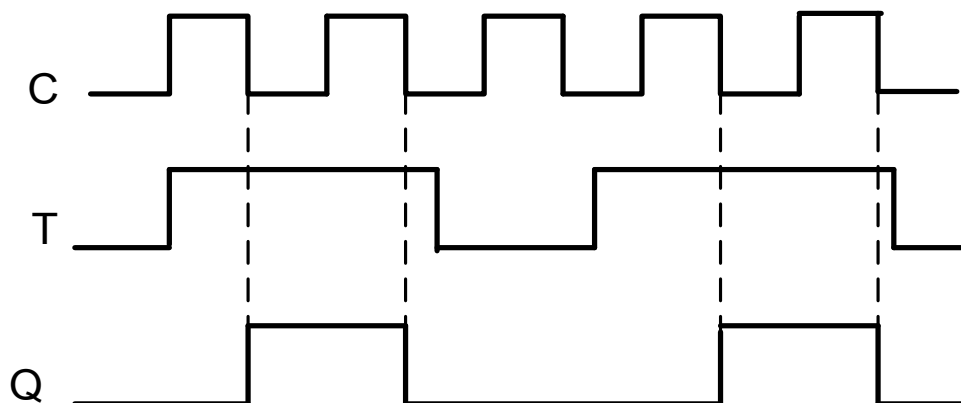
## 4.3.1.4. Trùng T đồng bộ (4)

➤ Đồ hình trạng thái:



T \ Q	0	1
0	0	1
1	1	0

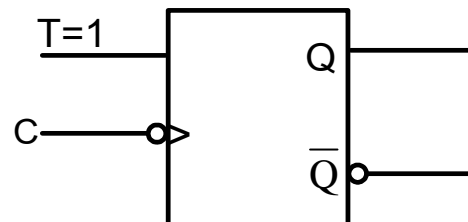
➤ Giải đồ xung:



### 4.3.1.5. Trigo $T'$

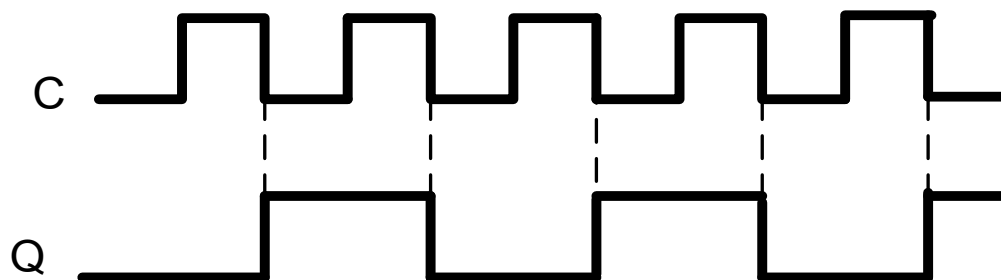
➤ Sơ đồ khối:

Là Trigo  $T$  với  $T = 1$



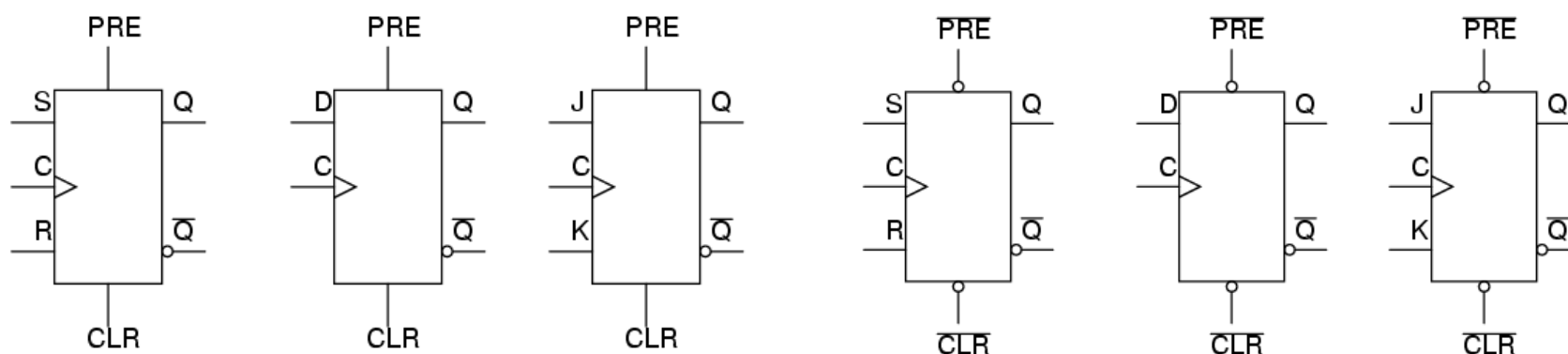
➤ Phương trình đặc trưng:  $Q^k = \bar{Q}$

➤ Giải đồ xung:



### 4.3.2. Đầu vào không đồng bộ của Trigo

- Các đầu vào D, S, R, J, K, T là những đầu vào đồng bộ vì chúng có ảnh hưởng lên các đầu ra khi có tác động của xung Clock.
- Trong thực tế các trigơ còn có thêm 2 đầu vào không đồng bộ, các lỗi này tác động trực tiếp lên các đầu ra mà không phụ thuộc vào xung Clock.
- Các đầu vào này thường được ký hiệu là: PRE (lập) và CLR (R - xóa) hoặc  $\overline{\text{PRE}}$  và  $\overline{\text{CLR}}$  ( $\overline{\text{R}}$ )

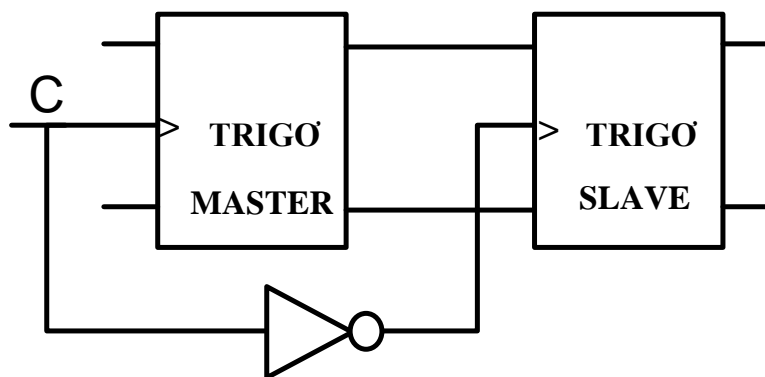


### 4.3.3. Trigo<sup>o</sup> chính – phụ (MS: Master – Slave)

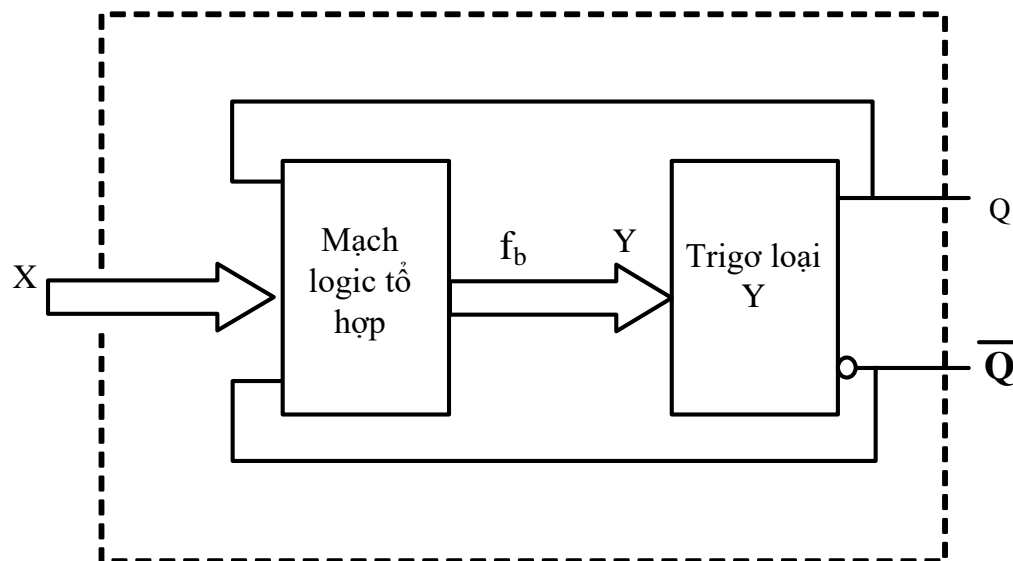
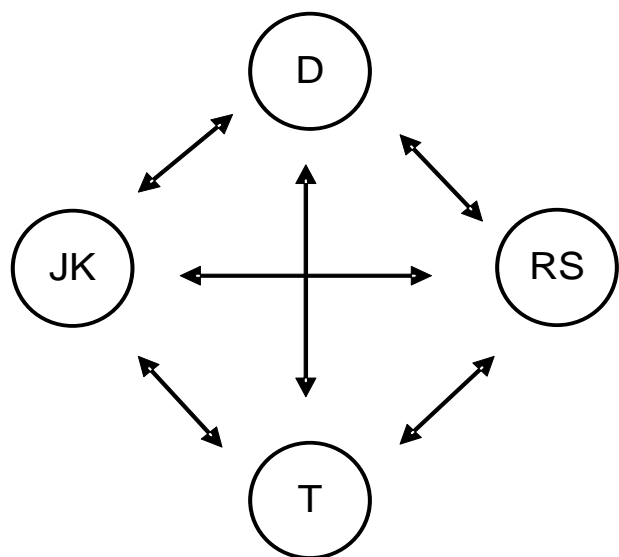
- Do hiện tượng trễ truyền lan, khi làm việc ở tần số cao thì lỗi ra Q của trigo không đáp ứng kịp với sự thay đổi của xung nhịp, dẫn đến mạch hoạt động ở tình trạng không tin cậy.

\* *Cấu trúc*: gồm hai trigo đồng bộ giống nhau nhưng cực tính của xung điều khiển clock ngược nhau, để đảm bảo tại mỗi sườn xung nhịp chỉ có một trigo hoạt động.

\* *Sơ đồ*:



#### 4.3.4. Chuyển đổi giữa các loại Trơ (1) – Sơ đồ



- Biến một trơ đã cho thành trơ cần tìm khác loại.
- Bài toán chuyển đổi từ trơ Y cho trước thành trơ X cần tìm là bài toán xây dựng các mạch logic tổ hợp, có:
  - đầu vào: X, Q
  - đầu ra:  $Y = f(X, Q)$

## 4.3.4. Chuyển đổi giữa các loại Trigon (2) – Phương pháp

➤ *Cách 1:* Dùng phương trình đặc trưng:

B1: Sử dụng phép biến đổi logic để cân bằng phương trình đặc trưng của trigon đã cho và trigon cần tìm.

B2: Từ phương trình đặc trưng, viết hàm kích thích của trigon cần tìm.

B3: Vẽ sơ đồ tương ứng.

➤ *Cách 2:* Dùng bảng hàm kích:

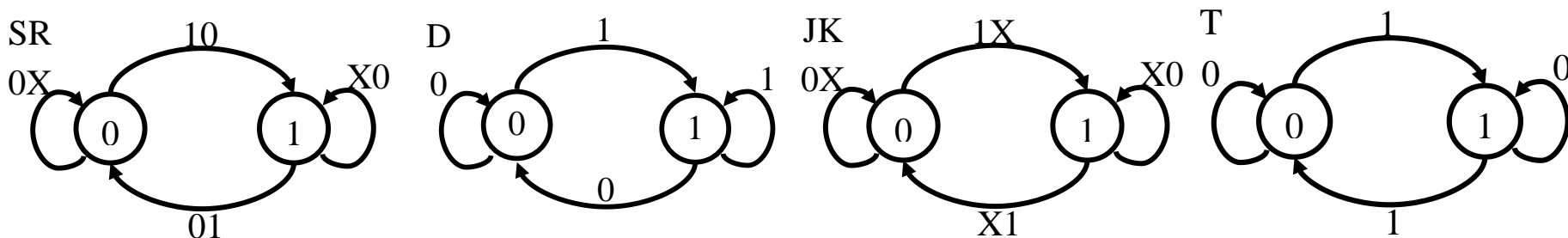
Bảng hàm kích: bảng trạng thái mô tả sự phụ thuộc của các đầu vào kích thích với đầu ra Q.

B1: Xác định hệ hàm theo bảng hàm kích.

B2: Tối thiểu hoá các hàm Y.

B3: Vẽ sơ đồ tương ứng.

## 4.3.4. Chuyển đổi giữa các loại Trigo (3) – Bảng hàm kích



Q	Q <sup>k</sup>	S	R	J	K	D	T
0	0	0	X	0	X	0	0
0	1	1	0	1	X	1	1
1	0	0	1	X	1	0	1
1	1	X	0	X	0	1	0



#### 4.3.4. Chuyển đổi giữa các loại Trigo (4) – Ví dụ

**VD:** Chuyển đổi từ trigo RS sang JK.

Để chuyển đổi cần tìm mối quan hệ:  $S = f_1(Q, J, K)$  ;  $R = f_2(Q, J, K)$

Cách 1: Dùng phương trình đặc trưng

Phương trình đặc trưng của trigo RS có dạng: 
$$\begin{cases} Q^k = S + \bar{R}.Q \\ R.S = 0 \end{cases}$$

Phương trình đặc trưng của trigo JK có dạng:  $Q^k = J.\bar{Q} + \bar{K}.Q$

So sánh hai phương trình đặc trưng, suy ra:  $S = J.\bar{Q}$

$$R = K$$

#### 4.3.4. Chuyển đổi giữa các loại Trilog (5) – Ví dụ (tiếp)

Xét điều kiện ràng buộc  $R.S = 0$ :

Khi  $J = K = 1$  ;  $Q = 0$  thì  $\begin{cases} R = K = 1 \\ S = J.\bar{Q} = 1 \end{cases}$ , không thỏa mãn điều kiện  $R.S = 0$ .

Do đó, biến đổi lại phương trình đặc trưng của trilog JK:

$$Q^k = J.\bar{Q} + \bar{K}.Q + Q.\bar{Q} = J.\bar{Q} + (\bar{K} + \bar{Q})Q$$

$$Q^k = J.\bar{Q} + \bar{K}.\bar{Q}.Q$$

So sánh với phương trình đặc trưng của trilog RS, rút ra hàm kích:  $\begin{cases} S = J.\bar{Q} \\ R = K.Q \end{cases}$

## 4.3.4. Chuyển đổi giữa các loại Trigo (6) – Ví dụ (tiếp)

Cách 2: Dùng bảng hàm kích:

JK S

JK \ Q	00	01	11	10
0	0	0	1	1
1	x	0	0	x

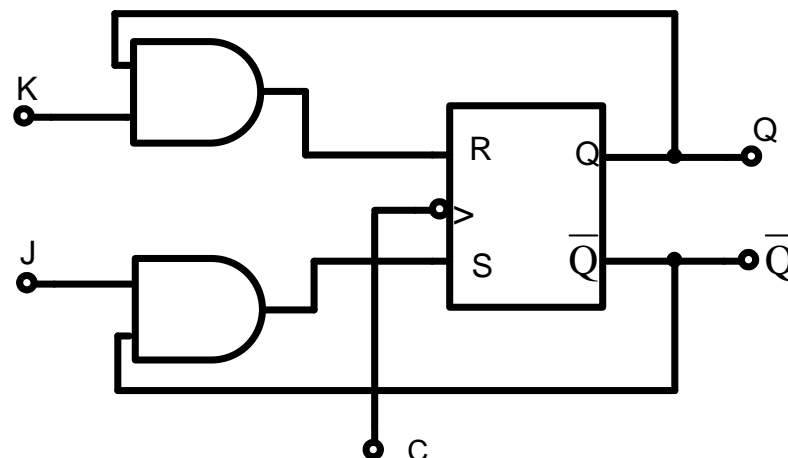
$S = J \cdot \bar{Q}$

JK R

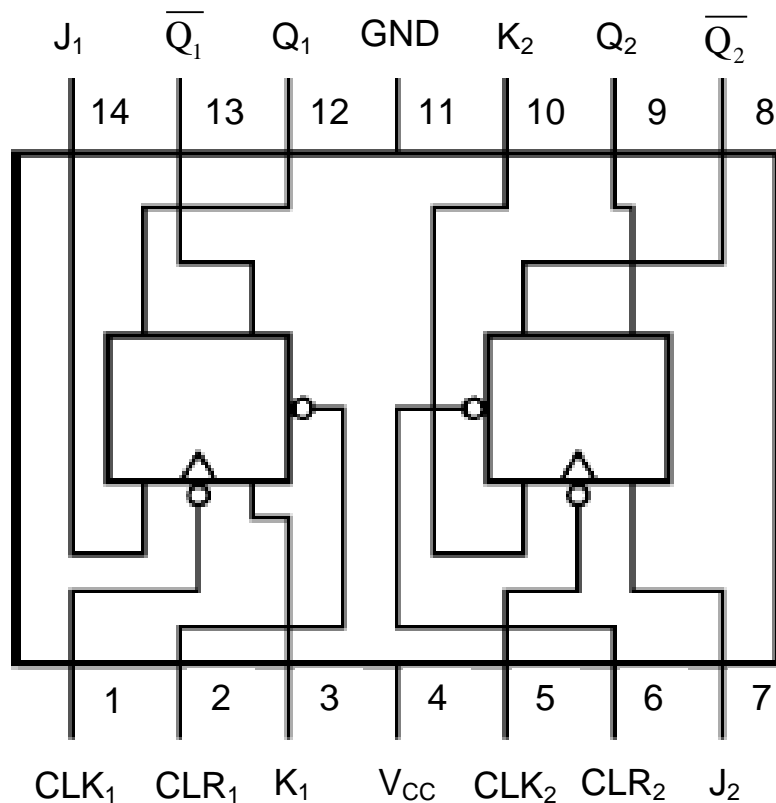
JK \ Q	00	01	11	10
0	x	x	0	0
1	0	1	1	0

$R = K \cdot Q$

Q	Q <sup>k</sup>	S	R	J	K	D	T
0	0	0	X	0	X	0	0
0	1	1	0	1	X	1	1
1	0	0	1	X	1	0	1
1	1	X	0	X	0	1	0



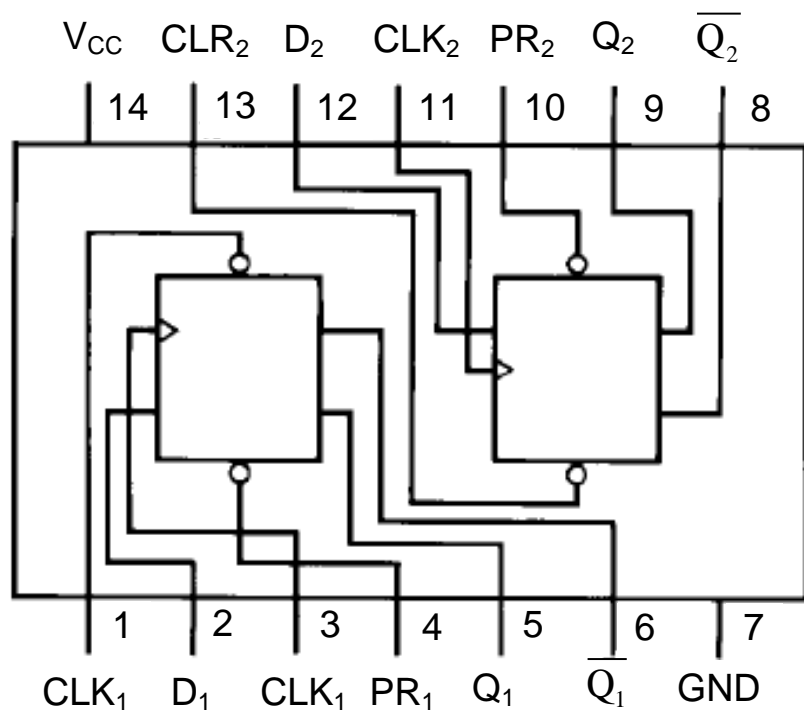
## 4.3.5. Giới thiệu một số loại IC trigơ thông dụng (1)



7473

CLR	CLK	J	K	$Q^k$	$Q^{k/}$
L	X	X	X	L	H
H	↓	L	L	Q	Q/
H	↓	L	H	L	H
H	↓	H	L	H	L
H	↓	H	H	Q/	Q

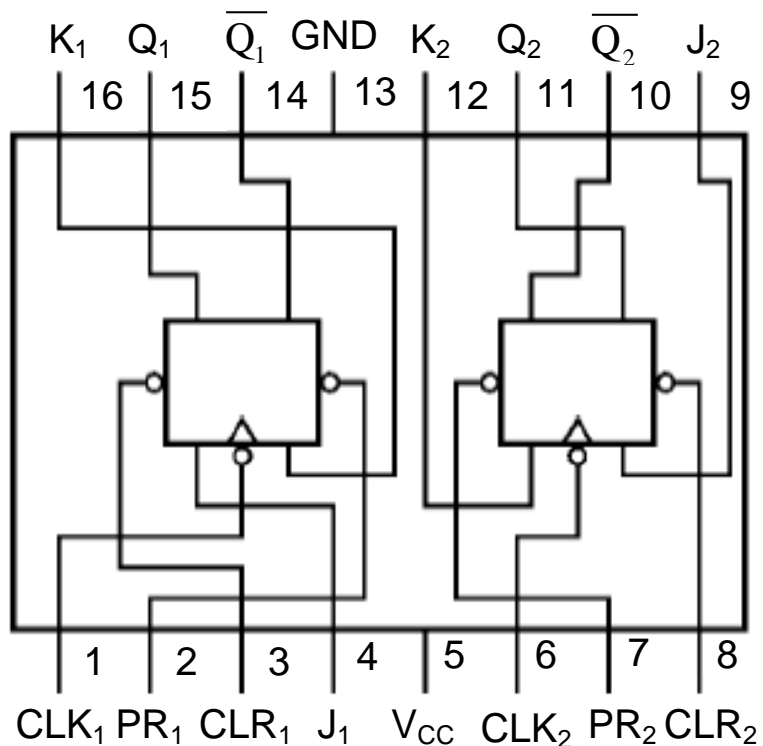
## 4.3.5. Giới thiệu một số loại IC trigơ thông dụng (2)



7474

PR	CLR	CLK	D	Q <sup>k</sup>	Q <sup>k/</sup>
L	L	X	X	H	H
L	H	X	X	H	L
H	L	X	X	L	H
H	H	↑	L	L	H
H	H	↑	H	H	L

## 4.3.5. Giới thiệu một số loại IC trigơ thông dụng (3)



7476

PR	CLR	CLK	J	K	$Q^k$	$Q^{k/}$
L	L	X	X	X	H	H
L	H	X	X	X	H	L
H	L	X	X	X	L	H
H	H	↓	L	L	Q	Q/
H	H	↓	L	H	L	H
H	H	↓	H	L	H	L
H	H	↓	H	H	Q/	Q

## Chương 4 – MẠCH LOGIC TUẦN TỰ

- 4.1. Khái niệm chung
- 4.2. Phương pháp mô tả mạch tuần tự
- 4.3. Phần tử nhớ của mạch tuần tự - Trigo
- 4.4. Mạch tuần tự thông dụng

## Chương 4 – MẠCH LOGIC TUẦN TỰ

4.1. Khái niệm chung

4.2. Phương pháp mô tả mạch tuần tự

4.3. Phần tử nhớ của mạch tuần tự - Trigo

**4.4. Mạch tuần tự thông dụng**



## 4.4. Mạch tuần tự thông dụng

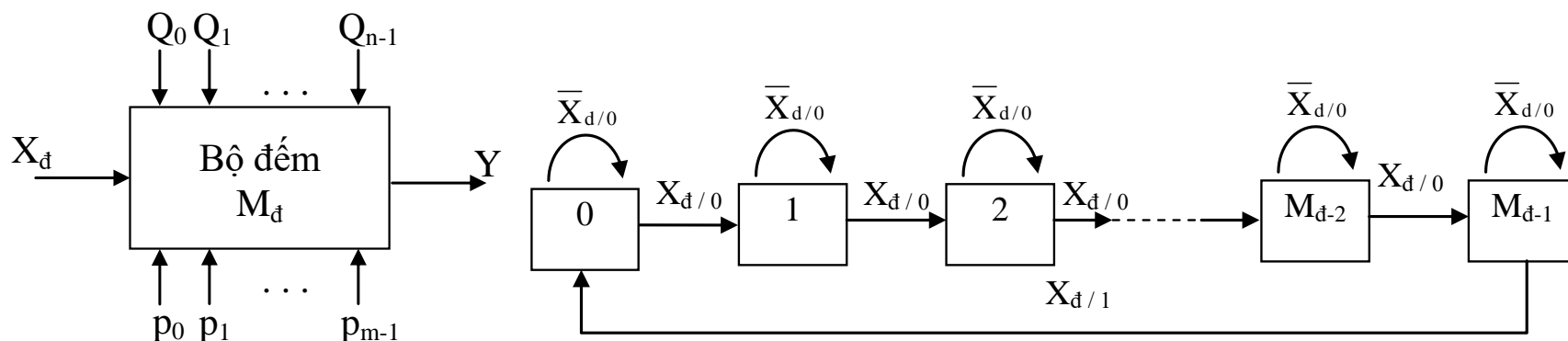
### 4.4.1. Bộ đếm

### 4.4.2. Bộ ghi dịch

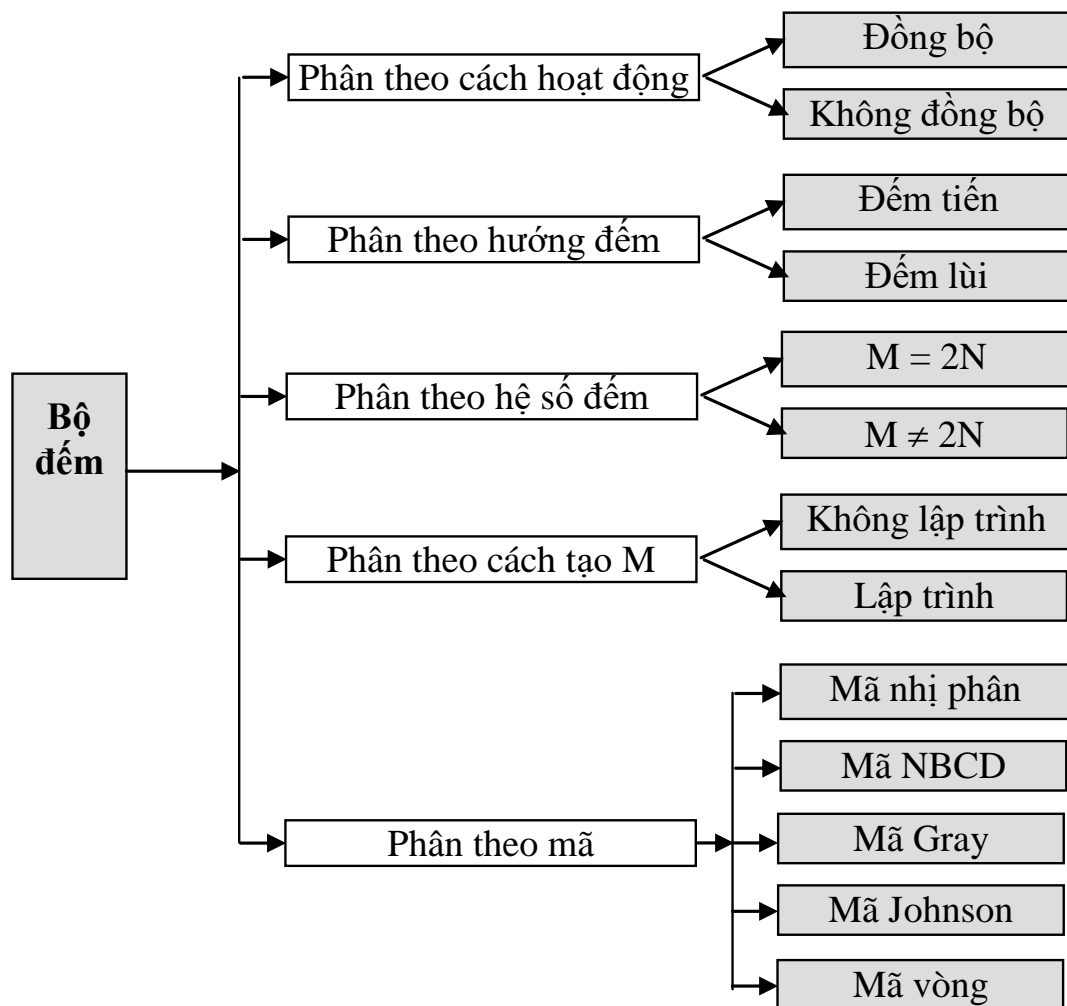
### 4.4.3. Thanh chốt dữ liệu

### 4.4.1.1. Định nghĩa và phân loại (1)

- Bộ đếm là một mạch tuần tự tuần hoàn có một lối vào đếm và một lối ra, mạch có số trạng thái trong bằng chính hệ số đếm (ký hiệu là  $M_d$ ).
- Dưới tác dụng của tín hiệu vào đếm, mạch sẽ chuyển từ trạng thái trong này đến một trạng thái trong khác theo một thứ tự nhất định.
- Cứ sau  $M_d$  tín hiệu vào đếm mạch lại trở về trạng thái xuất phát ban đầu.

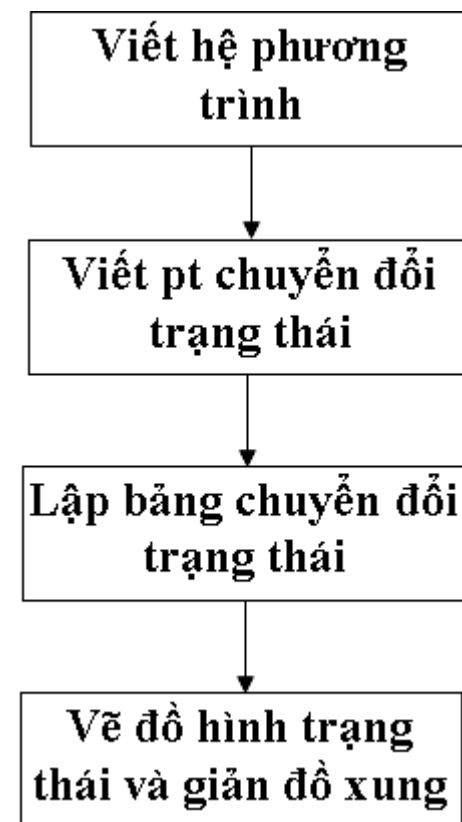


### 4.4.1.1. Định nghĩa và phân loại (2)

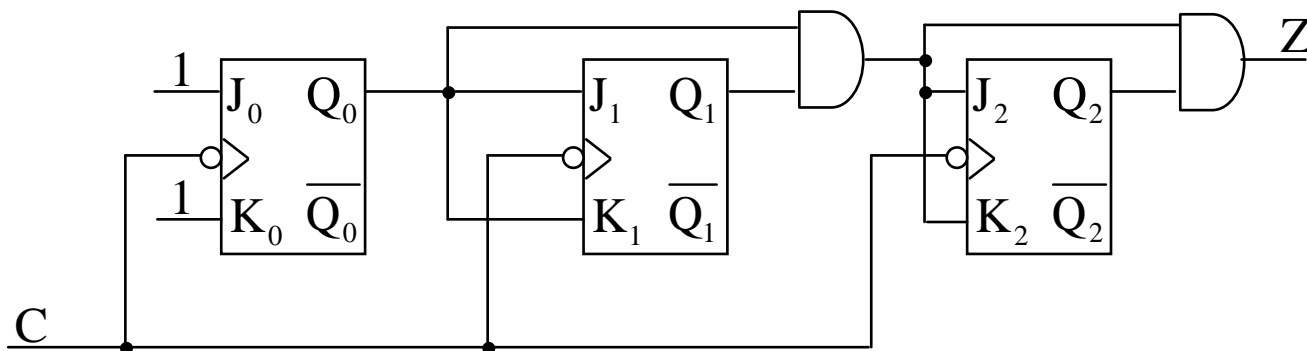


## 4.4.1.2. Phân tích bộ đếm (1) – Phương pháp chung

- B1: Viết phương trình định thời, phương trình hàm ra, phương trình hàm kích
- B2: Thay phương trình hàm kích vào phương trình đặc trưng để tìm phương trình chuyển đổi trạng thái
- B3: Thay các tổ hợp có thể có của trạng thái hiện tại và tín hiệu vào vào pt chuyển đổi trạng thái để tìm trạng thái kế tiếp và tín hiệu ra
- B4: Vẽ đồ hình trạng thái, giản đồ xung để tìm chức năng của bộ đếm



## 4.4.1.2. Phân tích bộ đếm (2) – Ví dụ 1:



\* Nhận xét: - Bộ đếm sử dụng 3 trigơ

- Clock C điều khiển cả 3 trigơ  $\Leftrightarrow$  bộ đếm đồng bộ

### 4.4.1.2. Phân tích bộ đếm (3) – Ví dụ 1:

B1: Phương trình định thời:  $C_0 = C_1 = C_2 = \downarrow C$

B2: Phương trình hàm ra:  $Z = Q_0 \cdot Q_1 \cdot Q_2$

B3: Phương trình hàm kích:  $J_0 = K_0 = 1$

$$J_1 = K_1 = Q_0$$

$$J_2 = K_2 = Q_0 \cdot Q_1$$

B4: Phương trình chuyển đổi trạng thái:  $Q^k = J \cdot \overline{Q} + \overline{K} \cdot Q$

$$Q_0^k = J_0 \cdot \overline{Q_0} + \overline{K_0} \cdot Q_0 = \overline{Q_0}$$

$$Q_1^k = J_1 \cdot \overline{Q_1} + \overline{K_1} \cdot Q_1 = Q_0 \cdot \overline{Q_1} + \overline{Q_0} \cdot Q_1 = Q_0 \oplus Q_1$$

$$Q_2^k = J_2 \cdot \overline{Q_2} + \overline{K_2} \cdot Q_2 = Q_0 \cdot Q_1 \cdot \overline{Q_2} + \overline{Q_0 \cdot Q_1} \cdot Q_2 = Q_2 \oplus Q_1 \cdot Q_0$$

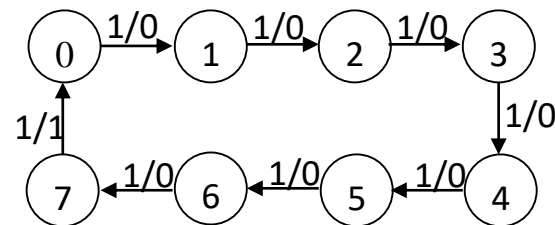
$$\text{Hay } Q_2^k = Q_2 \oplus (Q_1 \cdot Q_0)$$

## 4.4.1.2. Phân tích bộ đếm (4) – Ví dụ 1:

B5: Bảng chuyển đổi trạng thái:

C	$Q_2$	$Q_1$	$Q_0$	$Q_2^k$	$Q_1^k$	$Q_0^k$	Z
1	0	0	0	0	0	1	0
2	0	0	1	0	1	0	0
3	0	1	0	0	1	1	0
4	0	1	1	1	0	0	0
5	1	0	0	1	0	1	0
6	1	0	1	1	1	0	0
7	1	1	0	1	1	1	0
8	1	1	1	0	0	0	1

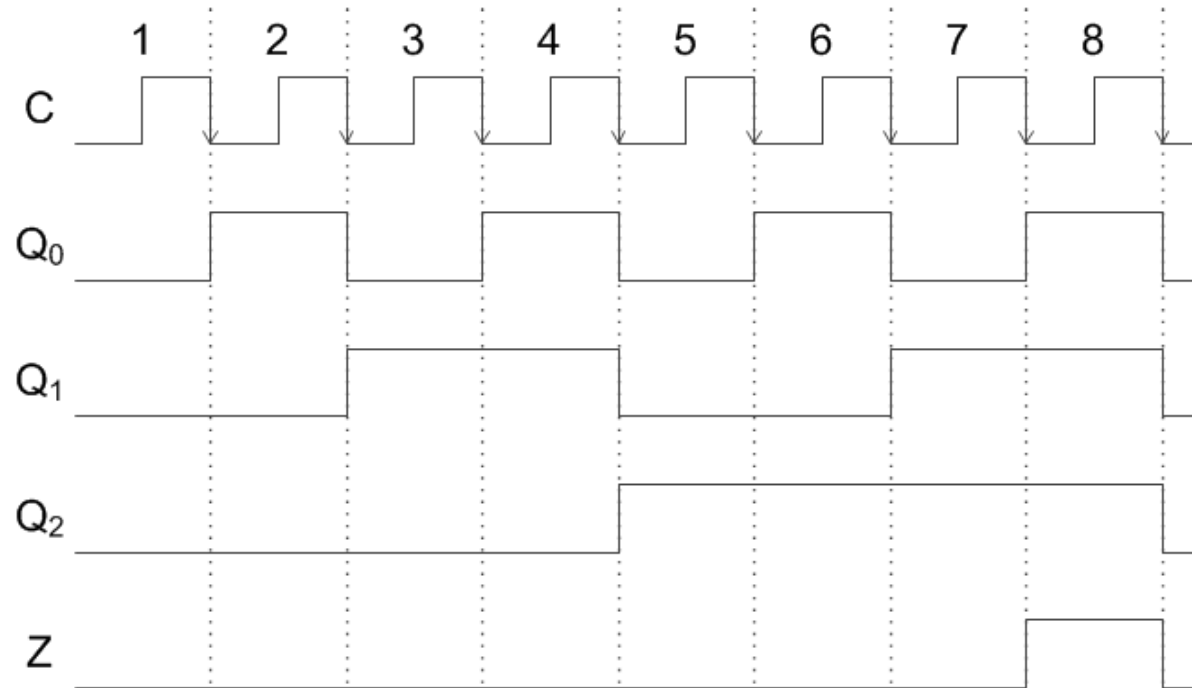
B6: Đồ hình trạng thái:



$$Z = Q_0 Q_1 Q_2, \quad Q_0^k = \overline{Q_0}, \quad Q_1^k = Q_0 \oplus Q_1, \quad Q_2^k = Q_2 \oplus Q_1 \cdot Q_0$$

### 4.4.1.2. Phân tích bộ đếm (5) – Ví dụ 1:

B7: Giải đồ xung:



Bộ đếm là bộ chia tần

- Qua trigơ thứ nhất:  $f_{Q_0} = \frac{f_C}{2}$

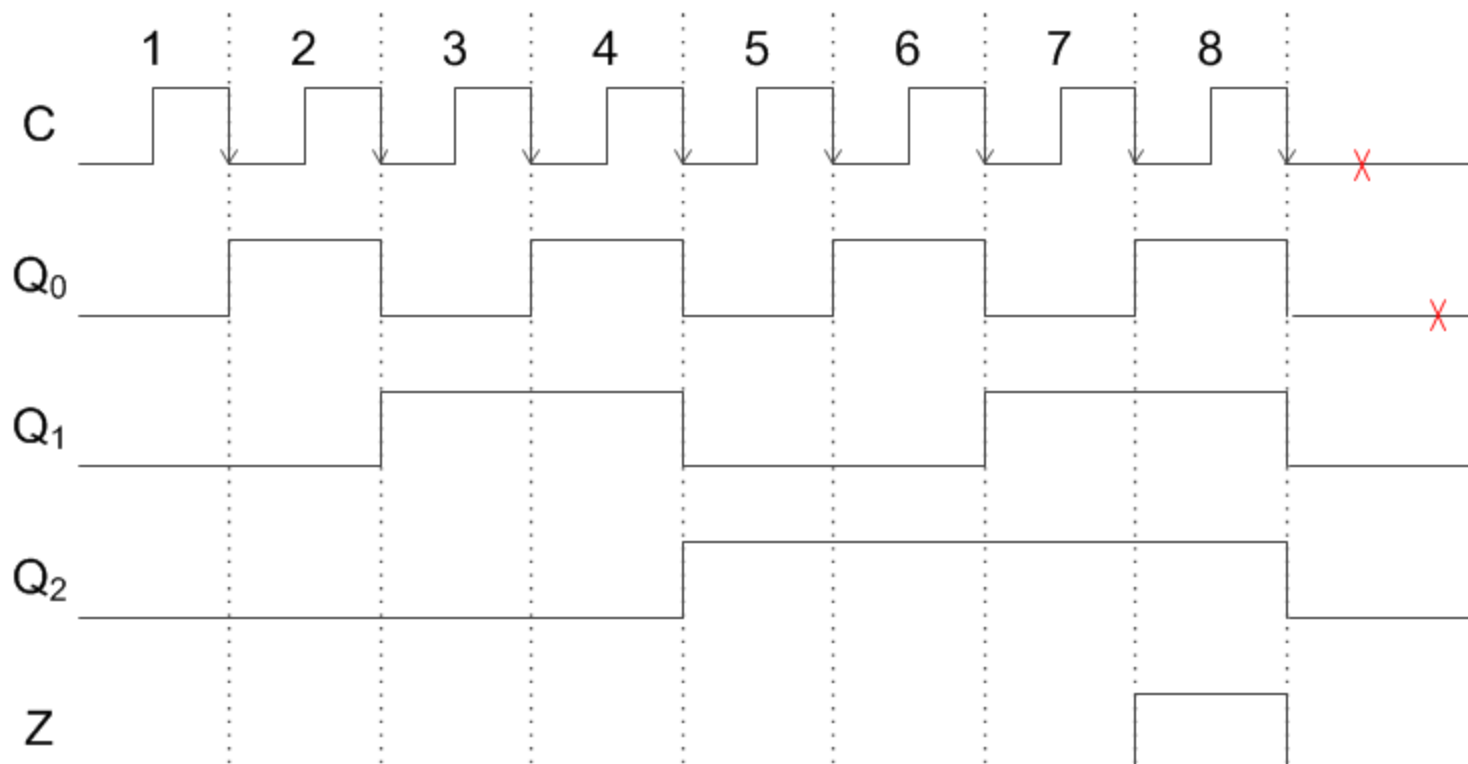
- Qua trigơ thứ hai:  $f_{Q_1} = \frac{f_{Q_0}}{2} = \frac{f_C}{4}$

- Qua trigơ thứ ba:  $f_{Q_2} = \frac{f_{Q_1}}{2} = \frac{f_{Q_0}}{4} = \frac{f_C}{8}$



### 4.4.1.2. Phân tích bộ đếm (5) – Ví dụ 1:

B7: Giải đồ xung: **Vẽ sai**

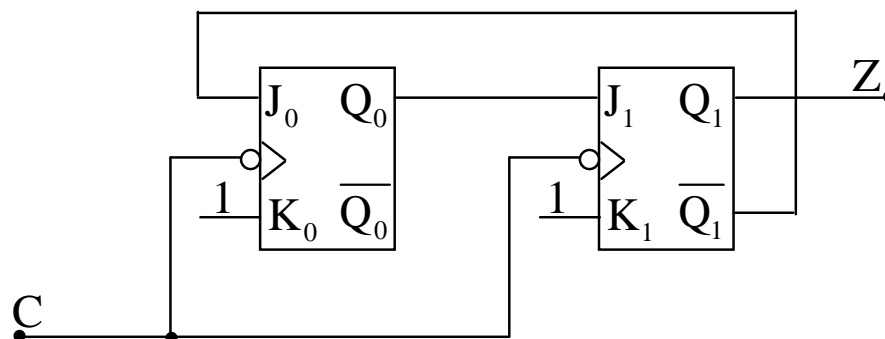


## 4.4.1.2. Phân tích bộ đếm (5) – Ví dụ 2:

$$B1: C_0 = C_1 = \downarrow C$$

$$Z = Q_1$$

$$\begin{cases} J_0 = \overline{Q_1} \\ K_0 = 1 \end{cases}; \begin{cases} J_1 = Q_0 \\ K_1 = 1 \end{cases}$$



$$B2: Q_0^k = J_0 \cdot \overline{Q_0} + \overline{K_0} \cdot Q_0 = \overline{Q_1} \cdot \overline{Q_0}$$

$$Q_1^k = J_1 \cdot \overline{Q_1} + \overline{K_1} \cdot Q_1 = \overline{Q_1} \cdot Q_0$$

### 4.4.1.2. Phân tích bộ đếm (6) – Ví dụ 2:

B3:

C	$Q_1$	$Q_0$	$Q_1^k$	$Q_0^k$	Z
0	0	0	0	1	0
1	0	1	1	0	0
2	1	0	0	0	1
	1	1	0	0	1

$$Q_0^k = J_0 \cdot \overline{Q_0} + \overline{K_0} \cdot Q_0 = \overline{Q_1} \cdot \overline{Q_0}$$

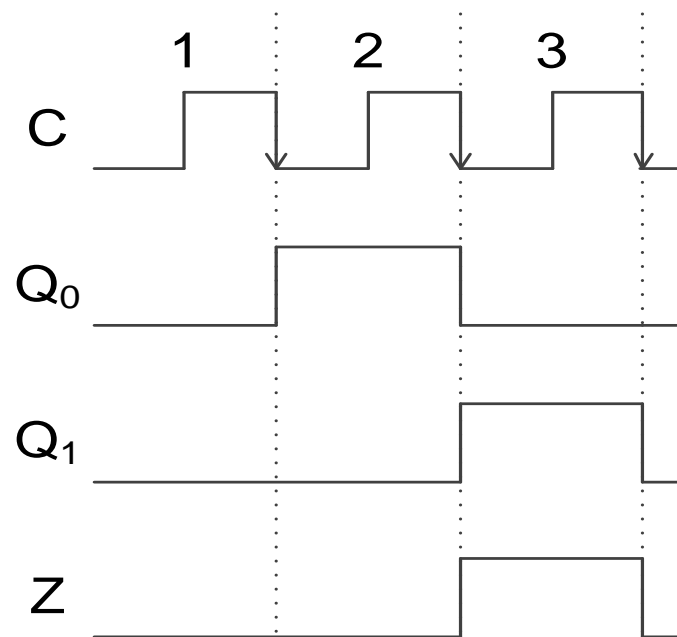
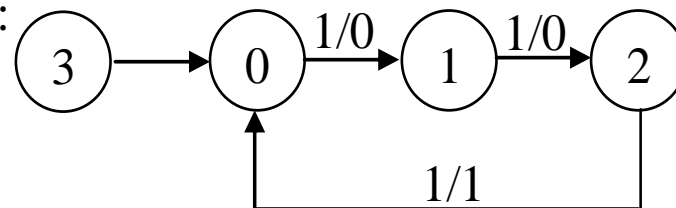
$$Q_1^k = J_1 \cdot \overline{Q_1} + \overline{K_1} \cdot Q_1 = \overline{Q_1} \cdot Q_0$$

NX:

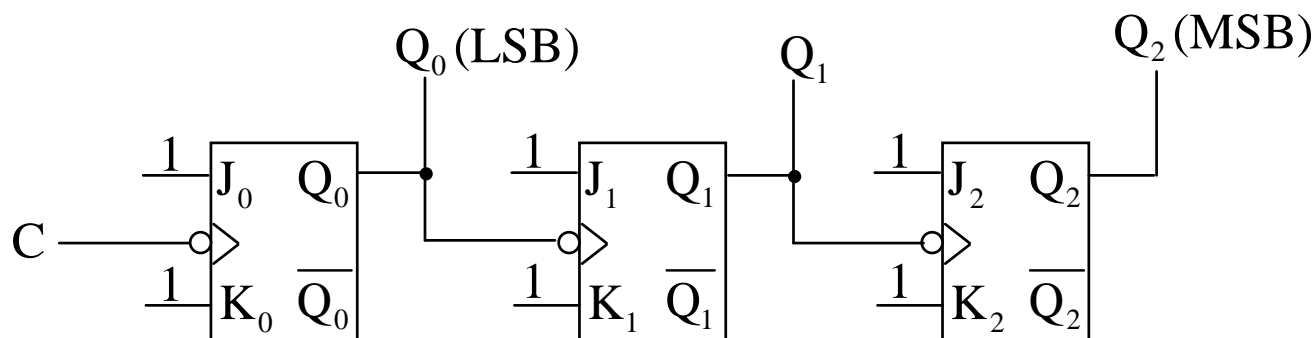
- Cứ 3 xung vào thì đầu ra có một xung.

- Đây là bộ đếm mod 3 tự khởi động, nghĩa là các trạng thái dư sau một số xung nhịp lại quay trở lại vòng đếm.

B4:



## 4.4.1.2. Phân tích bộ đếm (7) – Ví dụ 3:



$$B1: C_0 = \downarrow C, C_1 = \downarrow Q_0, C_2 = \downarrow Q_1$$

$$B2: J_0 = K_0 = 1, J_1 = K_1 = 1, J_2 = K_2 = 1$$

$$B3: Q_0^k = J_0 \cdot \overline{Q_0} + \overline{K_0} \cdot Q_0 = \overline{Q_0} \quad (\text{điều kiện: } \downarrow C)$$

$$Q_1^k = J_1 \cdot \overline{Q_1} + \overline{K_1} \cdot Q_1 = \overline{Q_1} \quad (\text{điều kiện: } \downarrow Q_0)$$

$$Q_2^k = J_2 \cdot \overline{Q_2} + \overline{K_2} \cdot Q_2 = \overline{Q_2} \quad (\text{điều kiện: } \downarrow Q_1)$$

## 4.4.1.2. Phân tích bộ đếm (8) – Ví dụ 3:

B4:

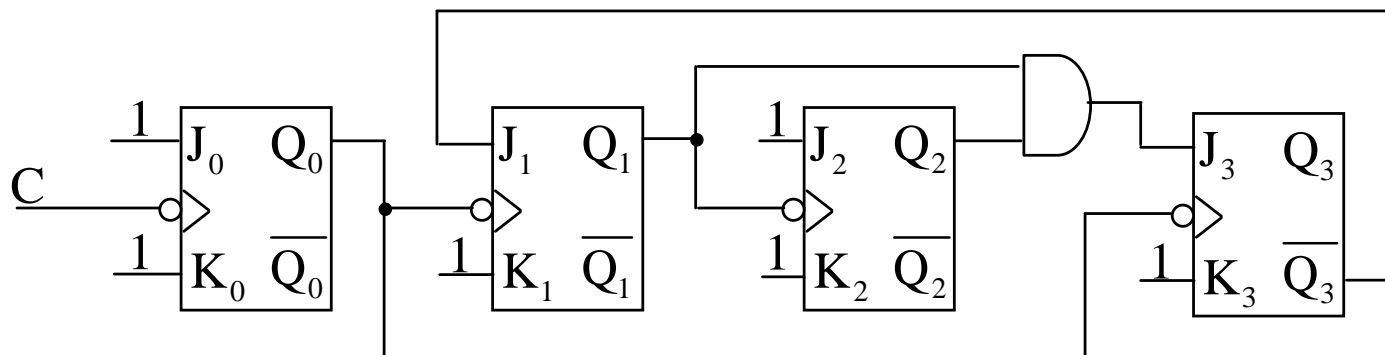
C	$Q_2$	$Q_1$	$Q_0$	$Q_2^k$	$Q_1^k$	$Q_0^k$	Điều kiện định thời
1	0	0	0	0	0	1	không có $\downarrow Q_0, \downarrow Q_1$
2	0	0	1	0	1	0	có $\downarrow Q_0$
3	0	1	0	0	1	1	không có $\downarrow Q_0, \downarrow Q_1$
4	0	1	1	1	0	0	có $\downarrow Q_0, \downarrow Q_1$
5	1	0	0	1	0	1	không có $\downarrow Q_0, \downarrow Q_1$
6	1	0	1	1	1	0	có $\downarrow Q_0$
7	1	1	0	1	1	1	không có $\downarrow Q_0, \downarrow Q_1$
8	1	1	1	0	0	0	có $\downarrow Q_0, \downarrow Q_1$

NX: Bộ đếm không đồng bộ có mạch điện đơn giản hơn bộ đếm đồng bộ, nhưng tốc độ làm việc thấp hơn (nghĩa là tần số làm việc nhỏ hơn)

Đặc điểm: - Chỉ dùng trigơ T hoặc JK ( $T=1$  hoặc  $J=K=1$ )

- Lỗi ra của trigơ tầng trước là lỗi vào C của trigơ tầng sau
- Tín hiệu vào đếm được đưa tới lỗi vào C của tầng thấp nhất (LSB)

## 4.4.1.2. Phân tích bộ đếm (9) – Ví dụ 4:



$$B1: C_0 = \downarrow C, C_1 = \downarrow Q_0, C_2 = \downarrow Q_1, C_3 = \downarrow Q_0$$

$$B2: J_0 = K_0 = 1 \quad J_1 = \overline{Q_3}, K_1 = 1$$

$$J_2 = K_2 = 1 \quad J_3 = Q_2 \cdot Q_1, K_3 = 1$$

$$B3: Q_0^k = J_0 \cdot \overline{Q_0} + \overline{K_0} \cdot Q_0 = \overline{Q_0} \quad (\downarrow C)$$

$$Q_1^k = J_1 \cdot \overline{Q_1} + \overline{K_1} \cdot Q_1 = \overline{Q_3} \cdot \overline{Q_1} \quad (\downarrow Q_0)$$

$$Q_2^k = J_2 \cdot \overline{Q_2} + \overline{K_2} \cdot Q_2 = \overline{Q_2} \quad (\downarrow Q_1)$$

$$Q_3^k = J_3 \cdot \overline{Q_3} + \overline{K_3} \cdot Q_3 = \overline{Q_3} \cdot Q_2 \cdot Q_1 \quad (\downarrow Q_0)$$

## 4.4.1.2. Phân tích bộ đếm (10) – Ví dụ 4:

B4:

C	$Q_3$	$Q_2$	$Q_1$	$Q_0$	$Q_3^k$	$Q_2^k$	$Q_1^k$	$Q_0^k$	Điều kiện định thời
1	0	0	0	0	0	0	0	1	$\downarrow C$
2	0	0	0	1	0	0	1	0	$\downarrow C, \downarrow Q_0$
3	0	0	1	0	0	0	1	1	$\downarrow C$
4	0	0	1	1	0	1	0	0	$\downarrow C, \downarrow Q_0, \downarrow Q_1$
5	0	1	0	0	0	1	0	1	$\downarrow C$
6	0	1	0	1	0	1	1	0	$\downarrow C, \downarrow Q_0$
7	0	1	1	0	0	1	1	1	$\downarrow C$
8	0	1	1	1	1	0	0	0	$\downarrow C, \downarrow Q_0, \downarrow Q_1$
9	1	0	0	0	1	0	0	1	$\downarrow C$
10	1	0	0	1	0	0	0	0	$\downarrow C, \downarrow Q_0$
11	1	0	1	0	1	0	1	1	$\downarrow C$
12	1	0	1	1	0	1	0	0	$\downarrow C, \downarrow Q_0$
13	1	1	0	0	1	1	0	1	$\downarrow C$
14	1	1	0	1	0	1	0	0	$\downarrow C, \downarrow Q_0$
15	1	1	1	0	1	1	1	1	$\downarrow C$
16	1	1	1	1	0	0	0	0	$\downarrow C, \downarrow Q_0, \downarrow Q_1$

$$B3: Q_0^k = \overline{Q_0} \quad (\downarrow C)$$

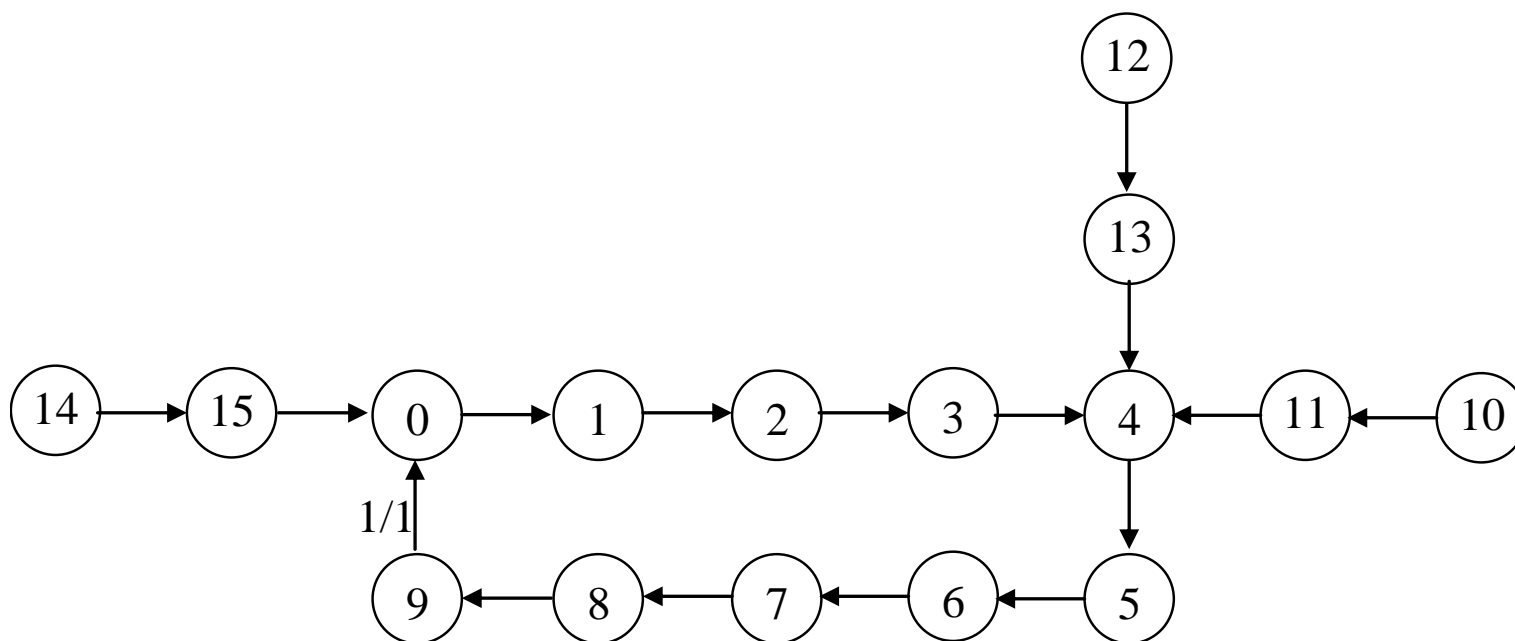
$$Q_1^k = \overline{Q_3} \cdot \overline{Q_1} \quad (\downarrow Q_0)$$

$$Q_2^k = \overline{Q_2} \quad (\downarrow Q_1)$$

$$Q_3^k = \overline{Q_3} \cdot Q_2 \cdot Q_1 \quad (\downarrow Q_0)$$

### 4.4.1.2. Phân tích bộ đếm (11) – Ví dụ 4:

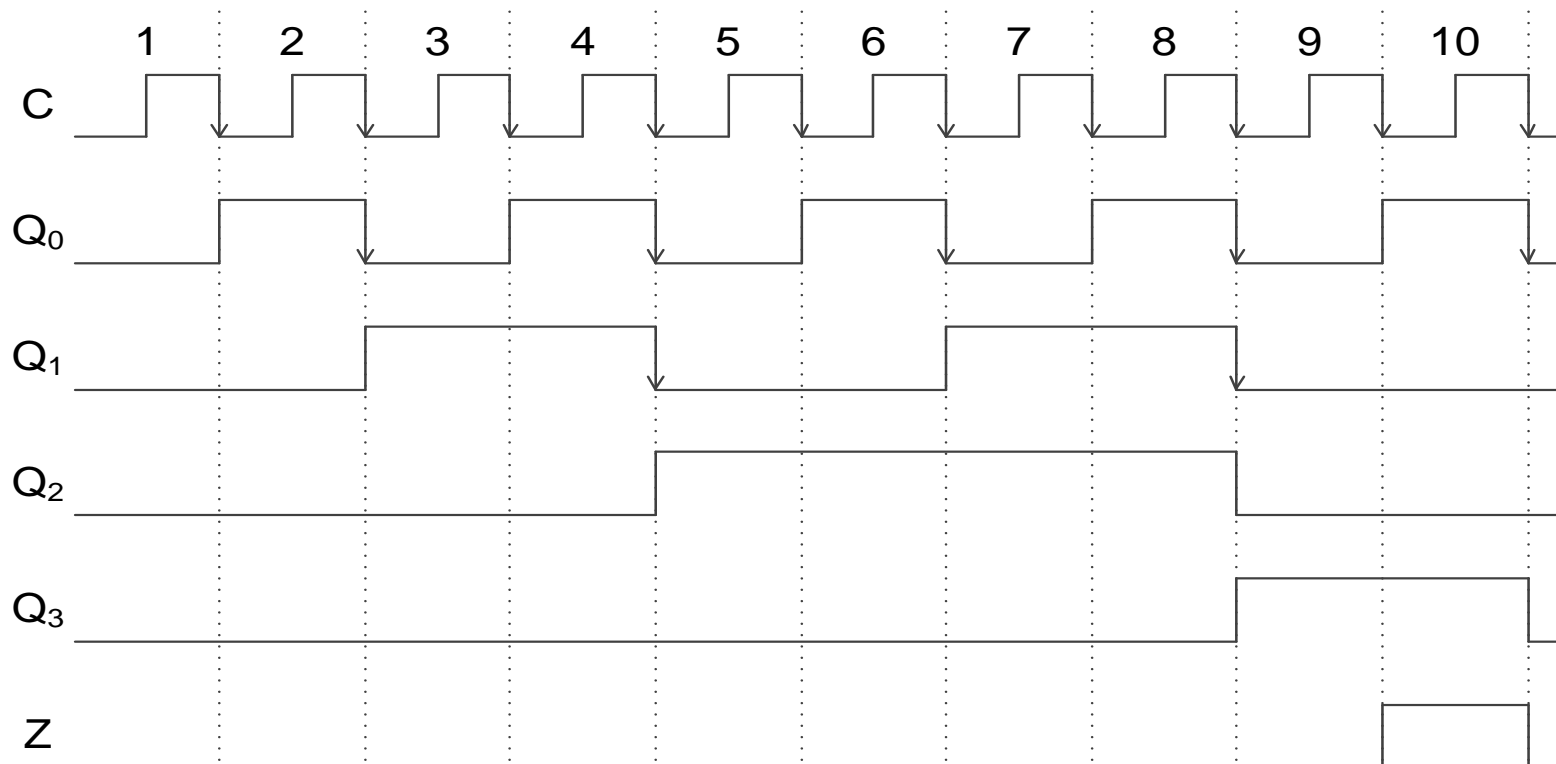
B5: Đồ hình trạng thái:





### 4.4.1.2. Phân tích bộ đếm (12) – Ví dụ 4:

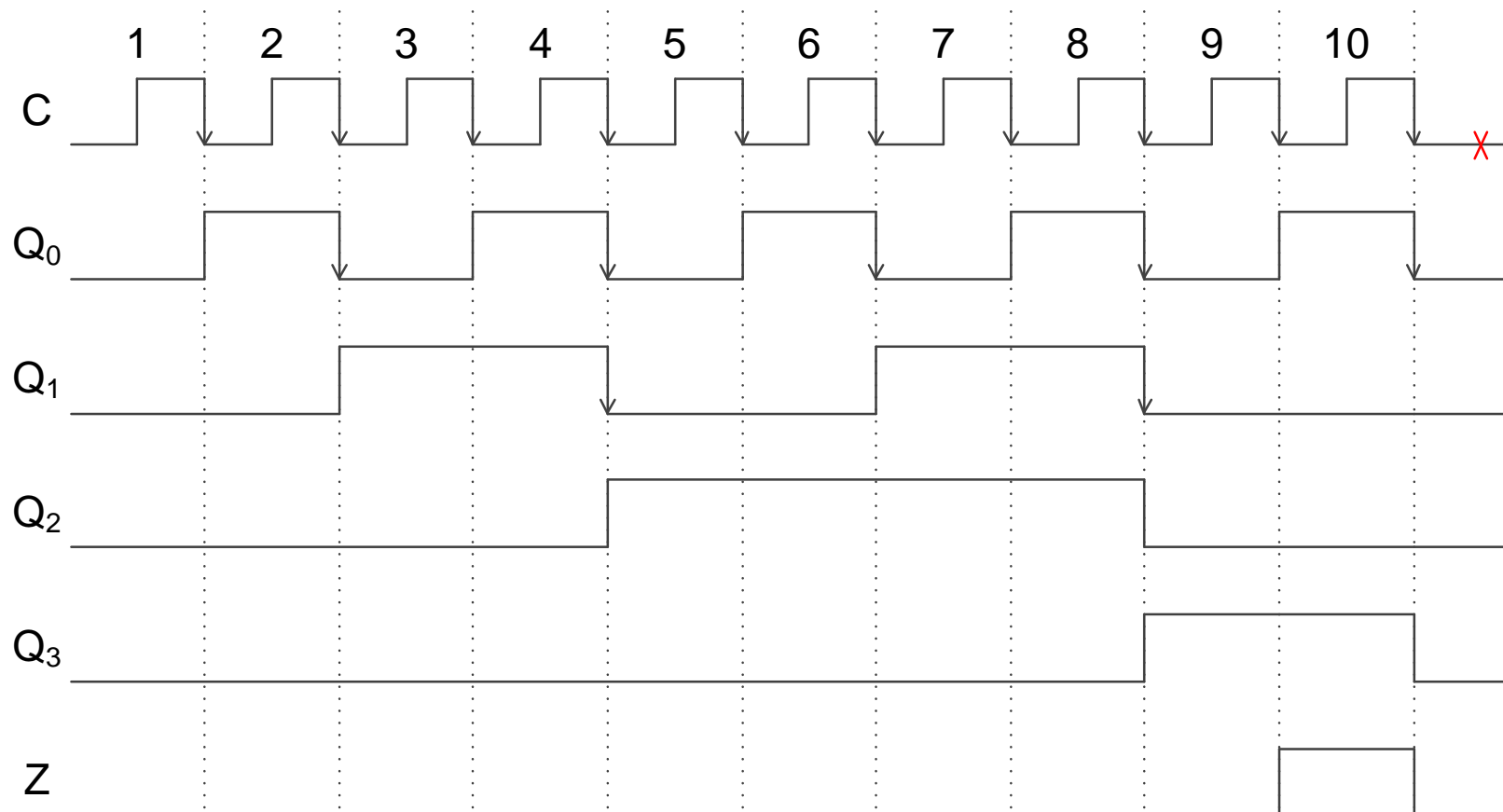
B6: Giải đồ xung:



NX: Bộ đếm mod 10, thuận, không đồng bộ, sử dụng tri gơ JK, có khả năng tự khởi động sau tối đa 02 chu kỳ clock.

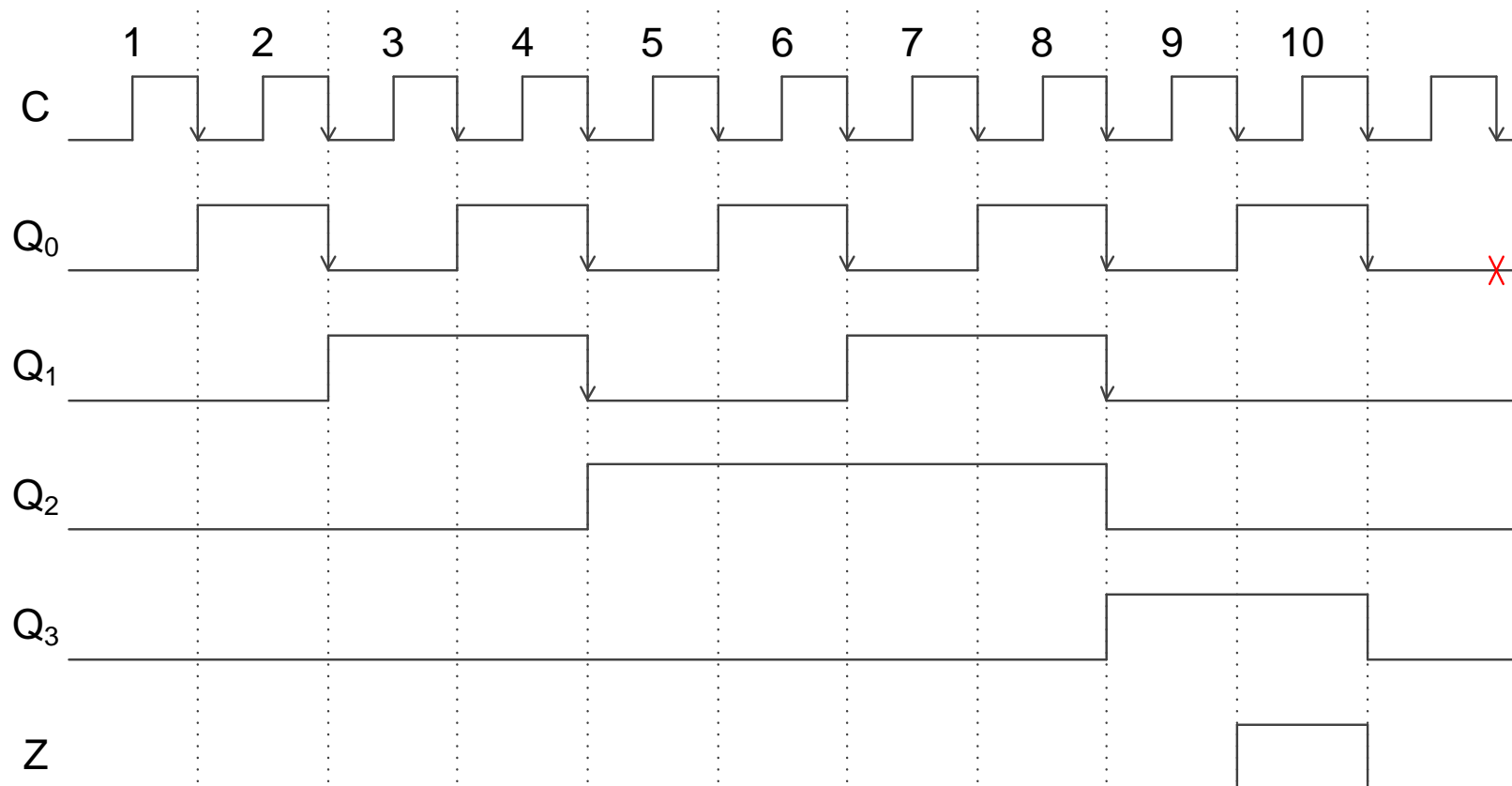
### 4.4.1.2. Phân tích bộ đếm (12) – Ví dụ 4:

B6: Giải đồ xung: **Vẽ sai (1)**



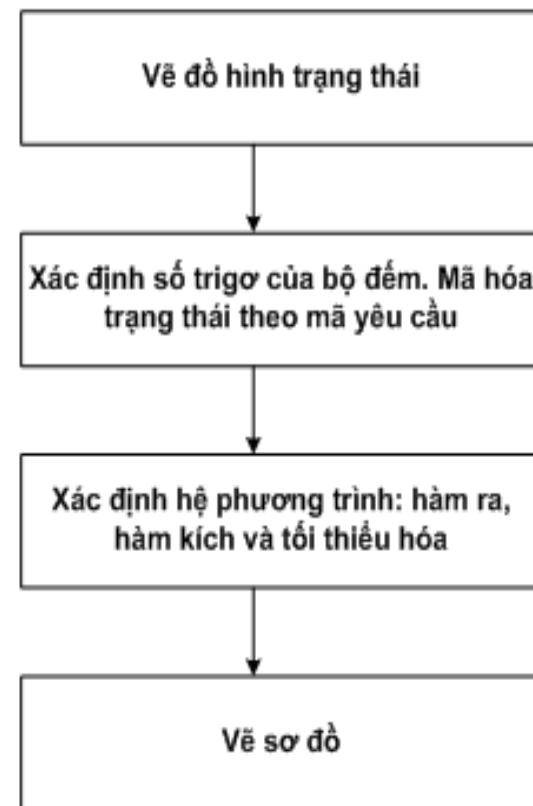
### 4.4.1.2. Phân tích bộ đếm (12) – Ví dụ 4:

B6: Giải đồ xung: **Vẽ sai (2)**



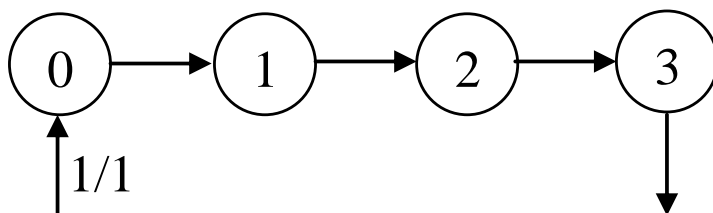
## 4.4.1.3. Thiết kế bộ đếm (1) – Bộ đếm đồng bộ

- B1: Phân tích bài toán để xây dựng đồ hình trạng thái.
- B2: Xác định số lượng và loại trigơ sử dụng, thực hiện mã hoá trạng thái.
- B3: - Xác định hệ phương trình:  
phương trình định thời  
phương trình hàm ra  
phương trình hàm kích (từ phương trình đặc trưng hoặc từ bảng hàm kích)  
- Kiểm tra khả năng tự khởi động (nếu cần).
- B4: Vẽ mạch điện thực hiện.



### 4.4.1.3. Thiết kế bộ đếm (2) – Ví dụ 1: $M_d = 4$ , đồng bộ

B1:  $M_d = 4$ : có đồ hình trạng thái:

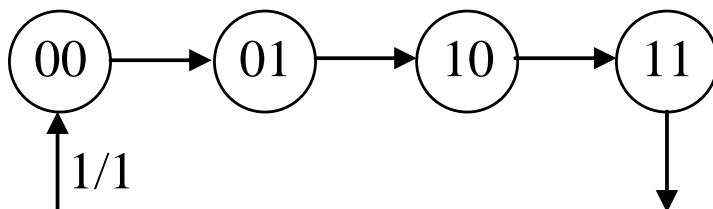


B3: - Phương trình hàm ra:

Z	Q <sub>1</sub> \ Q <sub>0</sub>	0	1
	0	0	0
	1	0	1

B2:  $M_d = 4$ : cần dùng 2 trigơ, sử dụng loại JK.

Mã hoá trạng thái:



$$Z = Q_1 \cdot Q_0$$

## 4.4.1.3. Thiết kế bộ đếm (3) – Ví dụ 1: $Md = 4$ , đồng bộ

$Q_1 \backslash Q_0$	0	1
0	01	10
1	11	00

$Q_1^k \backslash Q_0$	0	1
0	0	1
1	1	0

$Q_0^k \backslash Q_1$	0	1
0	1	0
1	1	0

- Bảng chuyển đổi trạng thái:

$$\Rightarrow Q_1^k = Q_0 \cdot \overline{Q_1} + \overline{Q_0} \cdot Q_1$$

$$\Rightarrow Q_0^k = \overline{Q_0}$$

### 4.4.1.3. Thiết kế bộ đếm (4) – Ví dụ 1: $Md = 4$ , đồng bộ

B4: Tìm phương trình hàm kích:

Cách 1: Tìm phương trình hàm kích từ phương trình đặc trưng:

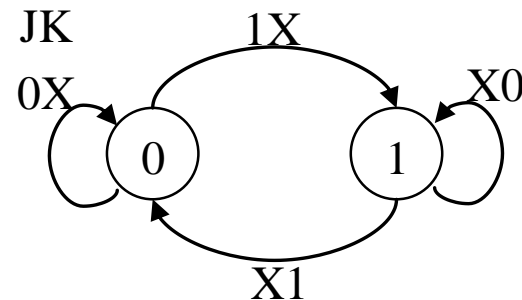
$$\begin{aligned} Q_0^k &= \overline{Q_0} = 1 \cdot \overline{Q_0} + 0 \cdot Q_0 \\ &= J_0 \cdot \overline{Q_0} + \overline{K_0} \cdot Q_0 \end{aligned} \Rightarrow J_0 = K_0 = 1$$

$$\begin{aligned} Q_1^k &= Q_0 \cdot \overline{Q_1} + \overline{Q_0} \cdot Q_1 \\ &= J_1 \cdot \overline{Q_1} + \overline{K_1} \cdot Q_1 \end{aligned} \Rightarrow J_1 = K_1 = Q_0$$

### 4.4.1.3. Thiết kế bộ đếm (5) – Ví dụ 1: $Md = 4$ , đồng bộ

Cách 2: Tìm phương trình hàm kích từ từ bảng hàm kích:

$Q_1$	$Q_0$	$Q_1^k$	$Q_0^k$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	1	0	X	1	X
0	1	1	0	1	X	X	1
1	0	1	1	X	0	1	X
1	1	0	0	X	1	X	1



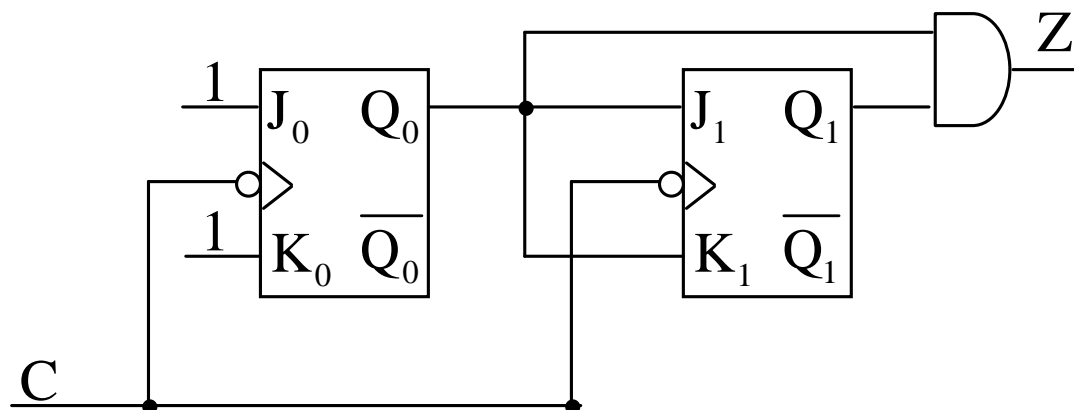
- Lập bảng Karnaugh của J,K:

$$\Rightarrow \begin{cases} J_1 = K_1 = Q_0 \\ J_0 = K_0 = 1 \end{cases}$$



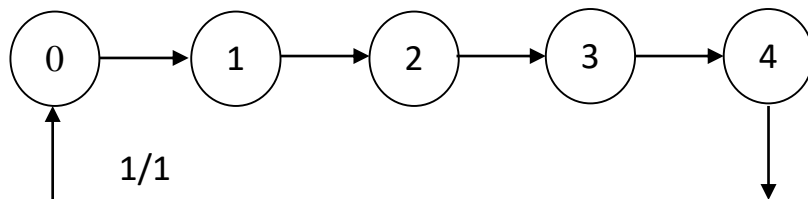
### 4.4.1.3. Thiết kế bộ đếm (6) – Ví dụ 1: $Md = 4$ , đồng bộ

B6: Vẽ mạch điện:

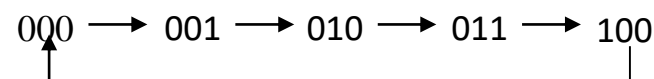


## 4.4.1.3. Thiết kế bộ đếm (7) – Ví dụ 2: $Md = 5$ , đồng bộ

B1: Đồ hình trạng thái:



B2: Mã hóa trạng thái:



B3: Tìm hệ phương trình:

$Q_2$	$Q_1$	$Q_0$	$Q_2^k$	$Q_1^k$	$Q_0^k$	$J_2$	$K_2$	$J_1$	$K_1$	$J_0$	$K_0$
0	0	0	0	0	1	0	X	0	X	1	X
0	0	1	0	1	0	0	X	1	X	X	1
0	1	0	0	1	1	0	X	X	0	1	X
0	1	1	1	0	0	1	X	X	1	X	1
1	0	0	0	0	0	X	1	0	X	0	X

## 4.4.1.3. Thiết kế bộ đếm (8) – Ví dụ 2: $Md = 5$ , đồng bộ

Lập bảng Karnaugh của J,K, từ đó viết các phương trình chuyển đổi trạng thái:

$$\begin{cases} J_0 = \overline{Q_2} \\ K_0 = 1 \end{cases}, \begin{cases} J_1 = Q_0 \\ K_1 = Q_0 \end{cases}, \begin{cases} J_2 = Q_1 \cdot Q_0 \\ K_2 = 1 \end{cases}$$

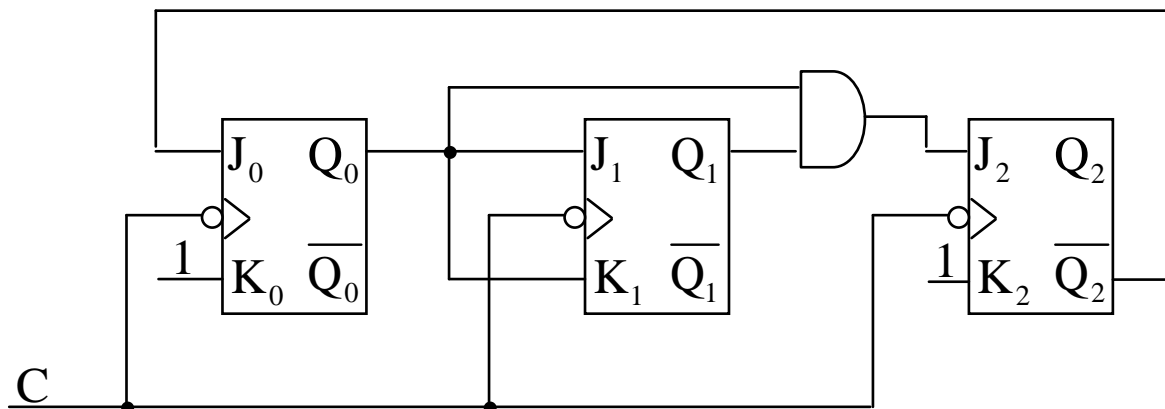
$$\begin{aligned} Q_0^k &= \overline{Q_2} \cdot \overline{Q_0} \\ Q_1^k &= Q_0 \cdot \overline{Q_1} + \overline{Q_0} \cdot Q_1 = Q_1 \oplus Q_0 \\ Q_2^k &= \overline{Q_2} \cdot Q_1 \cdot Q_0 \end{aligned}$$

Kiểm tra khả năng tự khởi động:

$Q_2$	$Q_1$	$Q_0$	$Q_2^k$	$Q_1^k$	$Q_0^k$
1	0	1	0	1	0
1	1	0	0	1	0
1	1	1	0	0	0

### 4.4.1.3. Thiết kế bộ đếm (9) – Ví dụ 2: $Md = 5$ , đồng bộ

B6: Vẽ mạch điện:



## 4.4.1.3. Thiết kế bộ đếm (10) – Bộ đếm không đồng bộ

B1: Phân tích bài toán để xây dựng đồ hình trạng thái.

B2: Xác định số lượng và loại trigơ sử dụng, thực hiện mã hoá trạng thái.

B3: Tìm hệ phương trình:

- Vẽ giản đồ xung để tìm phương trình định thời.
- Xác định phương trình hàm ra.
- Xác định phương trình hàm kích:

Cách 1: Tìm phương trình hàm kích từ pt chuyển đổi trạng thái:

- + Lập bảng chuyển đổi trạng thái
- + Nếu đúng sườn xung nhịp,  $Q^k$  có giá trị như trong bảng chuyển đổi trạng thái
- + Nếu không đúng sườn xung nhịp, giá trị  $Q^k$  là tùy chọn (x)
- + Chú ý đưa  $Q^k$  về dạng phương trình đặc trưng để tìm các đầu vào kích.

## 4.4.1.3. Thiết kế bộ đếm (11) – Bộ đếm không đồng bộ

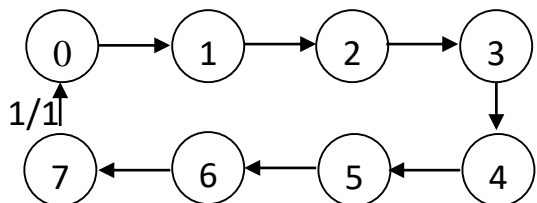
Cách 2: Tìm phương trình hàm kích từ bảng hàm kích:

- + Lập bảng hàm kích
- + Nếu đúng sườn xung nhịp, các đầu vào kích có giá trị như trong bảng hàm kích.
- + Nếu không đúng sườn xung nhịp, giá trị các đầu vào kích là tùy chọn.
- Kiểm tra khả năng tự khởi động (nếu cần).

B4: Vẽ mạch điện thực hiện.

### 4.4.1.3. Thiết kế bộ đếm (12) – VD1: $Md=8$ , không đồng bộ

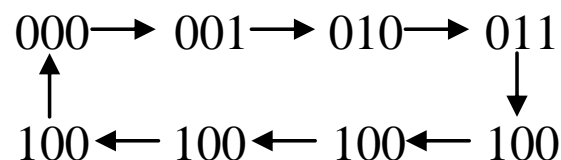
B1: Đồ hình trạng thái:



B2: Mã hóa trạng thái:

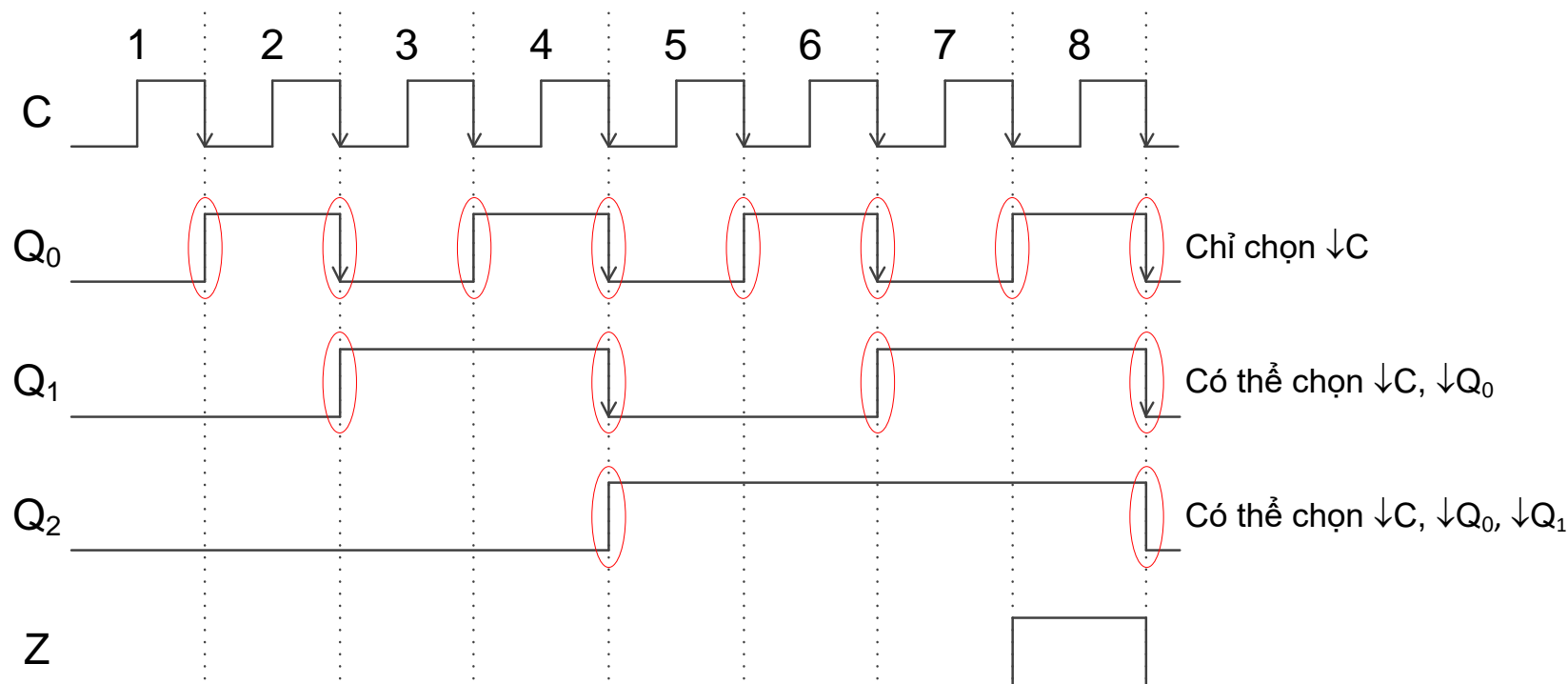
Sử dụng 3 trigơ, loại JK, kích khởi sườn âm.

Mã hoá trạng thái:



### 4.4.1.3. Thiết kế bộ đếm (13) – VD1: $Md=8$ , không đồng bộ

B3: Vẽ giản đồ xung: (dựa vào đồ thị mã hoá trạng thái)

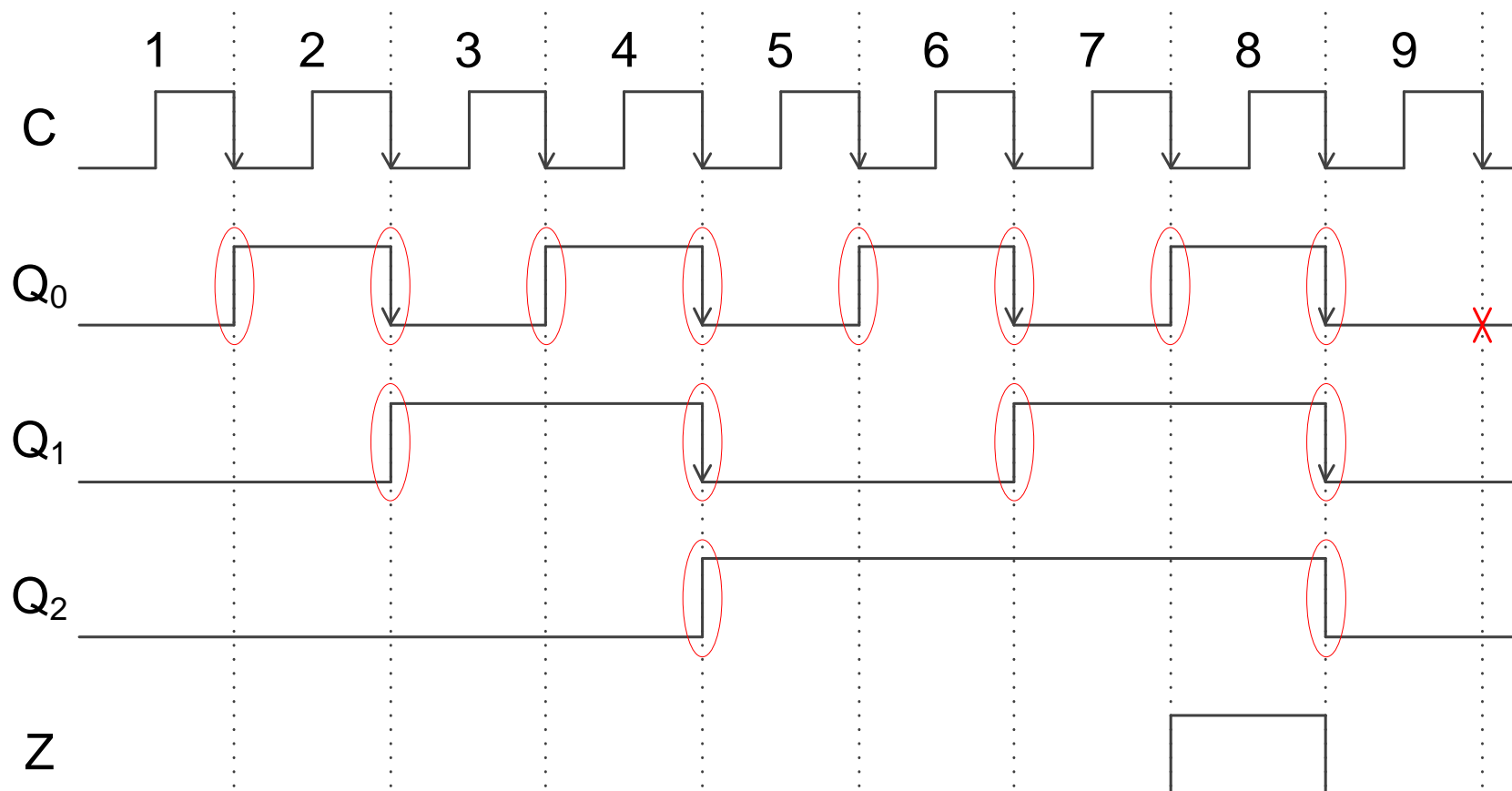


Từ giản đồ xung, chọn:  $C_0 = \downarrow C$ ,  $C_1 = \downarrow Q_0$ ,  $C_2 = \downarrow Q_1$



### 4.4.1.3. Thiết kế bộ đếm (13) – VD1: $Md=8$ , không đồng bộ

B3: Vẽ giản đồ xung: *(Vẽ sai)*



### 4.4.1.3. Thiết kế bộ đếm (14) – VD1: $Md=8$ , không đồng bộ

Lập bảng chuyển đổi trạng thái, viết phương trình chuyển đổi trạng thái:

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	001	010	100	011
1	101	110	000	111

$Q_2^k \backslash Q_1^k Q_0^k$	00	01	11	10
0	1	0	0	1
1	1	0	0	1

$Q_2^k \backslash Q_1^k Q_0^k$	00	01	11	10
0	X	1	0	X
1	X	1	0	X

$Q_2^k \backslash Q_1^k Q_0^k$	00	01	11	10
0	X	X	1	X
1	X	X	0	X

Rút gọn bằng bảng Karnaugh, ta có:

$$Q_0^k = \overline{Q_0} \quad , \quad Q_1^k = \overline{Q_1} \quad , \quad Q_2^k = \overline{Q_2}$$

### 4.4.1.3. Thiết kế bộ đếm (15) – VD1: $Md=8$ , không đồng bộ

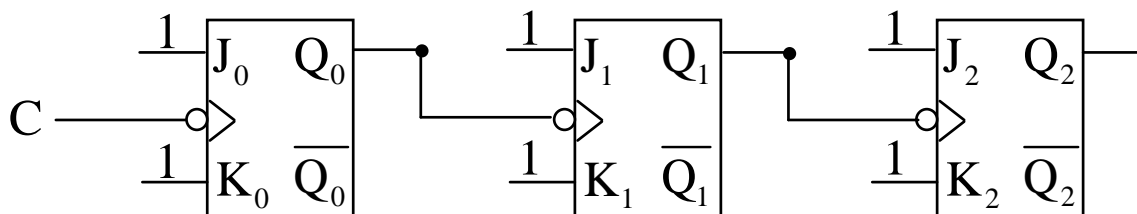
Phương trình hàm kích: (tìm pt hàm kích từ pt chuyển đổi trạng thái)

$$Q_0^k = \overline{Q_0} = 1.\overline{Q_0} + 0.Q_0 \Rightarrow J_0 = K_0 = 1$$

$$Q_1^k = \overline{Q_1} = 1.\overline{Q_1} + 0.Q_1 \Rightarrow J_1 = K_1 = 1$$

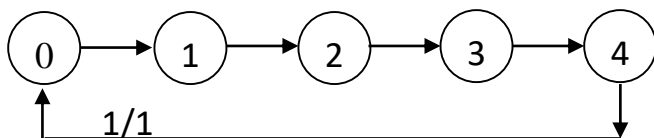
$$Q_2^k = \overline{Q_2} = 1.\overline{Q_2} + 0.Q_2 \Rightarrow J_2 = K_2 = 1$$

B4: Vẽ mạch điện:

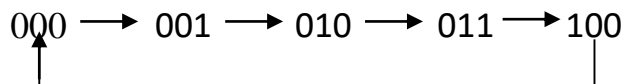


## 4.4.1.3. Thiết kế bộ đếm (16) – VD2: $Md=5$ , không đồng bộ

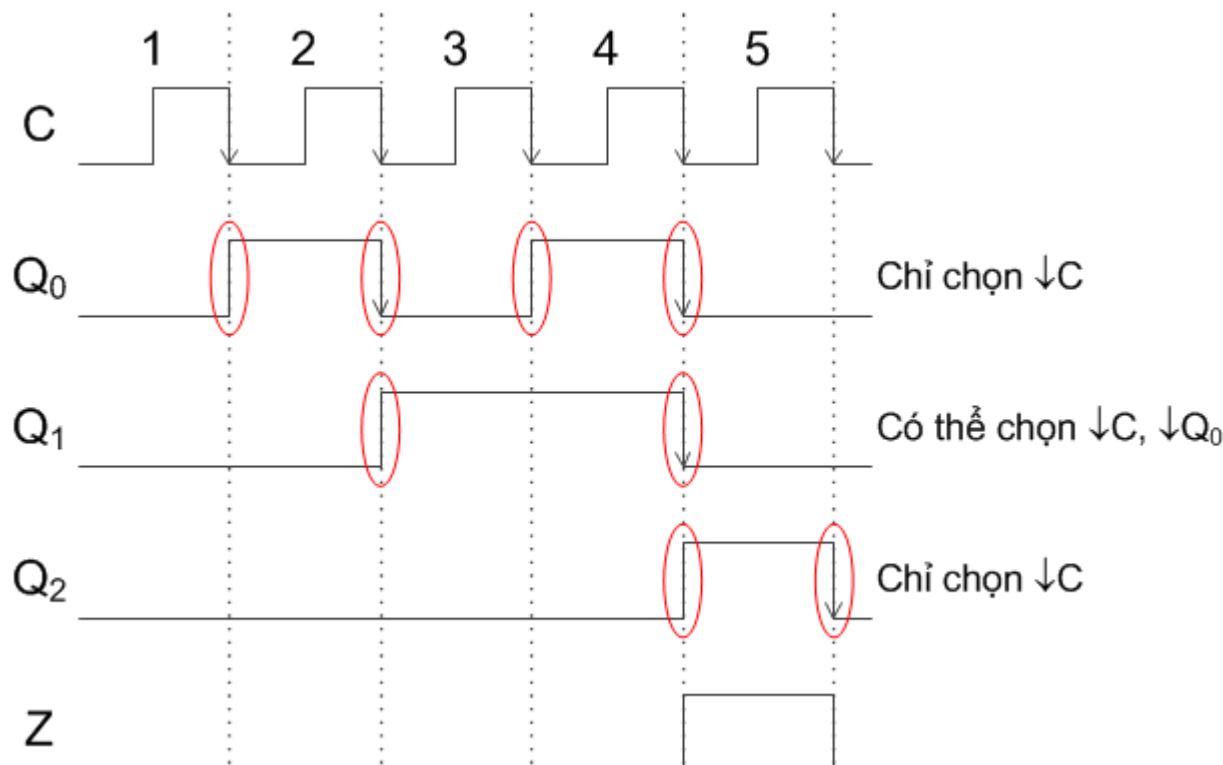
B1: Đồ hình trạng thái:



B2: Mã hóa trạng thái:



B3: - Giảm đồ xung:



### 4.4.1.3. Thiết kế bộ đếm (17) – VD2: $Md=5$ , không đồng bộ

Lập bảng chuyển đổi trạng thái, viết phương trình chuyển đổi trạng thái:

$Q_2 \backslash Q_1 Q_0$	00	01	11	10
0	001	010	100	011
1	000	X	X	X

$Q_0^k \backslash Q_1 Q_0$	00	01	11	10
0	1	0	0	1
1	0	X	X	X

$Q_1^k \backslash Q_1 Q_0$	00	01	11	10
0	X	1	0	X
1	X	X	X	X

$Q_2^k \backslash Q_1 Q_0$	00	01	11	10
0	0	0	1	0
1	0	X	X	X

Rút gọn bằng bảng Karnaugh, ta có:

$$Q_0^k = \overline{Q_2} \cdot \overline{Q_0}, \quad Q_1^k = \overline{Q_1}, \quad Q_2^k = \overline{Q_2} \cdot Q_1 \cdot Q_0$$

## 4.4.1.3. Thiết kế bộ đếm (18) – VD2: $Md=5$ , không đồng bộ

Phương trình hàm kích (xác định từ phương trình chuyển đổi trạng thái):

$$Q_0^k = \overline{Q_2} \cdot \overline{Q_0} = \overline{Q_2} \cdot \overline{Q_0} + 0 \cdot Q_0 \Rightarrow J_0 = \overline{Q_2}, K_0 = 1$$

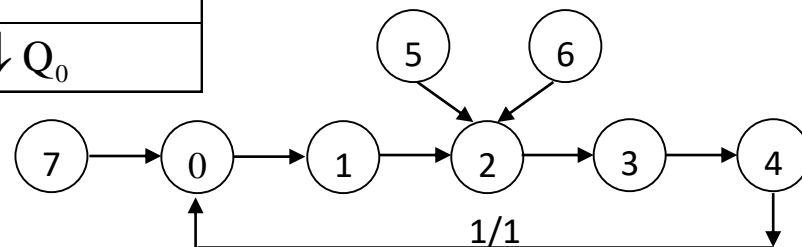
$$Q_1^k = \overline{Q_1} = 1 \cdot \overline{Q_1} + 0 \cdot Q_1 \Rightarrow J_1 = K_1 = 1$$

$$Q_2^k = \overline{Q_2} \cdot Q_1 \cdot Q_0 = Q_1 \cdot Q_0 \cdot \overline{Q_2} + 0 \cdot Q_2 \Rightarrow J_2 = Q_1 \cdot Q_0, K_2 = 1$$

Kiểm tra khả năng tự khởi động:

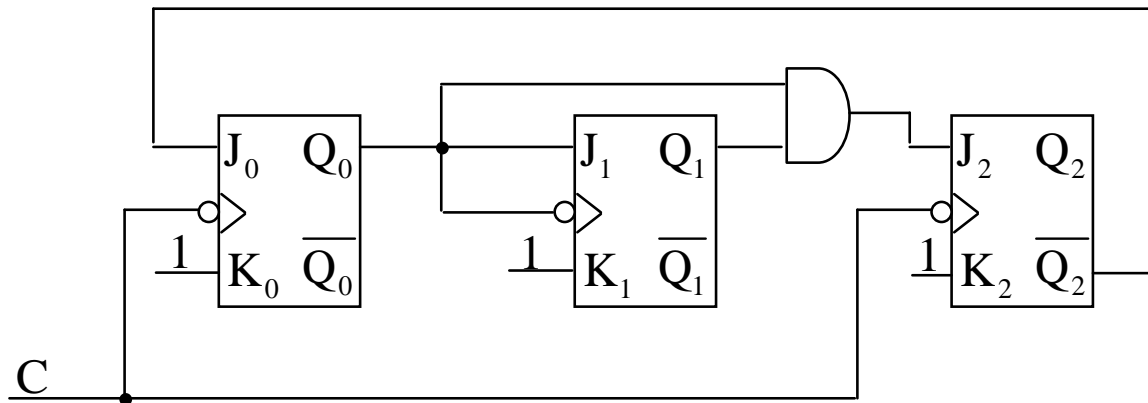
$Q_2$	$Q_1$	$Q_0$	$Q_2^k$	$Q_1^k$	$Q_0^k$	Định thời
1	0	1	0	1	0	$\downarrow C, \downarrow Q_0$
1	1	0	0	1	0	$\downarrow C$
1	1	1	0	0	0	$\downarrow C, \downarrow Q_0$

Bộ đếm có khả năng tự khởi động.



## 4.4.1.3. Thiết kế bộ đếm (19) – VD2: $M_d=5$ , không đồng bộ

B4: Vẽ mạch điện:



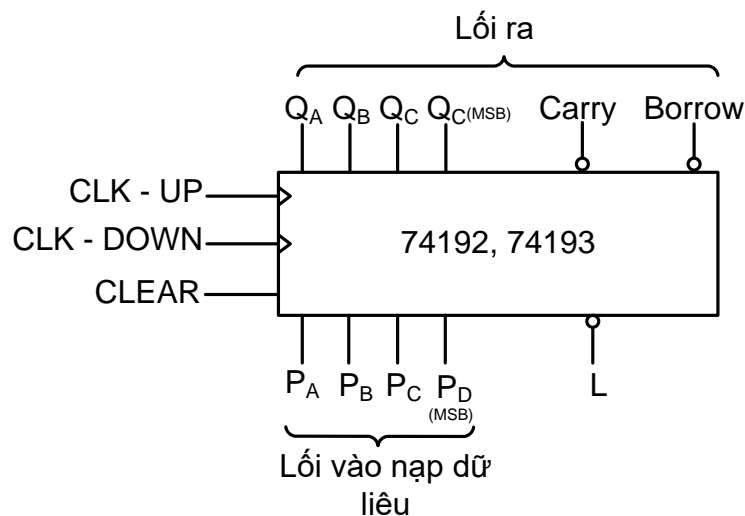
## 4.4.1.4. Giới thiệu một số IC đếm (1)

7492	Gồm 4 trigơ JK mắc thành hai bộ đếm không đồng bộ mod 2 và mod 6 độc lập.	
7493	Gồm 4 trigơ JK mắc thành hai bộ đếm không đồng bộ mod 2 và mod 8 độc lập.	
74190	Bộ đếm thuận nghịch (UP/DOWN) thập phân	Preset đồng bộ và không Clear
74191	Bộ đếm thuận nghịch (UP/DOWN) nhị phân 4 bit	Preset đồng bộ và không Clear
74192	Bộ đếm thuận nghịch (UP/DOWN) thập phân	Preset đồng bộ và Clear
74193	Bộ đếm thuận nghịch (UP/DOWN) nhị phân 4 bit	Preset đồng bộ và Clear
74390	Gồm hai khối giống hệt nhau, mỗi khối gồm 4 trigơ JK mắc thành hai bộ đếm không đồng bộ mod 2 và mod 5 độc lập	



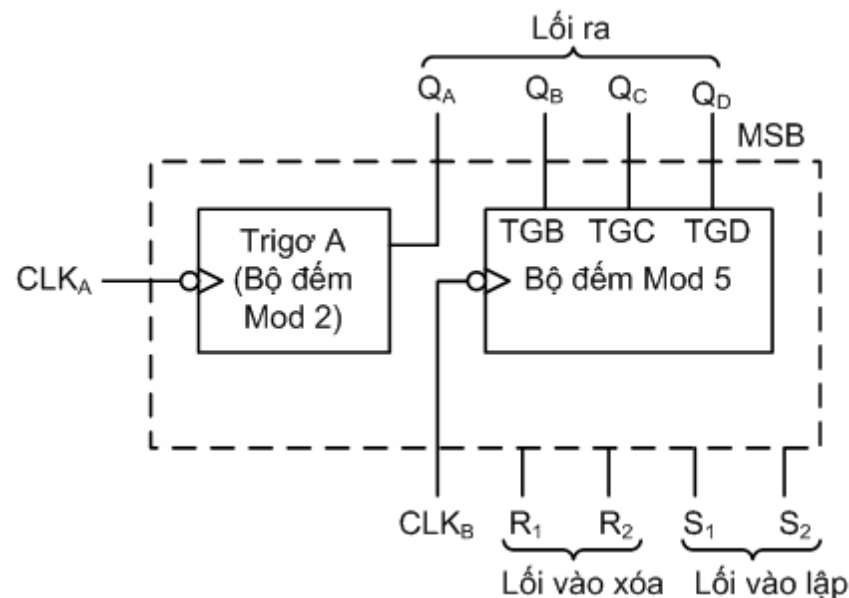
## 4.4.1.4. Giới thiệu một số IC đếm (2) – IC đếm 74192, 74193

- Trong các bộ đếm này, khi thực hiện đếm thuận thì xung Clock được nối với CLK-UP, còn chân CLK-DOWN được nối với logic 1; khi đếm nghịch thì ngược lại.
- Các chân CARRY (nhớ) và BORROW (mượn) có logic 1 và nó sẽ chuyển mức thấp khi tràn mức hoặc dưới mức.
- Chân LOAD = 0 có thể nạp dữ liệu vào bộ đếm.



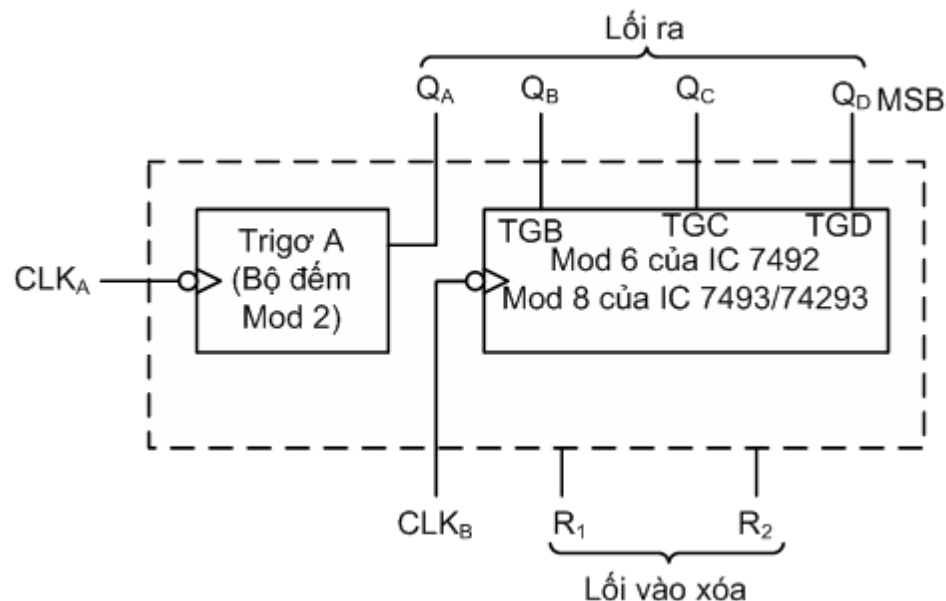
## 4.4.1.4. Giới thiệu một số IC đếm (3)– IC đếm 7490, 74390

- 7490 bao gồm 4 trigơ cung cấp bộ đếm gồm hai Mod đếm độc lập: Mod 2 và Mod 4.
- Trigơ A thực hiện đếm Mod 2, Trigơ B, C, D thực hiện đếm Mod 5.
- IC 74390 là bản kép (dual) của 7490



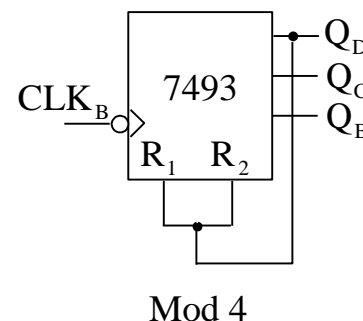
## 4.4.1.4. Giới thiệu một số IC đếm (3)– IC đếm 7492, 7493

- Bao gồm 4 trigơ cung cấp bộ đếm gồm hai Mod đếm: Mod 2 và Mod 6 (7492) hoặc mod 8 (7493).
- Trigơ A thực hiện đếm Mod 2, Trigơ B, C, D thực hiện đếm Mod 6 hoặc mod 8.
- Hoạt động của những bộ đếm này giống như IC 7490, chỉ khác là không có các lối vào lập và Mod 6 không đếm theo trình tự nhị phân.



### 4.4.1.5. Thiết kế bộ đếm bất kỳ dùng IC đếm

- Xây dựng mod đếm bất kỳ sử dụng phương pháp hồi tiếp đầu ra về đầu vào xóa:
  - Biểu diễn mod đếm M dưới dạng nhị phân
  - Xác định số bit '1' cần xóa về '0': bằng cách đưa đầu ra Q tương ứng hồi tiếp về chân Reset.
  - Nếu có nhiều hơn hai bit '1' cần xóa, sử dụng cổng AND hoặc NAND trước khi đưa về chân Reset.
- Ví dụ: Sử dụng IC 7493 thực hiện bộ đếm có  $M = 4$ .
  - $M = 4 = 100$  nên cần hồi tiếp QD về chân Reset.
  - Sơ đồ:



## 4.4. Mạch tuần tự thông dụng

4.4.1. Bộ đếm

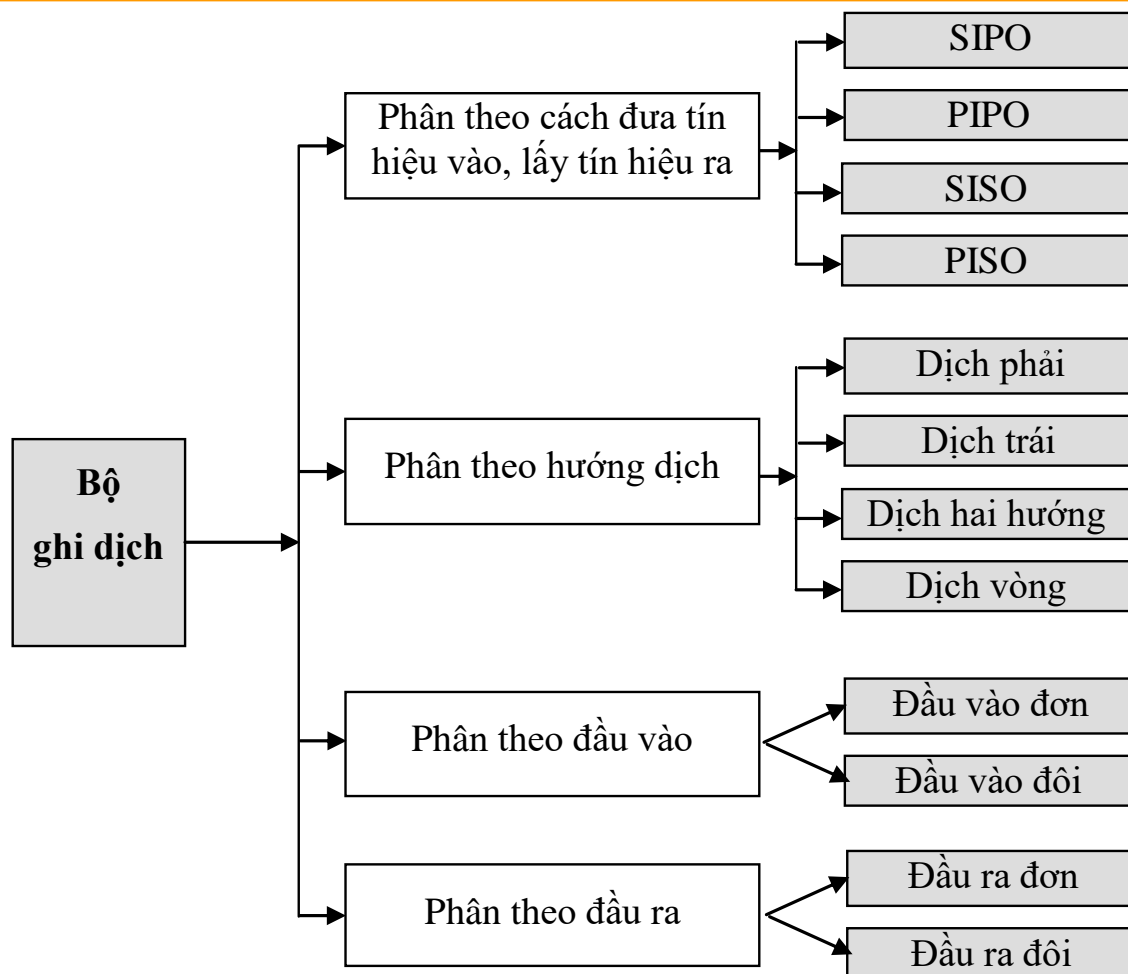
4.4.2. Bộ ghi dịch

4.4.3. Thanh chốt dữ liệu

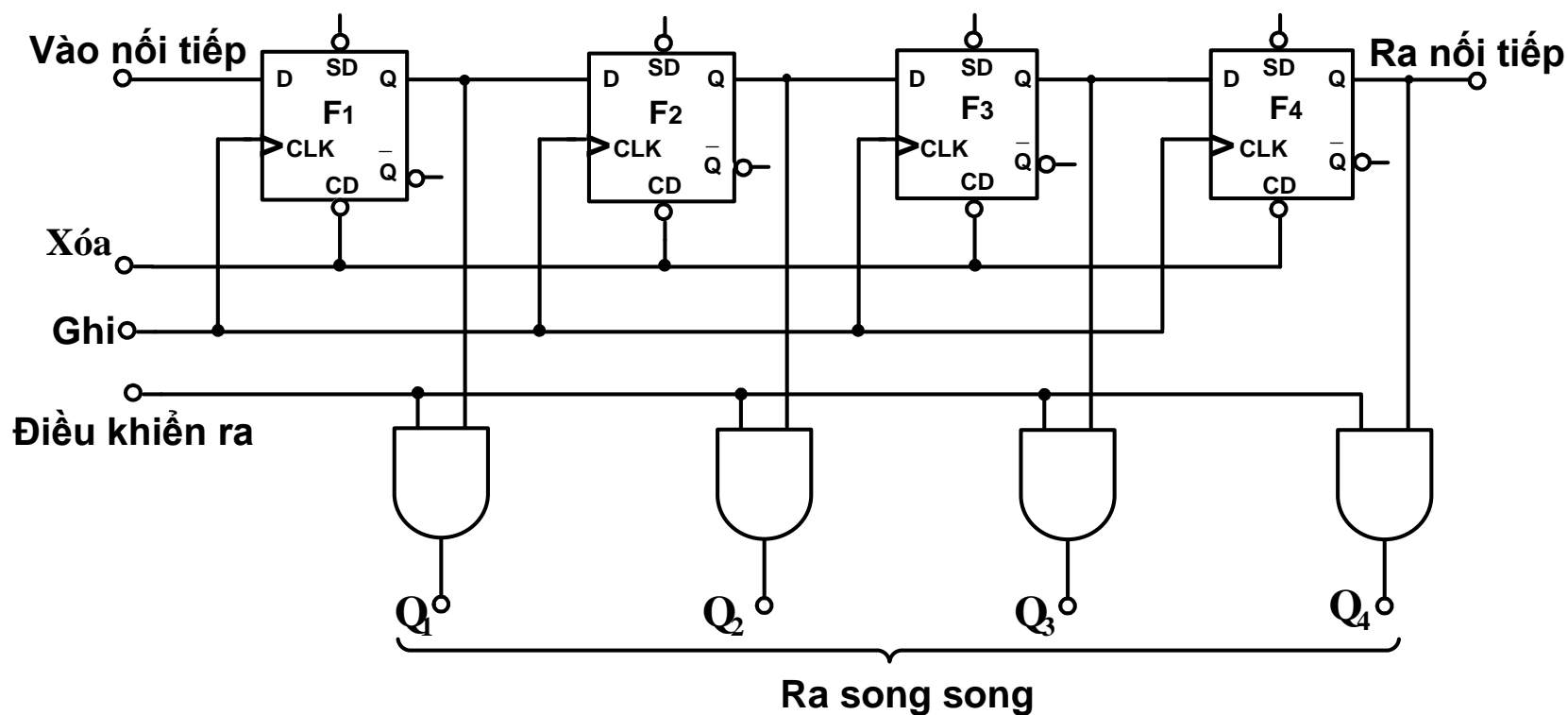
## 4.4.2.1. Định nghĩa và phân loại (1)

- Bộ ghi dịch (thanh ghi dịch) là phần tử không thể thiếu được trong CPU, trong các hệ vi xử lí.
- Nó có khả năng ghi (nhớ) số liệu và dịch thông tin (sang phải hoặc sang trái).
- Bộ ghi dịch được cấu tạo từ một dãy phần tử nhớ được mắc liên tiếp với nhau và một số các cổng logic cơ bản hỗ trợ.
- Muốn ghi và truyền một từ nhị phân  $n$  bit cần  $n$  phần tử nhớ ( $n$  trigơ). Trong các bộ ghi dịch thường dùng các trigơ đồng bộ như trigơ RS, T, JK, D.
- Thông thường người ta hay dùng trigơ D hoặc các trigơ khác nhưng mắc theo kiểu trigơ D để tạo thành các bộ ghi.
- Hoạt động dịch dữ liệu được thực hiện từng bit theo điều khiển của xung nhịp.

### 4.4.2.1. Định nghĩa và phân loại (2)



### 4.4.2.2. Bộ ghi dịch 4 bit (1) – Sơ đồ khối:





## 4.4.2.2. Bộ ghi dịch 4 bit (2)– Hoạt động:

\* Cách ghi dữ liệu vào:

- Số liệu:  $D_1, D_2, D_3, D_4$
- Dịch phải, nhập  $D_4$  trước.
- Sau 4 xung nhịp: ghi xong.

\* Cách lấy số liệu ra:

- Ra song song: Sau 4 xung nhịp:

$$Q_1 Q_2 Q_3 Q_4 = D_1 D_2 D_3 D_4$$

Đặt “Điều khiển ra” = 1.

- Ra nối tiếp: Lấy ra ở  $Q_4$ .

Sau 4 xung nhịp:  $D_4$  xuất hiện ở  $Q_4$

Cần 3 xung nữa để

$D_1 D_2 D_3$  được đưa ra  $Q_4$ .

CLK	$Q_1$	$Q_2$	$Q_3$	$Q_4$
0	0	0	0	0
1	$D_4$	0	0	0
2	$D_3$	$D_4$	0	0
3	$D_2$	$D_3$	$D_4$	0
4	$D_1$	$D_2$	$D_3$	$D_4$
5	0	$D_1$	$D_2$	$D_3$
6	0	0	$D_1$	$D_2$
7	0	0	0	$D_1$

## 4.4.2.3. Ứng dụng của bộ ghi dịch (1)

- **Bộ chuyển dữ liệu từ nối tiếp sang song song**

Dùng bộ ghi dịch SIPO.

- **Bộ chuyển dữ liệu từ song song sang nối tiếp**

Dùng bộ ghi dịch PISO.

- **Bộ đếm vòng**

- **Bộ đếm vòng xoắn**

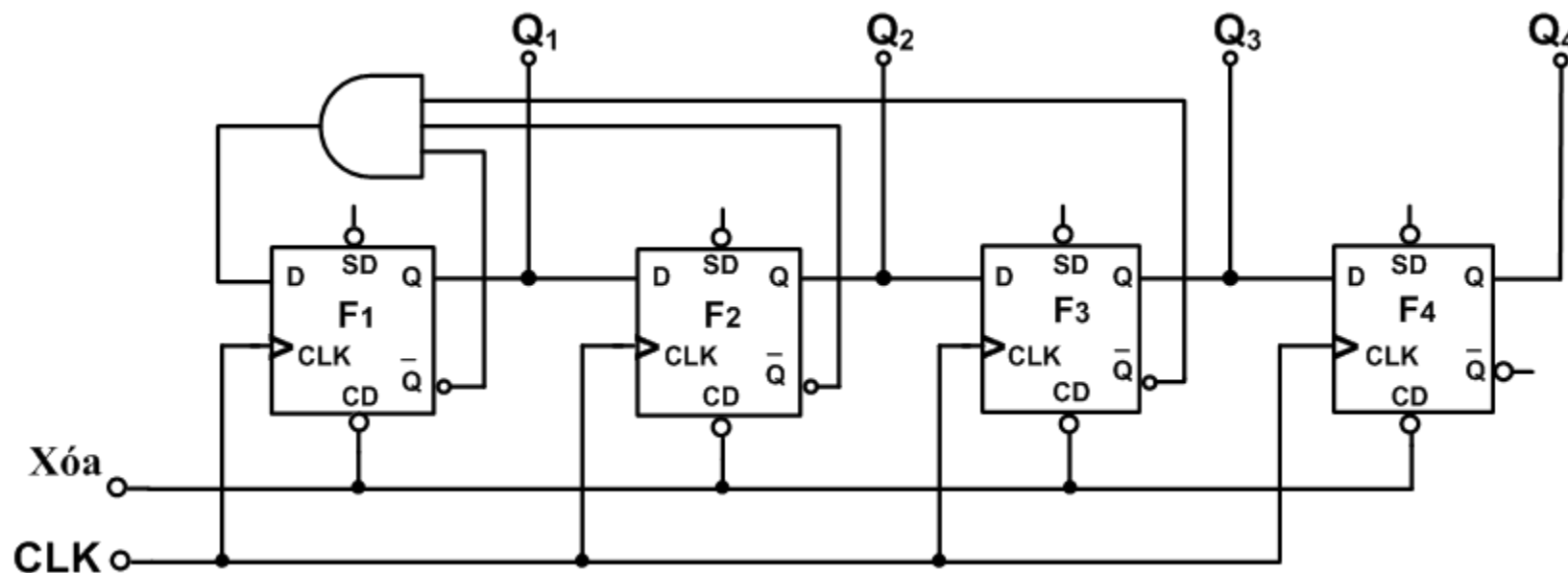
- **Bộ phát xung tuần tự**

Dùng làm bộ đếm, bộ phát xung giả ngẫu nhiên, ...

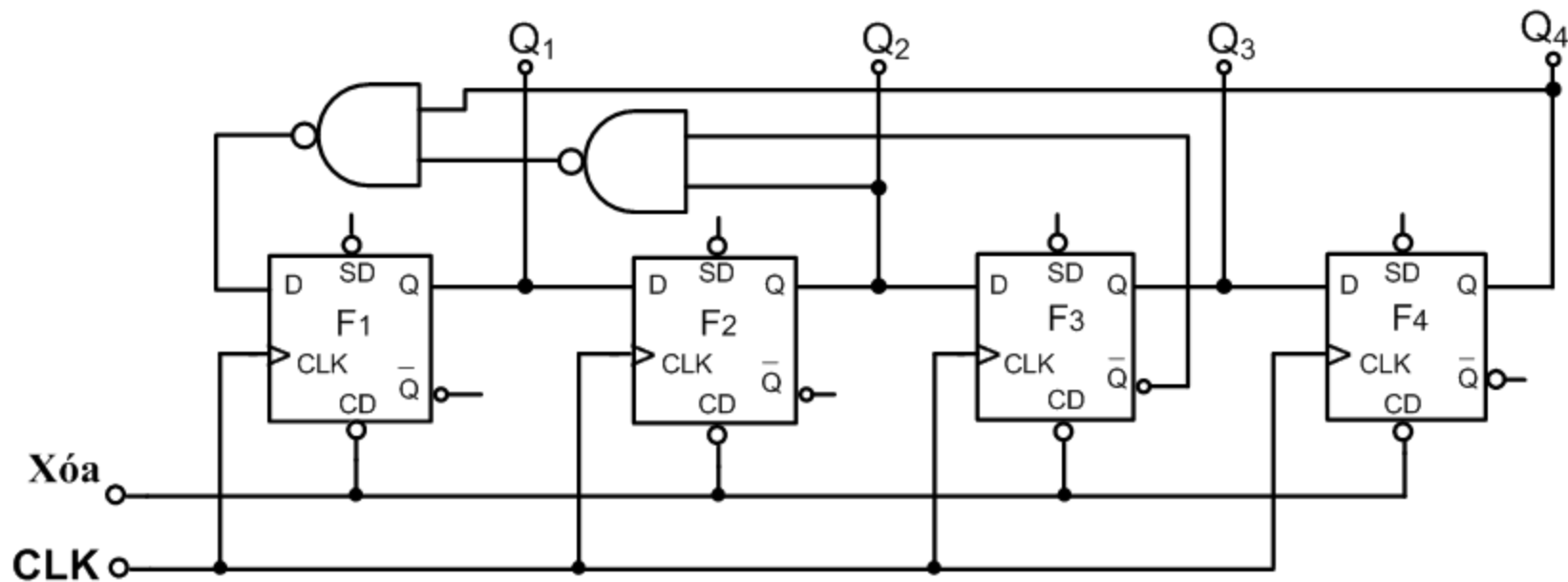
- **Thanh chốt dữ liệu (Latch)**

Sử dụng trong các mạch giao tiếp Bus dữ liệu, các bộ phân kênh, hợp kênh, và trong các mạch điều khiển...

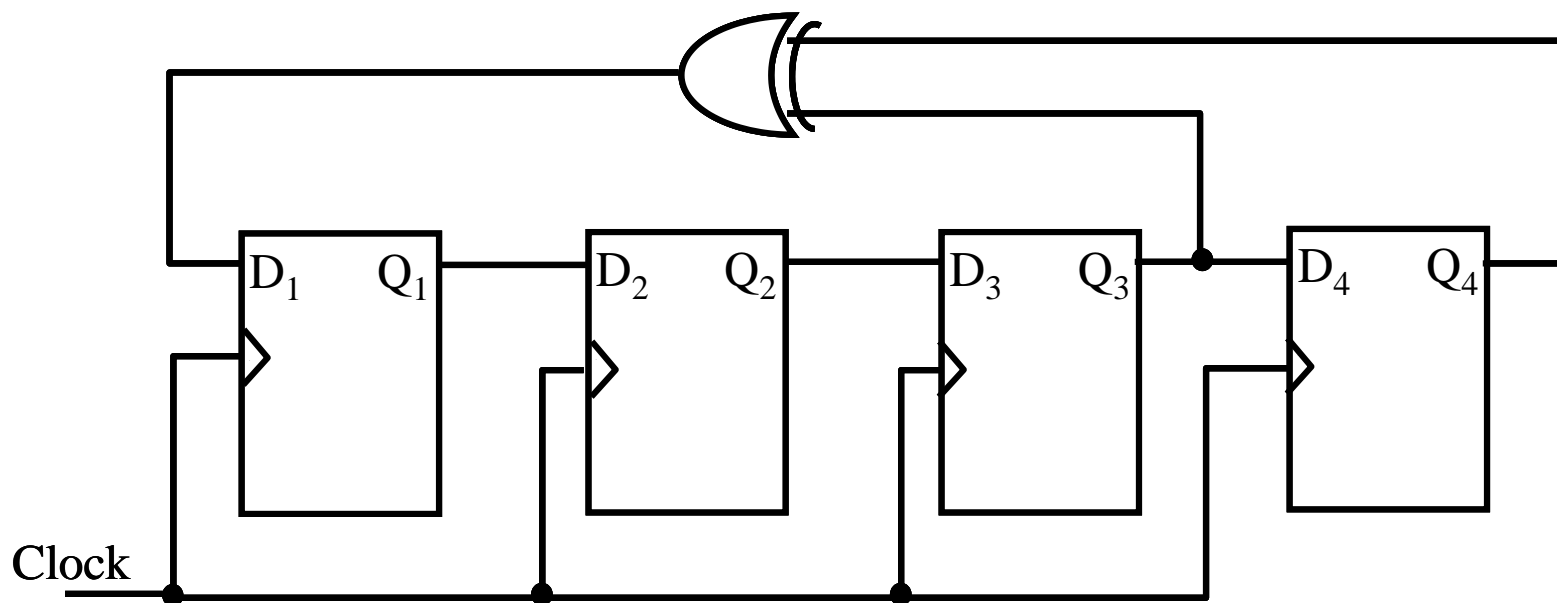
### 4.4.2.3. Ứng dụng của bộ ghi dịch (2) – Bộ đếm vòng 4 bit



#### 4.4.2.3. Ứng dụng của bộ ghi dịch (3) – Bộ đếm vòng xoắn 4 bit



## 4.4.2.3. Ứng dụng của bộ ghi dịch (4) – Bộ tạo tín hiệu giả ngẫu nhiên



## 4.4. Mạch tuần tự thông dụng

4.4.1. Bộ đếm

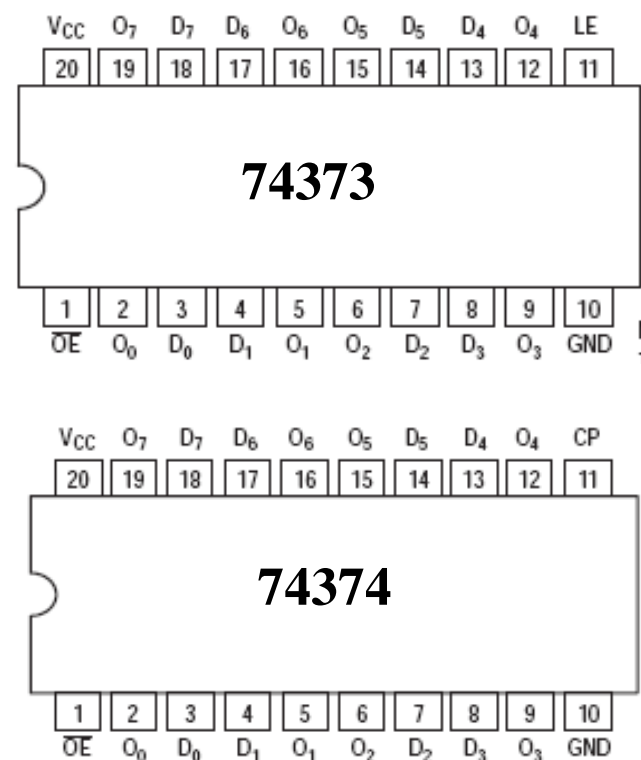
4.4.2. Bộ ghi dịch

4.4.3. Thanh chốt dữ liệu

### 4.4.3. Thanh chốt dữ liệu (1)

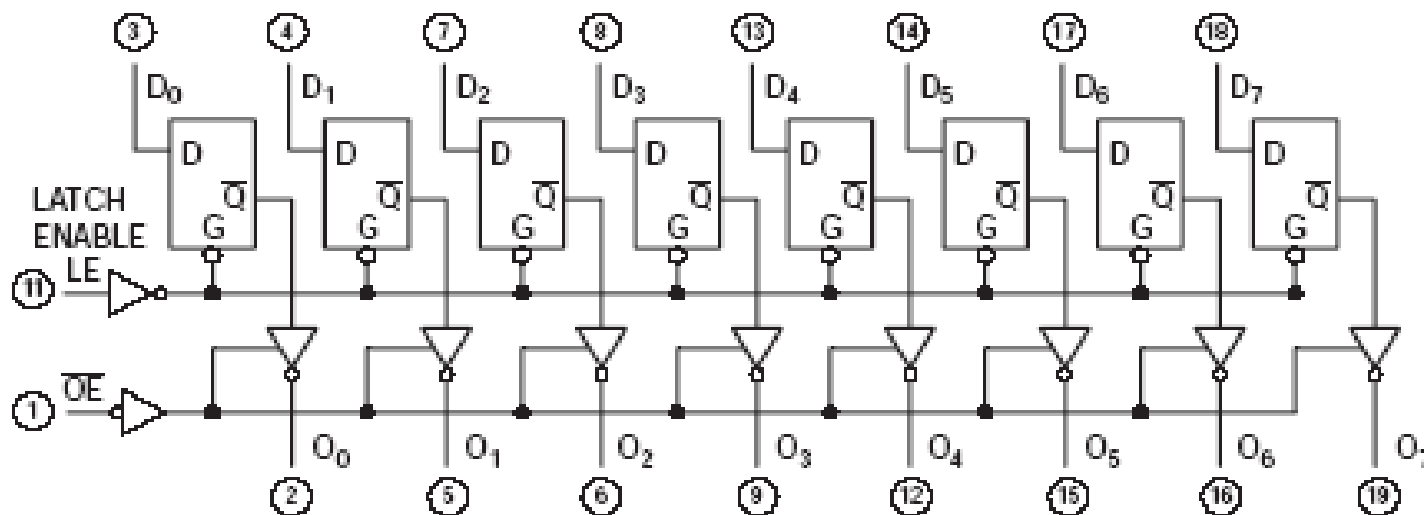
- Là mạch logic số được dùng để lưu trữ trạng thái số (1 hoặc 0) trong bộ lưu trữ dữ liệu.
- Thường được sử dụng trong các mạch giao tiếp Bus dữ liệu, các bộ phân kênh, hợp kênh, và trong các mạch điều khiển

$D_0 \div D_7$ (Data)	Đầu vào dữ liệu
LE (Latch Enable)	Đầu vào điều khiển chốt dữ liệu (hoạt động ở mức cao)
CP (Clock Pulse)	Xung đồng hồ (hoạt động ở sườn dương)
(Output Enable)	Điều khiển đầu ra (hoạt động ở mức thấp)
$O_0 \div O_7$ (Output)	Đầu ra dữ liệu
Bảng mô tả chân của IC	



## 4.4.3. Thanh chốt dữ liệu (2) – Sơ đồ và chức năng IC 74373

SN74LS373



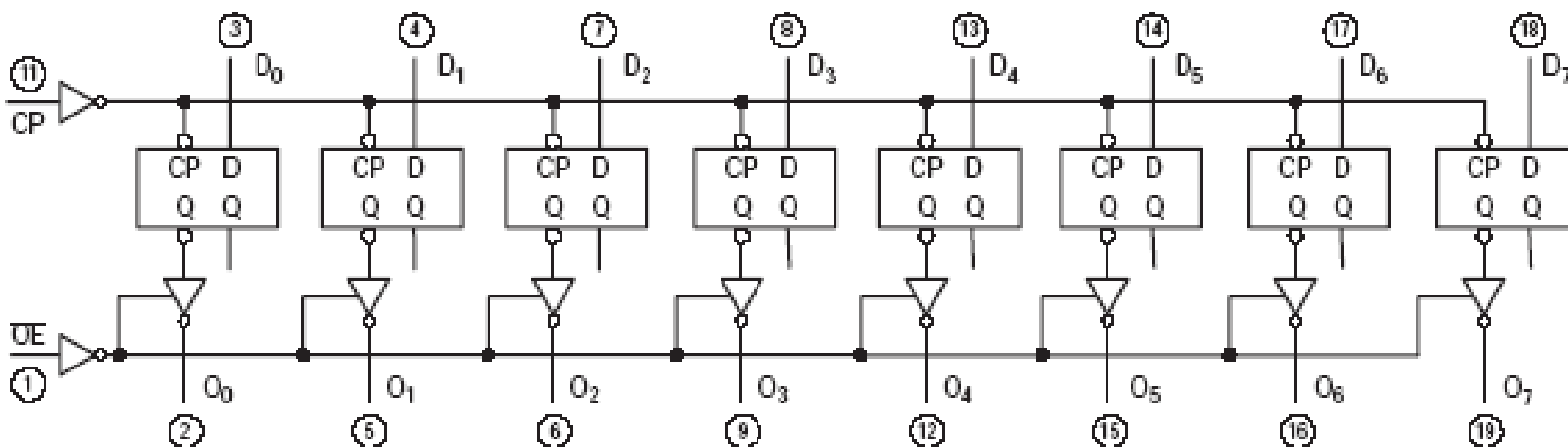
$D_n$	LE	$\overline{OE}$	$O_n$
H	H	L	H
L	H	L	L
X	L	L	$Q_0$
X	X	H	Z

Bảng chức năng của IC 74373



## 4.4.3. Thanh chốt dữ liệu (3) – Sơ đồ và chức năng IC 74374

SN74LS374



$D_n$	LE	$\overline{OE}$	$O_n$
H	↑	L	H
L	↑	L	L
X	X	H	Z

*Bảng chức năng của IC 74374*

## Kết chương 4

- Mạch logic tuần tự có tín hiệu đầu ra phụ thuộc không những tín hiệu đầu vào ở thời điểm xét mà cả vào trạng thái mạch điện sẵn có ở thời điểm đó.
- Để nhớ trạng thái mạch điện, mạch tuần tự phải có phần tử nhớ - trigơ.
- Tính chất cơ bản của Trigơ: có hai trạng thái ổn định, dưới tác dụng của tín hiệu bên ngoài có thể chuyển đổi từ trạng thái ổn định này sang trạng thái ổn định kia, nếu không có tác dụng tín hiệu bên ngoài thì nó duy trì mãi trạng thái ổn định vốn có.
- Đặc điểm của các loại trigơ và chuyển đổi giữa chúng.
- Một số loại mạch tuần tự điển hình: bộ đếm, bộ ghi dịch...