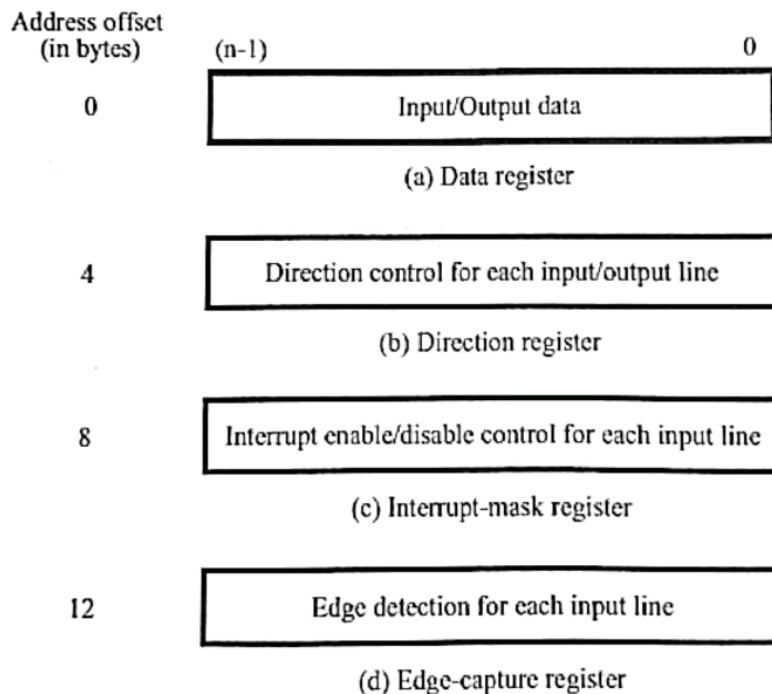


Le but de cet exercice est d'étudier l'utilisation de périphériques qui fournissent des capacités d'entrée et de sortie pour un processeur. Nous allons utiliser l'approche d'utilisation des interruptions dans cet exercice, en écrivant des programmes en C embarqué. Les programmes seront exécutés sur un processeur Nios II dans l'ordinateur embarqué DE1-SoC. Des interfaces de port parallèle, ainsi qu'un module de temporisation, seront utilisés comme exemple de modules I/Os.

Un port parallèle permet le transfert de données dans le sens entrée ou sortie. Le transfert de données s'effectue en parallèle et peut impliquer de 1 à 32 bits. Le nombre de bits, n , et le type de transfert dépendent des spécifications du port parallèle spécifique utilisé. L'interface de port parallèle peut contenir les quatre registres illustrés dans la figure 1.



Chaque registre est de taille de n bits. Il y a le :

- **Registre de données :** contient les n bits de données transférés entre le port parallèle et le processeur Nios II. Il peut être implémenté comme un registre d'entrée, de sortie ou bidirectionnel.
- **Registre de direction :** définit la direction du transfert pour chacun des n bits de donnée: lorsqu'une interface bidirectionnelle est générée.

- **Registre de masque d'interruption** : utilisé pour activer les interruptions provenant des lignes d'entrée connectées au port parallèle.
- **Registre de capture de front** : indique lorsqu'un changement de valeur logique est détecté sur les signaux des lignes d'entrée connectées au port parallèle. Une fois qu'un bit du registre de capture de front est activé, il restera activé. Un bit de capture de front peut être désactivé en écrivant sur ce bit à l'aide du processeur Nios II.

Certains de ces registres ne sont pas présents dans certains ports parallèles. Par exemple, le registre Direction n'est inclus que lorsqu'une interface bidirectionnelle est spécifiée. Les registres Interrupt-mask et Edge-capture doivent être inclus si une entrée/sortie pilotée par interruption est utilisée.

Les registres du port parallèle sont mappés en mémoire, en commençant par une adresse de base spécifique.. L'adresse de base devient l'adresse du registre Data dans le port parallèle. Les adresses des trois autres registres ont des décalages de 4, 8 ou 12 bytes (1, 2 ou 3 mots) par rapport à l'adresse de base. DE1-SoC a des ports parallèles connectés à des switches, des boutons poussoirs, des LED et des afficheurs à sept segments.

- 1) Le but de l'exercice est d'exécuter programme qui permet d'afficher les chiffres 0 à 3 sur les HEX0 à HEX3, respectivement, lorsqu'un bouton-poussoir KEY correspondant est enfoncé. Étant donné que le programme principal ne fonctionne qu'en boucle, les afficheurs doivent être contrôlés à l'aide d'une routine de service d'interruption pour le port KEYS du bouton-poussoir.