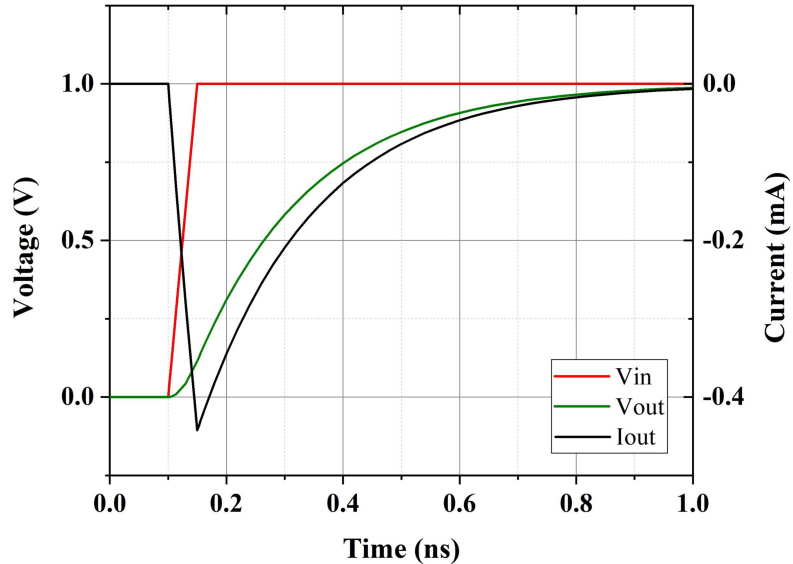
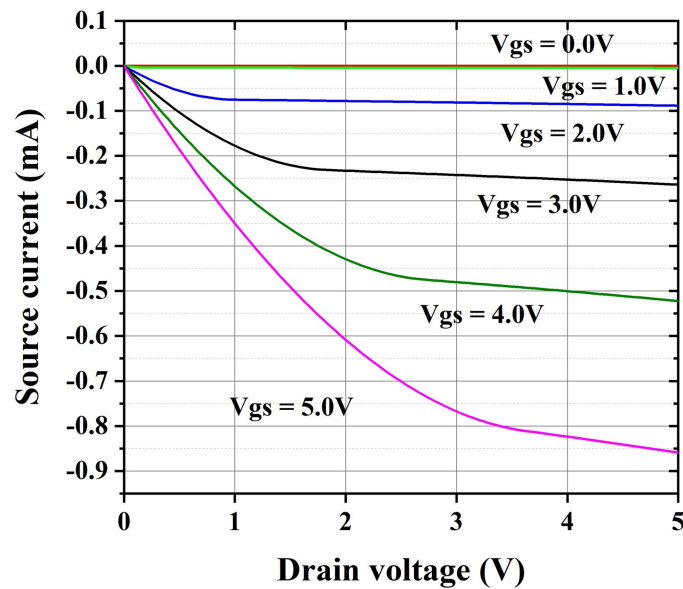


## 1. rc.sp Plot



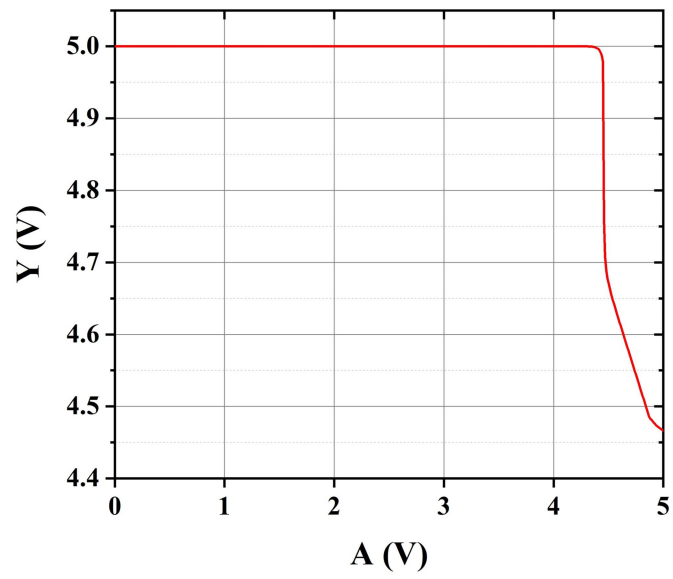
$V_{out}$ 이 RC circuit의 C에 걸리는 전압의 양상을 띄는 것을 확인할 수 있었음.

## 2. mosiv.sp Plot



Applied gate voltage를 높일수록 Source current가 증가하였고, Applied drain voltage가 높아질 수록 마찬가지로 Source current가 증가하였음. 이는 MOS field effect transistor의 일반적인 IV-characteristics를 나타냄.

### 3. inv.sp Plot



Input voltage(A)가 증가하였을 때, 약 4.5V를 기준으로 Output voltage(Y)가 감소하는 것을 볼 수 있음. 이는 inverter의 일반적인 characteristics를 나타냄.