

Тема № 3 " Диодно-транзисторная логика "

Схемы, назначения компонентов, принцип работы, определение потенциалов в различных точках схемы, характеристики, параметры, временные диаграммы, область применения.

Входная логика диодно-транзисторного ЛЭ (ДТЛ) образована ЛЭ ДРЛ, а выходным каскадом является инвертор на биполярном транзисторе, выполняющий функцию НЕ и работающий в режиме электронного ключа. Поскольку режим работы транзистора определяется напряжением на эмиттерном переходе, то для анализа схем, содержащих биполярные транзисторы, удобно пользоваться не реальной, а аппроксимированной ВАХ эмиттерного перехода (рис. 6). Напряжение $U_{БЭз} \approx 0,6$ В называется напряжением запирания (отпираия) транзистора или порогом отпираия. При $U_{БЭ} \leq U_{БЭз}$ транзистор считается закрытым и токи его электродов отсутствуют ($I_B = I_K = I_Э = 0$). При $U_{БЭ} > U_{БЭз}$ транзистор открыт и может находиться в активном режиме или режиме насыщения. В этих режимах работы транзистора изменения токов его электродов происходят при незначительном изменении напряжения $U_{БЭ}$. В большинстве случаев можно считать, что напряжение на эмиттерном переходе транзистора, находящегося в активном режиме $U_{БЭо}$ или режиме насыщения ($U_{БЭ.нас}$) одинаковы и составляют 0,7 ... 0,8 В. Транзистор, находящийся в режиме насыщения, имеет наименьшее сопротивление между электродами коллектор - эмиттер ($R_{КЭнас}$ не превышает 10 ... 15 Ом) и наименьшее напряжение между этими электродами: $U_{КЭнас} = 0,1 \dots 0,4$ В.

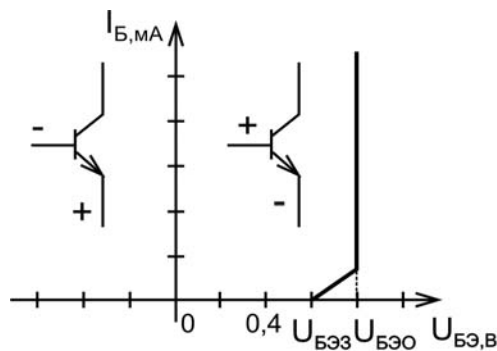


Рис. 1.

Параметры ЛЭ ДТЛ во многом определяются параметрами выходного каскада (инвертора), поэтому целесообразно рассмотреть физические процессы, происходящие в инверторе, работающем в режиме электронного ключа.

Схема базового логического элемента ДТЛ с простым инвертором приведена на рис. 7,а. Работает он следующим образом.

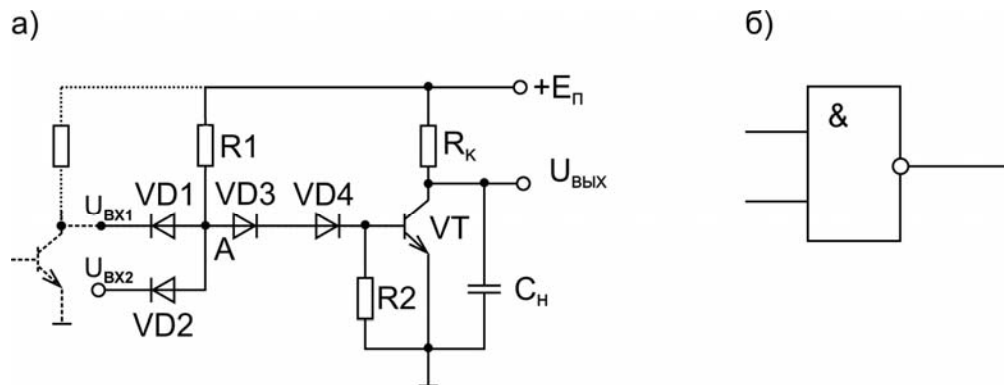


Рис. 2.

Если на оба входа поданы напряжения высокого уровня $U_{вх1} = U_{вх2} = U^1$, то оба входных диода VD_1 и VD_2 закрыты. Ток, протекающий от источника питания E_{π} по цепи $+E_{\pi} \rightarrow R_1 \rightarrow VD_3 \rightarrow VD_4 \rightarrow R_2 \rightarrow$ корпус ($-E_{\pi}$), создает на резисторе R_2 напряжение, переводящее транзистор VT выходного каскада в режим насыщения, и на выходе ЛЭ появляется напряжение низкого уровня $U_{вых} = U^0 \leq 0,4$ В. Если хотя бы на один из входов подано напряжение низкого уровня (например $U_{вх1} = U^0$), то соответствующий входной диод (VD_1) открывается, и ток от источника питания протекает через резистор R_1 и открытый диод (VD_1). В точке А создается низкое напряжение $U_A = U_{д.01} + U_{вх1}^0 \leq 1$ В, и диоды VD_3 и VD_4 , называемые диодами смещения, оказываются закрытыми. Потенциал базы транзистора VT понижается до значения $U_{БЭ} < U_{БЭз}$, и он переходит в режим отсечки. На выходе ЛЭ устанавливается напряжение высокого уровня $U_{вых} = U^1 \approx E_{\pi}$. Таким образом, рассмотренный базовый ЛЭ в ПЛ реализует операцию И-НЕ и обозначается, как показано на рис. 7,б.

Резистор R_2 (рис. 7,а) способствует рассасыванию избыточного заряда,

накопленного в базе транзистора VT, при переходе VT из насыщенного состояния в закрытое, и обеспечивает его запираение при низком напряжении хотя бы на одном из входов ЛЭ.

Для осуществления более надежного запираения транзистора нижний вывод резистора R2 иногда подключают не к корпусу, как показано на рис. 7,а, а к дополнительному отрицательному источнику смещения $E_{см} \approx -0,5$ В.

При $U_{вх} = U_{пор}^0$ входные диоды VD1, VD2 и диоды смещения VD3, VD4 открыты, а транзистор VT закрыт, но напряжение на его эмиттерном переходе, создаваемое током диодов смещения на резисторе R2, близко к порогу отпираания транзистора $U_{БЭз}$. Следовательно, для этого случая справедливым является уравнение

$$U_{пор}^0 + U_{вх.д.о} = U_{д.о3} + U_{д.о4} + U_{БЭз},$$

или

$$U_{пор}^0 = U_{д.о3} + U_{д.о4} + U_{БЭз} - U_{вх.д.о}.$$

При $U_{вх} = U_{пор}^1$ диоды смещения и транзистор открыты, а входные диоды ещё закрыты, но напряжения на них близки к пороговому $U_{вх.д.з}$, т.е.

$$U_{пор}^1 + U_{вх.д.з} = U_{д.о3} + U_{д.о4} + U_{БЭз}.$$

Из этого уравнения следует

$$U_{пор}^1 = U_{д.о3} + U_{д.о4} + U_{БЭз} - U_{вх.д.з}$$

Технология изготовления базового элемента ДТЛ такова, что падение напряжения на открытых входных диодах VD1 и VD2 меньше, чем на открытых диодах смещения VD3 и VD4. Благодаря этому увеличивается помехозащищенность таких ЛЭ.

Например, если известно, что падения напряжений на открытых диодах смещения $U_{д.о3} = U_{д.о4} = 0,8$ В, на открытых входных диодах $U_{вх.д.о} = 0,7$ В, пороговое напряжение диодов и транзисторов $U_{д.з} = U_{БЭз} = 0,6$ В (рис. 7, а), то пороговые напряжения ЛЭ ДТЛ будут равны:

$$U_{вх}^0_{пор} = U_{д.о3} + U_{д.о4} + U_{БЭз} - U_{вх.д.о} = 0,8 + 0,8 + 0,6 - 0,7 = 1,5 \text{ (В)},$$

$$U_{вх}^1_{пор} = U_{д.о3} + U_{д.о4} + U_{БЭз} - U_{вх.д.з} = 0,8 + 0,8 + 0,6 - 0,6 = 1,6 \text{ (В)}.$$

С ростом частоты переключений транзистора на форму выходных

импульсов заметное влияние оказывает емкость нагрузки C_n , включающая в себя выходную емкость инвертора, емкость монтажа и входную емкость нагрузочного элемента. До момента времени t_1 (рис. 8) транзистор открыт и насыщен, напряжение на его выходе имеет низкий уровень $U^0 = U_{КЭнас} \approx 0,2$ В. До этого же уровня разряжена и емкость C_n , т.е. $U_{Cn} \approx 0,2$ В. В момент t_1 напряжение $U_{БЭ}$ уменьшается до уровня, не превышающего напряжения запираания транзистора $U_{БЭз} = 0,6$ В. Транзистор закрывается, и начинается зарядка емкости C_n током $i_{зар}$ по цепи: $+E_{п} \rightarrow R_k \rightarrow C_n (-E_{п})$.

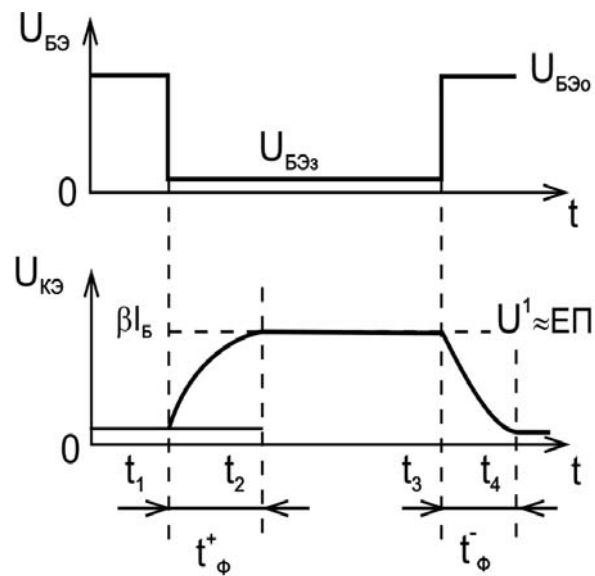


Рис. 3.

По мере зарядки напряжение на емкости C_n (следовательно и на выходе элемента) увеличивается по экспоненциальному закону до значения, близкого к $E_{п}$. Постоянная времени цепи зарядки емкости C_n определяется как $\tau_{зар} = R_k C_n$. Происходит формирование положительного фронта выходного импульса t_{ϕ}^{+} , которое заканчивается к моменту времени t_2 . При этом длительность положительного фронта определяется формулой $t_{\phi}^{+} = t^{0,1} = (2...3) \tau_{зар}$. В момент времени t_3 транзистор снова открывается. Емкость C_n начинает разряжаться через переход коллектор - эмиттер открывшегося транзистора. Поскольку в интервале времени от t_3 до t_4 транзистор находится в активном режиме, то в виду пологости его выходных характеристик разрядка емкости C_n осуществляется примерно постоянным коллекторным

током $i_{\text{раз}} = I_K = \beta I_B$, где I_B – ток базы, который определяется формулой

$$I_B = I_{\text{д.см}} - I_{R2}.$$

В этой формуле $I_{\text{д.см}}$ – ток, протекающий через диоды смещения VD3 и VD4 и равный

$$I_{\text{д.см}} = (E_{\text{п}} - U_{\text{д.03}} - U_{\text{д.04}} - U_{\text{БЭ0}}) / R_1,$$

I_{R2} – ток, протекающий через резистор R2:

$$I_{R2} = U_{\text{БЭ0}} / R_2$$

или

$$I_{R2} = (U_{\text{БЭ0}} - E_{\text{см}}) / R_2,$$

если нижний вывод резистора R2 подключен не к эмиттеру транзистора, а к источнику отрицательного напряжения $E_{\text{см}}$. В момент времени t_4 транзистор переходит в режим насыщения и разрядка емкости C_n прекращается. Длительность отрицательного фронта $t_{\text{ф}}^-$ определяется формулой:

$$t_{\text{ф}}^- = E_{\text{п}} C_n / I_K$$

Обычно $t_{\text{ф}}^+ > t_{\text{ф}}^-$, что является одним из недостатков простого инвертора. Для простого инвертора $R_{\text{вых}}^1 = R_K$, а $R_{\text{вых}}^0 = R_{KЭ\text{нас}}$. Типовыми значениями величин R_K и $R_{KЭ\text{нас}}$ являются $R_K = (0,5 \dots 2) \text{ кОм}$, $R_{KЭ\text{нас}} = (5 \dots 20) \text{ Ом}$, поэтому $K_{\text{раз}}^1 < K_{\text{раз}}^0$, что является вторым существенным недостатком простого инвертора.

Процесс зарядки и разрядки емкости C_n при переключениях транзистора сопровождается дополнительным потреблением энергии от источника питания $E_{\text{п}}$. При этом потребляемая транзистором мощность (динамическая) оказывается больше, чем статическая (т.е. когда ключ открыт или закрыт).

Примем $t_{\text{ф}}^+ = t_{\text{ф}}^- = t_{\text{ф}}$ и $i_{\text{зар}} = i_{\text{раз}} = i_K$. Тогда за время одного переключения в транзисторе выделится энергия

$$A_{\text{пер}} = \int_0^{t_{\text{ф}}} i_K(t) U_{\text{КЭ}}(t) dt.$$

Если принять, что за время переключения ток i_K изменяется по линейному закону

$$I_K(t) = I_{Kнас} t / t_{\phi} ,$$

то

$$U_{KЭ}(t) = E_{\pi} - I_{Kнас} t / t_{\phi} R_K - I_{Kнас} R_K t / t_{\phi}.$$

Считая $I_{Kнас} = E_{\pi} / R_K$, получим

$$A_{пер} = \int_0^{t_{\phi}} \frac{E_{\pi}}{R_K t_{\phi}} t \left(E_{\pi} - \frac{E_{\pi}}{R_K t_{\phi}} t R_K \right) dt$$

или, после осуществления преобразований,

$$A_{пер} = \frac{E_{\pi}^2 t_{\phi}}{6 R_K}.$$

Расход энергии за один цикл (замыкание и размыкание) составит $A_{пер}$, а мощность, выделяющаяся в транзисторе,

$$P_{пер} = \frac{2 A_{пер}}{T} = \frac{E_{\pi}^2 t_{\phi}}{3 R_K} f,$$

где $T = \frac{1}{f}$ период коммутации.

Из данного выражения следует, что выделяемая мощность в транзисторе ключевой схемы тем больше, чем больше частота переключений. Поскольку должно соблюдаться условие $P_{пер} \leq P_{max}$, то можно определить максимальную (с точки зрения нагрева транзистора) частоту переключений

$$f_{max} \leq \frac{3 P_{max} R_K}{A_I^2 t_{\phi}}.$$

Данное выражение показывает, что для увеличения быстродействия ЛЭ формируемые сигналы должны обладать крутыми фронтами, т.е. иметь малые значения t_{ϕ}^{+} и t_{ϕ}^{-} .

С целью увеличения нагрузочной способности ЛЭ ДТЛ разработаны различные варианты их модификаций. На рис. 9,а показан ЛЭ ДТЛ, в котором один из диодов смещения заменен транзистором. Эмиттерный переход этого транзистора выполняет роль смещающего диода, а сам транзистор усиливает базовый ток инвертора на VT2. Этот ток возрастает с уменьшением коэффициента деления γ , но при этом улучшение нагрузочной

способности элемента сопровождается увеличением степени насыщения S транзистора и увеличением времени рассасывания. Оптимальное значение γ , определяемое из условия минимума времени задержки выключения ($t_{\text{выкл}}$), составляет 0,6... 0,7.

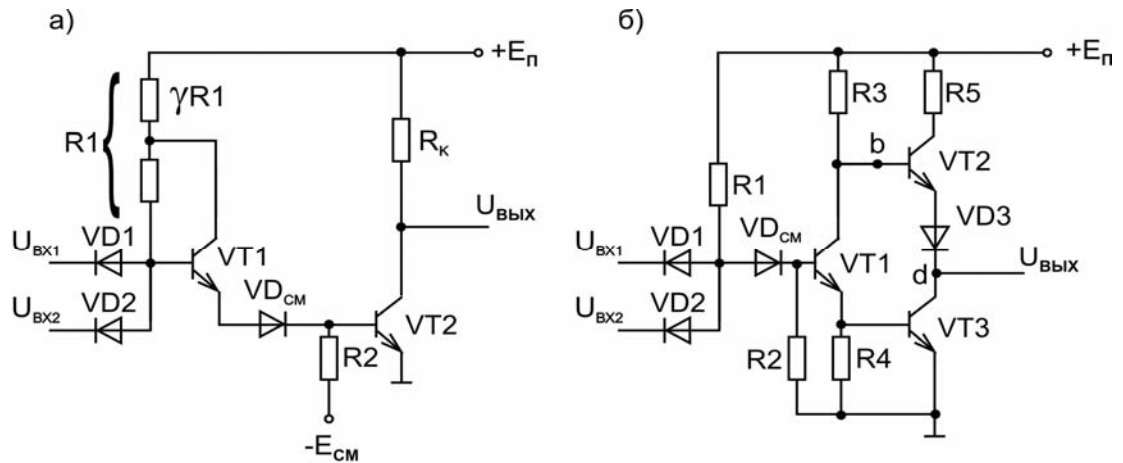


Рис. 4.

Более эффективно нагрузочную способность ЛЭ ДТЛ можно повысить при использовании сложного инвертора, как показано на рис. 9,б. Сложный инвертор состоит из фазоинверсного (фазоразделительного или фазорасщепительного) каскада, выполненного на элементах VT1, R3, R4, и выходного усилителя (VT2, VT3, R5, VD3). При высоких уровнях напряжения на всех входах транзистор VT1 насыщен и через него протекает ток $I_{\text{Кнас1}}$. Эмиттерный ток этого транзистора создает на резисторе R4 напряжение, достаточное для перевода транзистора VT3 также в режим насыщения, и на выходе схемы устанавливается напряжение низкого уровня $U_{\text{вых}}^0 \approx 0,2$ В. Благодаря диоду VD3 транзистор VT2 оказывается при этом надежно закрытым, т.к. между его базой (точка b) и выходом схемы (точка d) действует напряжение $U_b - U_d = U_{\text{КЭнас1}} + U_{\text{БЭнас3}} - U_{\text{КЭнас3}} \approx 0,2 + 0,8 - 0,2 = 0,8$ В, недостаточное для отпираания двух последовательно включенных ЭДП - эмиттерного VT2 и диода VD3.

Таким образом, при $U_{\text{вых}} = U^0$ в выходной цепи ЛЭ со сложным инвертором ток через транзистор VT2 не протекает (при отсутствии нагрузки).

Если хотя бы на один из входов ЛЭ подано напряжение низкого уровня,

транзистор VT1 закрыт и $U_{R4} \approx 0$. Это приводит и к запираанию VT3. Потенциал точки b повышается почти до напряжения $+E_n$, что приводит к отпиранию транзистора VT2. При отсутствии нагрузки ток выходной цепи $I_{Э3} \approx 0$. При подключении нагрузки транзистор VT3 работает в активном режиме и на выходе устанавливается напряжение высокого уровня

$$U_{\text{вых}}^1 = E_n - R3 I_n / (1 + \beta_2) - U_{\text{БЭ02}} - U_{\text{до3}}.$$

В этой формуле β_2 – коэффициент передачи тока базы транзистора VT2.

В нормальных условиях при $E_n = +5$ В, это напряжение составляет $\approx 3,6$ В, а в наихудших условиях эксплуатации не должно быть менее 2,4 В.

При переключении ЛЭ из режима 0 в режим 1 после запираания VT1 транзистор VT2 отпирается сразу, а транзистор VT3, находившийся до этого в режиме насыщения, остается открытым в течение времени $t_{\text{рас}}$, пока в его базе не исчезнет избыточный заряд. В течение этого времени через VT2 и VT4 протекает значительный сквозной ток. Для ограничения силы этого тока служит резистор R5, который также предотвращает выход ЛЭ из строя при случайном замыкании выхода на корпус.