

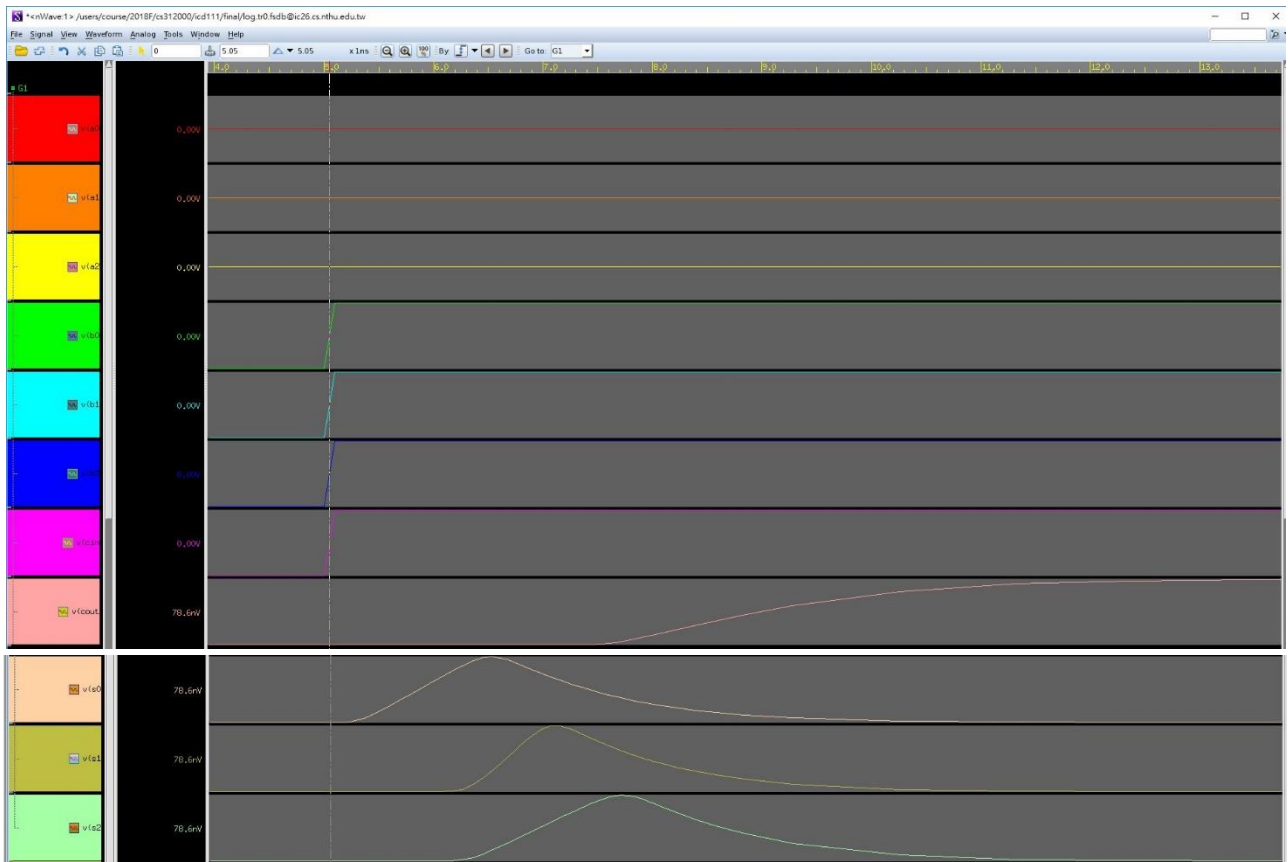
VLSI Final Project Report

105062342 林祐霆 105062313 林之宙

● ADDER3.src.net

```
ADDER3.src.net
1 |.subckt ADDER3 A0 A1 A2 B0 B1 B2 Cin S0 S1 S2 Cout VDD GND
2 x_FA_00 A0 B0 GND Cout00 SUM00 VDD GND FA
3 x_FA_01 A1 B1 Cout00 Cout01 SUM01 VDD GND FA
4 x_FA_02 A2 B2 Cout01 Cout02 SUM02 VDD GND FA
5 x_FA_10 A0 B0 VDD Cout10 SUM10 VDD GND FA
6 x_FA_11 A1 B1 Cout10 Cout11 SUM11 VDD GND FA
7 x_FA_12 A2 B2 Cout11 Cout12 SUM12 VDD GND FA
8 x_MUX21_0 SUM00 SUM10 Cin S0 VDD GND MUX21
9 x_MUX21_1 SUM01 SUM11 Cin S1 VDD GND MUX21
10 x_MUX21_2 SUM02 SUM12 Cin S2 VDD GND MUX21
11 x_MUX21_3 Cout02 Cout12 Cin Cout VDD GND MUX21
12 .ends and
13
14 .subckt FA a b Cin Cout sum VDD GND
15 x_and1_nand a b n1 VDD GND NAND_2X
16 x_and2_nand a n1 n2 VDD GND NAND_2X
17 x_and3_nand n1 b n3 VDD GND NAND_2X
18 x_and4_nand n2 n3 n4 VDD GND NAND_2X
19 x_and5_nand n4 Cin n5 VDD GND NAND_2X
20 x_and6_nand n4 n5 n6 VDD GND NAND_2X
21 x_and7_nand n5 Cin n7 VDD GND NAND_2X
22 x_and8_nand n5 n1 Cout VDD GND NAND_2X
23 x_and9_nand n6 n7 sum VDD GND NAND_2X
24 .ends and
25
26 .subckt MUX21 in1 in2 ctrl out VDD GND
27 x_inv1_inv1 ctrl ctrl_bar VDD GND INV_2X
28 x_nand1_nand1 ctrl_bar in1 out1 VDD GND NAND_2X
29 x_nand2_nand2 in2 ctrl out2 VDD GND NAND_2X
30 x_nand3_nand3 out2 out1 out VDD GND NAND_2X
31 .ends and
32
33 .subckt NAND_2X IN1 IN2 OUT VDD GND
34 mp1 OUT IN1 VDD VDD P_18 w=1.0u l=0.18u
35 mp2 OUT IN2 VDD VDD P_18 w=1.0u l=0.18u
36 mn1 NET IN1 GND GND N_18 w=1.0u l=0.18u
37 mn2 OUT IN2 NET GND N_18 w=1.0u l=0.18u
38 .ends
39
40 .subckt INV_2X IN OUT VDD GND
41 mp1 OUT IN VDD VDD P_18 w=1.0u l=0.18u
42 mn1 OUT IN GND GND N_18 w=1.0u l=0.18u
43 .ends
44
```

- Input vector waveform



$$\text{Delay} = 9.0 - 5.05 = 3.95(\text{ns})$$

- Reason

1. Why this input vector triggers worst case?

在試過多組測資後，我們找到一筆測資

$(A0,A1,A2,B0,B1,B2,Cin) = (0,0,0,1,1,1,1)$

認為它是 input vector 裡面的 worse case。

因為組成 Adder3 的 FA 裡計算 $A+B$ 的速度相同，但是假如因為遇到 $A+B$ 是 $1+1$ 的情況，在 Adder3 裡的處理是 FA Sum 輸出變成 0，並且該 FA 的 Cout 輸出 1 後會成為第二個 FA 的 Cin 接入第二個 FA 中，所以在每個 FA 的 $A+B$ 計算速度相同的情況下，有考慮到 Cin 為 1 的情形必會產生較多 delay，因此我們認為會產生連續加法的 input vector 會造成這個 Adder3 產生最多的 Delay。

2. How you design ADDER3.src.net ?

我們嘗試過用不同大小的元件去替換，並測試看看電路的 delay 表現情形，發現其實不同大小元件在 delay 上的差異並不大，但是基於理論，面積越大的電路可以通過的電子就越快，所以相對的 delay 就越小，所以我們最後選擇使用 $w = 1.0u$ 、 $l = 0.18u$ 的元件去組裝 ADDER3。