



UNIVERSIDAD DE COSTA RICA

Escuela de Ciencias de la Computación e Informática
Arquitectura de computadoras - CI1323

Grupo 02
Profesor:
Ileana Alpízar

Proyecto
Estudiantes:
Catalina Morera Granados A84366
Adolfo López Díaz B03515
Christian Venegas A96722

Junio, 2014



Descripción de la lógica de la simulación

LOAD

Incrementar el PC

Si se va a realizar un LW

 Si el bloque esta en cache local(M o C)

 Leer directamente

 Si el bloque no esta en cache local

 posicion = revisar la posición en cache donde se va a cargar

 Si posicion es igual a M

 Copiar el bloque a memoria

 Cambiar estado en cache a invalido

 Poner el estado U en el directorio

 Si posicion es igual a C

 Cambiar el estado compartido en el directorio

administrador = directorio que administra el bloque a cargar

Si administrador es un directorio remoto

 estado = revisar estado en el directorio

 Si estado es U o C

 Traer de de memoria remota

 Poner bloque como C en el directorio

 Poner bloque como C en cache local

 Realizar Lectura

 Si el estado es M

 Traer de cache remota

 Poner bloque como C en el directorio

 Poner bloque como C en cache local

 Poner bloque como C en cache Remota

 Escribir el bloque a memoria

 Realizar Lectura

Si administrador es el directorio local

 estado = revisar estado en el directorio

 Si estado es U o C

 Traer de de memoria remota

 Poner bloque como C en el directorio

 Poner bloque como C en cache local

 Realizar Lectura

 Si el estado es M

 Traer de cache remota

 Poner bloque como C en el directorio

 Poner bloque como C en cache local

 Poner bloque como C en cache Remota

 Escribir el bloque a memoria

 Realizar Lectura

STORE

Incrementar el PC

Si se va a realizar un SW

 Si el bloque esta en cache local (M)

 Lo escribe directamente

 Si el bloque no esta en cache local

 posicion = revisar la posición en cache donde se va a cargar

 Si posicion es igual a M

 Copiar el bloque a memoria

 Cambiar estado en cache a invalido

 Poner el estado U en el directorio

 Si posicion es igual a C

 Cambiar el estado compartido en el directorio

administrador = directorio que administra el bloque a cargar

Si administrador es un directorio remoto

 estado = revisar estado en el directorio

 Si estado es U

 Traer de de memoria remota

 Poner bloque como M en el directorio

 Poner bloque como M en cache local

 Realizar Escritura

 Si estado es C

 Si el bloque esta C con la cache local

 Cambiar estado en cache local a M

 Cambiar estado en cache a I en las otras caches

 Poner bloque como M en el directorio

 Realizar Escritura

 Si el bloque esta C con una cache remota

 Traer de de memoria remota

 Cambiar estado en cache local a M

 Cambiar estado en cache a I en las otras caches

 Poner bloque como M en el directorio

 Realizar Escritura

 Si el estado es M

 Traer de cache remota

 Poner bloque como M en el directorio

 Poner bloque como M en cache local

 Poner bloque como I en cache Remota

 Escribir el bloque a memoria

 Realizar Escritura

Si administrador es el directorio local

 estado = revisar estado en el directorio

 Si estado es U

 Traer de de memoria remota

 Poner bloque como M en el directorio

 Poner bloque como M en cache local

 Realizar Escritura

 Si estado es C

 Si el bloque esta C con la cache local

```

    Cambiar estado en cache local a M
    Cambiar estado en cache a I en las otras caches
    Poner bloque como M en el directorio
    Realizar Escritura
Si el bloque esta C con una cache remota
    Traer de de memoria remota
    Cambiar estado en cache local a M
    Cambiar estado en cache a I en las otras caches
    Poner bloque como M en el directorio
    Realizar Escritura
Si el estado es M
    Traer de cache remota
    Poner bloque como M en el directorio
    Poner bloque como M en cache local
    Poner bloque como I en cache Remota
    Escribir el bloque a memoria
    Realizar Escritura
```

BRANCH

Sumar al PC en la cantidad indicada por el tercer parámetro

Memoria Principal

M1																															
	0				1				2				3				4				5				6				7		
M2																															
	8				9				10				11				12				13				14				15		
M3																															
	16				17				18				19				20				21				22				23		

Imagen #1 – Memoria Principal

Para representar la memoria cache de cada procesador se utilizó una matriz de cadenas distribuida como se muestra en la imagen #2, en donde la cuarta y quinta fila de cada columna corresponden a la etiqueta y el estado actual de cada bloque.

Cache1				
Palabra 0				
Palabra 1				
Palabra 2				
Palabra 3				
Etiqueta				
Estado				

Cache1				
Palabra 0				
Palabra 1				
Palabra 2				
Palabra 3				
Etiqueta				
Estado				

Cache1				
Palabra 0				
Palabra 1				
Palabra 2				
Palabra 3				
Etiqueta				
Estado				

Imagen #2 – Memoria Cache

Directorio de cada procesador

Para representar el directorio de cada procesador se utilizó una matriz de caracteres distribuida como se muestra en la imagen #3, en donde la primera columna de cada fila corresponde al estado actual del bloque y el resto de las columnas la relación con cada uno de los procesadores.

Directorio P1				
0	u	0	0	0
1	u	0	0	0
2	u	0	0	0
3	u	0	0	0
4	u	0	0	0
5	u	0	0	0
6	u	0	0	0
#bloque	Estado	P1	P2	P3

Directorio P1				
0	u	0	0	0
1	u	0	0	0
2	u	0	0	0
3	u	0	0	0
4	u	0	0	0
5	u	0	0	0
6	u	0	0	0
#bloque	Estado	P1	P2	P3

Directorio P1				
0	u	0	0	0
1	u	0	0	0
2	u	0	0	0
3	u	0	0	0
4	u	0	0	0
5	u	0	0	0
6	u	0	0	0
#bloque	Estado	P1	P2	P3

Imagen #3 – Directorios de Procesador

Descripción de los hilos

Hilos que la profe dio