	PLANTILLA MODE	LO DE REVISIÓN 1.0	Aclaraciones (BORRAR ESTA COLUMNA)
Nombre			Nombre del autor del proyecto a revisar
Email			
Nombre del proyecto			
Repositorio o drive (url)	https://github.com/Christianvf/CESE	6Co PCB.git	Colocar la url del repo git o si esta en drive, la url correspondiente
Fecha de la revisión	Finalizada el 19/10/2018		La fecha en la que se esta realizando la revisión.
Fecha último commit	10/08/2018 11:31 PM ec807d3a5b5c7bc4a0d97783783986f4c2e159ba		La última entrada que se observa con un "git log" al momento de revisar. Para los casos del drive, la última fecha de modificación de esquemático, del pcb o del archivo de proyecto.
Curso CESE - PCB	Septiembre y Octube de 2018		
Resumen	Estado del esquemático	COMPLETO	Luego de terminar la revision, colocar según corresponda (se listan los calificadores ordenados según grado de avance): VACIO - BORRADOR - FALTANTES IMPORTANTES - FALTAN DETALLES - COMPLETO - FINALIZADO
	Estado del PCB	FALTAN DETALLES	Luego de terminar la revision, colocar según corresponda (se listan los calificadores ordenados según grado de avance): VACIO - BORRADOR - FALTANTES IMPORTANTES - FALTAN DETALLES - COMPLETO - FINALIZADO
	Revisor	Gabriel Gavinowich	Nombre y apellido de quien revisa
Documentación	Comentarios	Falta algún archivo con comentarios de lo que se quiere lograr y falta el archivo de licencia. Se recomienda usar los archivos de documentación de los ponchos para la EDU-CIAA como ejemplo	Si es que hay algún comentario sobre la documentación, por ejemplo si no se entiende de que se trata el proyecto.
	Bibliotecas de símbolos	SIN OBSERVACIONES	Indicar por ejemplo si pide bibliotecas que no están, error de visualización de algún símbolo
	Rótulo	Se podría colocar la licencia	Verificar que el rótulo tenga información de autor, título del proyecto/circuito, etc.
	Jerarquía	El uso de jerarquias es correcto. Recomiendo colocar los mounting holes en la jerarquia superior La unión de las tensiones digital-análogica podrían estar en otra jerarquia referida a las fuentes o en la jerarquia superior	Evaluar el uso de la jerarquía si es que contiene varias hoja. Si es simple hoja colocar SIN OBSERVACIONES.
	Prolijidad conexiones	El circuito esquemático es muy claro y prolijo	Comentarios acerca de la claridad de las conexiones, junction de más, componentes encimados, etc.
	Flujo de izquierda a derecha	El flujo se respeta en todo el esquemático	Mencionar los casos donde esta regla no se respete o se podría mejorar en este sentido.
	Tensiónes de arriba hacia abajo	Las tensiones están bien organizadas de arriba hacia abajo(ver comentario sobre las jerarquias)	Mencionar si considera que se podría mejorar la organización de ramas según las tensiones/corrientes de arriba hacia abajo. Dar ejemplos concretos mencionado referencias o zona del esquemático.
Esquematico	Referencias de tensión	Se hace un correcto uso de las etiquetas de tensión separando la parte análogica de la digital Sería bueno indicar la tensión de salida del LD1117s33TR para que quede marcado en el esquematico	Evaluar el uso de etiquetas de alimentación. Dar ejemplos concretos mencionado referencias o zona del esquemático.

	Tamaño de las vías	se respeta el tamaño indicado)	vía?
	Ancho de pistas	El ancho de las pistas parece correcto para el diseño (aunque no se respeta el tamaño indicado) El ancho de las vias parece correcto para el diseño (aunque no	corrientes? Son demasiado finas y se podrían haber hecho más gruesas? Se respetan los tamaños mínimos de diámetro y agujero de
	Borde de PCB	Ok	Esta realizado el borde de PCB en la capa correspondiente? Evaluar el ancho de las pistas usadas. Deben transportar altas
	Capas de cobre	Es doble faz, se utilizo la capa superior para componentes y la capa inferior para algún ruteo y masa	Estan correctamente utilizadas las capas de cobre? Si es simple faz, se usó la capa superior o la inferior?
	Capas	Figura como dos capas con componentes en ambas pero solo veo componentes en la capa superior	Estan correctamente configuradas las capas?
	Notas terminación superficial	SIN OBSERVACIONES	Hay una nota con la terminación superficial?
	Notas fabricante	No se aclara el stack-up	Aclara cuál es el fabricante o que capacidades se tomaron como referencia para el diseño?
	Notas ancho de pistas, vías y agujero de vía	El ancho de la pista se indica como 0.8mm pero hay pistas de 0.6mm, se recomienda colocar el ancho mínimo Las vias están indicadas como 1.5mm/0.7mm, pero en el circuito son de 0.8mm agujero 0.4mm	Hay una nota mencionando el mínimo ancho de pista, la mínima vía y el mínimo agujero permitido?
	Notas de grilla y márgen	SIN OBSERVACIONES	Hay una nota mencionando el márgen utilizado y la/las grillas?
	Rótulo	SIN OBSERVACIONES	Verificar que el rótulo tenga autor y título
Asociación	Tamaño de las huellas	Las huellas parecen correctas, no se analizaron por falta de tiempo si el ECB de los transistores es correcto. La huella del rele parece correcta pero tampoco se tomaron las mediciones precisas para contrastarlas con la hoja de datos.	Revise que las huellas sean las correctas. Esta operación lleva mucho tiempo e implica leer hojas de datos y realizar mediciones en el editor de pcb, para la práctica evaluaremos a simple vista y comentaremos cualquier detalles que nos llame la atención.
	Huellas asociadas	Todos los componentes tienen huella asociada	Revise que todos los símbolos tengan su huella asociada.
	Comentario esquemático 3	SIN OBSERVACIONES	
	Comentario esquemático 2	SIN OBSERVACIONES	'
	Comentario esquemático 1	Estaria bueno anotar los componentes con distinta centena según la página donde están como se vio en clase, me parece que queda mucho más claro	Cualquier otro detalle que se encuentre acerca del esquemático. Se puede comentar detalles circuitales, aunque no es el foco de nuestra práctica.
	ERC	El ERC no produjo errores	Realice el ERC y en caso de dar error, indicarlo.
	Textos y leyendas	En ningún lugar se aclara qué es el módulo ESP01, se podría indicar con un comentario en la primera hoja También estaria bueno aclarar para que están los jumpers o cuales son los modos de uso, por ejemplo: "Cerrar Jumper JP1 y JP2 para trabajar con fuente unica no acoplada. Abrir JP1 y JP2 para trabajar con fuentes aisladas. Conectar fuente externa a J5." Agregaria una linea punteada desde "Conector para modulo ESP01 externo" hasta el conector, inicialmente crei que era un titulo de la hoja y tarde un rato en darme cuenta que en J1 va conectado el J1	Si considera que el autor podría haber realizado alguna aclaración en el esquemático, alguna nota o identificar con líneas determinados bloques.

Serigrafía - Nombre y fecha o versión	, , , , , , ,	versión o una fecha que ayude a identificar el PCB.
Serigrafía - Referencias	La serigrafia es muy clara y esta bien ubicada Figura el nombre de la placa y la versión, se podría agregar la	el mismo lado? Hay alguna idicación sobre el nombre del PCB, un número de
		Estan prolijamente ubicadas las referencias? Se entiende a cuál componente pertenece cada una? Si se sueldan los componentes, quedan tapadas? Hay referencias fuera del PCB? Hay referencias que podrían ocultarse, como por ejemplo agujeros o fiduciales? Estan todas las refrencias apuntanto para
Fiduciales	Sí	Si tiene componentes SMD, tiene los fiduciales? Tiene lugar para colocar 3? Deben ir fiduciales en cada lado que tenga componentes SMD.
Agujeros de sujeción	No tiene agujeros de sujeción. No queda claro donde será ubicada la placa pero es probable que si se ubica dentro de un gabinete sí sean necesarios. Es importante notar que está placa esta basada en un modelo arduino que no trae agujeros.	Tiene agujeros de sujeción? Son suficientes? Estan alineados? Son necesarios?
Distancia al borde	La distancia al borde parece ser de 0.8	Cuál es la distancia mínima desde el borde del PCB hasta un pad, vía o pista? Cumple con la especificación del fabricante?
Áeas de cobre - bordes	Sí	Se distinguen los bordes de las áreas de cobre según los consejos que se dieron en las guías?
Áreas de cobre	Al abrir la placa me indica que el area de cobre aplicada ha quedado obsoleta. Se hace el rellenado de la capa inferior con GNDA y la capa superior con GND. No se si esto puede traer algun problema electrico	Tiene áreas de cobre? Se aplicaron alivios térmicos? Se conecta con los nodos adecuados? Se podría mejorar la cobertura de cobre con algún cambio mínimo o simpl?
Ruteo	En general el ruteo es muy bueno. Hay pistas que estan innecesariamente cerca de otros pads cuando en la placa sobre espacio (por ejemplo en el pad inferior derecho de K1)	El ruteo es claro? Las pistas son generalmente cortas? Hay pistas muy largas que se podrían evitar?
Conectores y componentes centrales	Sí	Los conectores se ubican en la periferia y los componentes cor más conexiones en áreas centrales?
Alineación de los componentes	Sí	Los componentes se ven prolijamente alineados? Se nota el esfuerzo del diseñador en ser prolijo?
Posición de los componentes	En general sí. Habría que analizar la posibilidad de poner J1, K1 y K2 del lado de J4 y J5. De esta forma todos los conectores quedan de un mismo lado, parece que no complicaria mucho el ruteo aunque no es tan fácil verlo. U1, que es el regulador está lejos del conector de entrada.	Los componente estan ubicados de una manera inteligente par facilitar el ruteo?
Tamaño del PCB	EI PCB tiene un tamaño adecuado	El PCB tiene un tamaño adecuado para la cantidad de componentes? Sobra espacio?
Distribución de componentes	La distribucion de componentes es correcta, todas las borneras estan en los bordes	Los componentes estan adecuadamente distribuidos en toda e área del PCB? Hay zonas muy vacías o muy compactas?
DRC	El DRC arroja muchisimos errores, la mayoria son por no respetar el clearence de 0.8mm configurado. Bajando el clearence a 0.6 quedan 7 errrores, 4 por pistas paralelas muy cercanas y 3 por pistas que terminan muy cerca. Los 3 errores de pistas que terminan muy cerca son por distancia hacia pistas de GND que quedan ocultas por el fill de cobre	Estan adecuadamente configurados el márgen general y los mínimos de agujero y diámetro de via? Da algun error el DRC? Es evitable el error?

Leyenda IND. ARG.	Sí	Tiene
		Tiene
Serigrafía - caras	Solo en cara superior, no es necesaria en la otra cara	necesa
Serigrafía - componentes	Las polaridades y patas 1 de los integrados estan indicados con un pad de distinta forma, no hace falta agregarlos a la serigrafía	La seri
	Queda un pequeño espacio para logos cerca de dondedice	
Serigrafía - Logos	"Industria Argentina"	Tiene
		Tiene i
Cotas	Sí	correct
		Esta c
		indicar
Vista 3D	No se ven las borneras y los reles en la vista 3D	porque
		Indique
Comentarios PCB 1		a ningi
Comentarios PCB 2		
Comentarios PCB 3		

Tiene la leyenda IND. ARG. en el cobre? O en serigrafía. Tiene serigrafía en ambas caras? Si tiene en ambas caras, es

La serigrafía indica claramente la polaridad de los diodos, los capacitores polarizados, la pata uno de los integrados, etc.?

Tiene espacio para logos? Podrían ponerse? Tiene las cotas para las dimensiones? Estan en la capa correcta?

Esta completa la vista 3D? Si no se vé algún componente, indicar cuál. Verificar si no se visualiza porque falta el archivo o porque no tiene asignado un modelo 3D.

Indique cualquier comentario en relación al PCB si no pertenece a ninguna de las categorías anteriores.