Jeu d'instructions R12 (version 2.0)

	Jeu d'instructions R12 (version Encodage sur 12 bits										12.0)		
				E	ncoc	lage	sur 1	2 bit					_
Instruction	11	10	9	8	7	6	5	4	3	2	1	0	Description
nop							sans	effet			C)	Aucune opération
add		(1								1		Regs[rd] ← Regs[rs1] + Regs[rs2]
sub	0									2	2	Regs[rd] ← Regs[rs1] - Regs[rs2]	
mult										3	}	Regs[rd] ← Regs[rs1] * Regs[rs2]	
div	1										C)	Regs[rd] ← Regs[rs1] / Regs[rs2]
mod								rs2		1		Regs[rd] ← Regs[rs1] % Regs[rs2]	
and										2	2	Regs[rd] ← Regs[rs1] & Regs[rs2]	
or										3	}	Regs[rd] ← Regs[rs1] Regs[rs2]	
xor	2 3 4 5 6 7 8 9 10 11										C)	Regs[rd] ← Regs[rs1] ^ Regs[rs2]
-										1		Réservé pour expansion future	
-										2	2	Réservé pour expansion future	
not					rd		rs1			3	3	Regs[rd] ← Regs[rs1] ^ 1 ₁₂	
addi											Regs[rd] ← Regs[rs1] + imm		
subi												Regs[rd] ← Regs[rs1] - imm	
multi											Regs[rd] ← Regs[rs1] * imm		
divi												Regs[rd] ← Regs[rs1] / imm	
modi								imm (no		n signé)	Regs[rd] ← Regs[rs1] % imm		
shli											Regs[rd] ← Regs[rs1] << imm		
shri											Regs[rd] ← Regs[rs1] >> imm		
ld												Regs[rd] ← MEM[Regs[rs1] + imm]	
sd												MEM[Regs[rs1] + imm] ← Regs[rd]	
jalr													Regs[rd] ← PC + 1, PC ← Regs[rs1] + imm
jal		1	3										Regs[rd] ← PC + 1, PC ← PC + imm
bz	14				rs			i	imm (signé)				if (Regs[rs] == 0) PC \leftarrow PC + imm
bnz		1	5		13								if (Regs[rs] != 0) PC \leftarrow PC + imm