

Jeu d'instructions R12 (version 1.1)

	Encodage sur 12 bits																				
Instruction	11	10	9	8	7	6	5	4	3	2	1	0	Description								
nop	sans effet						0						Aucune opération								
add	rd						rs2	1	0				$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] + \text{Regs}[\text{rs2}]$								
sub								2					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] - \text{Regs}[\text{rs2}]$								
mult								3					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] * \text{Regs}[\text{rs2}]$								
div								0					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] / \text{Regs}[\text{rs2}]$								
mod							rs2	1	1				$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \% \text{Regs}[\text{rs2}]$								
and								2					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \& \text{Regs}[\text{rs2}]$								
or								3					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \text{Regs}[\text{rs2}]$								
xor								0					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \wedge \text{Regs}[\text{rs2}]$								
—								1	2				Réservé pour expansion future								
—								2					Réservé pour expansion future								
not								3					$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \wedge 1^{12}$								
addi							imm (non signé)						$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] + \text{imm}$								
subi													$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] - \text{imm}$								
multi													$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] * \text{imm}$								
divi													$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] / \text{imm}$								
modi													$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \% \text{imm}$								
shli													$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \ll \text{imm}$								
shri													$\text{Regs}[\text{rd}] \leftarrow \text{Regs}[\text{rs1}] \gg \text{imm}$								
ld													$\text{Regs}[\text{rd}] \leftarrow \text{Mem}[\text{Regs}[\text{rs1}] + \text{imm}]$								
sd													$\text{Mem}[\text{Regs}[\text{rs1}] + \text{imm}] \leftarrow \text{Regs}[\text{rd}]$								
jalr													$\text{Regs}[\text{rd}] \leftarrow \text{PC} + 1, \text{PC} \leftarrow \text{Regs}[\text{rs1}] + \text{imm}$								
jal													$\text{Regs}[\text{rd}] \leftarrow \text{PC} + 1, \text{PC} \leftarrow \text{PC} + 1 + \text{imm}$								
bz	rs						imm (signé)						14				if (Regs[rs] == 0) PC ← PC + 1 + imm				
bnz													15				if (Regs[rs] != 0) PC ← PC + 1 + imm				