

# UNIVERSIDADE DE SÃO PAULO ESCOLA DE ENGENHARIA DE SÃO CARLOS INSTITUTO DE CIÊNCIAS MATEMÁTICAS E DE COMPUTAÇÃO

Sistemas Digitais SEL0628/2022.1

# RELÓGIO DIGITAL TTL E CMOS

Gabriel Cazinni Cardoso - 12547771 Gabriel Francheschi Libardi - 11760739 Gustavo Moura Scarenci de Carvalho Ferreira - 12547792 Lucas Eduardo Gulka Pulcinelli - 12547336 Matheus Henrique Dias Cirillo - 12547750 Matheus Pereira Dias - 11207752

Docente responsável: Prof. Robson L. F. Cordeiro

São Carlos 1º semestre / 2022 Gabriel Cazinni Cardoso - 12547771 Gabriel Francheschi Libardi - 11760739 Gustavo Moura Scarenci de Carvalho Ferreira - 12547792 Lucas Eduardo Gulka Pulcinelli - 12547336 Matheus Henrique Dias Cirillo - 12547750 Matheus Pereira Dias - 11207752

## RELÓGIO DIGITAL TTL E CMOS

Trabalho Final da Disciplina de Sistemas Digitais-SEL0628 Apresentado à Escola de Engenharia de São Carlos, da Universidade de São Paulo

Curso de Engenharia de Computação

Professor Orientador: Maximilian Luppe

São Carlos 1º semestre / 2022

# Sumário

1	Introdução
2	Relógio TTL
	2.1 Esquemáticos
	2.2 Descrição dos sinais lógicos
	2.3 Implementação do relógio
	2.4 Peculiaridades e melhorias feitas no circuito base
	2.5 Custos associados
	2.5.1 Preço dos componentes
	2.5.2 Potência utilizada
3	Relógio CMOS
	3.1 Esquemáticos
	3.2 Descrição do circuito
	3.2.1 Utilizando o CD4511, CDC4518 e CD5420
	3.2.2 Utilizando o CD4026
	3.3 Custos associados
	3.3.1 Preço dos componentes
	3.3.2 Potência utilizada
	3.3.2 I Otelicia utilizatia
4	Conclusão

# 1 Introdução

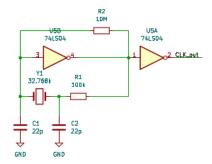
O projeto visa implementar um relógio 24 horas com displays de sete segmentos de modos diferentes. Na primeira, foram utilizados diversos semicondutores baseados em *Transistor Transistor Logic* (TTL), além de um cristal oscilador para gerar o clock inicial de 32768Hz. Já na segunda, foram utilizados semicondutores de óxido de metal complementar(CMOS), utilizando do circuito integrado CD4060 para gerar um clock de  $\frac{1}{60}$ Hz.

Em ambas as construções foram utilizados diversos contadores decimais, divisores e outros componentes para obter o tempo correto. Os componentes CMOS e TTL tem suas vantagens e desvantagens. O objetivo desse trabalho é construir um relógio usando as 2 tecnologias e depois compará-los.

# 2 Relógio TTL

### 2.1 Esquemáticos

Apresenta-se na figura 1 a implementação do clock partindo de um sistema com cristal oscilador até um clock de um minuto, na figura 2 a implementação do relógio com todos os displays, e na figura 3 os semicondutores das portas lógicas utilizados:



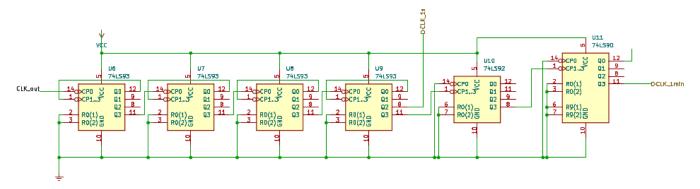


Figura 1: Esquemático do gerador de clock de um minuto

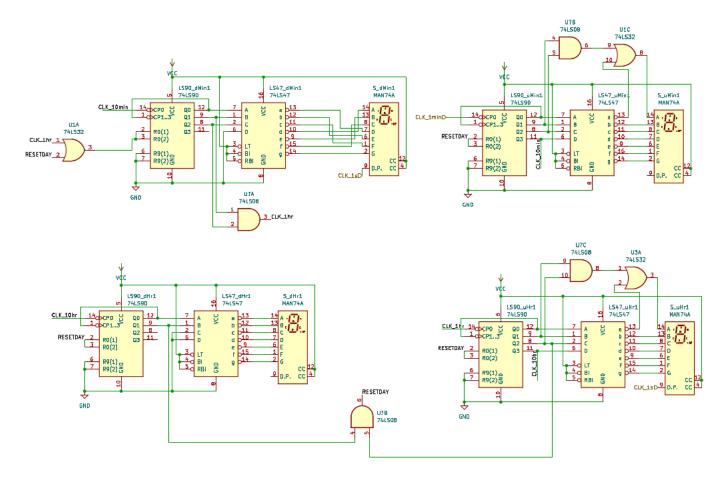


Figura 2: Esquemático do relógio TTL recebendo o clock de um minuto e gerando o display das horas e minutos completo

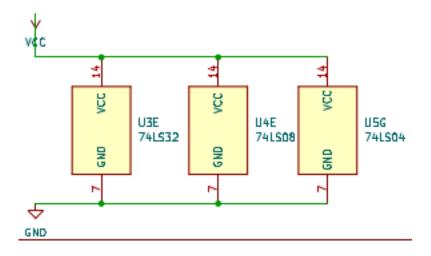


Figura 3: Esquemático dos semicondutores de portas lógicas utilizados

### 2.2 Descrição dos sinais lógicos

Há diversos sinais de clock e outros lógicos utilizado no projeto:

- CLK out é a saída inicial de clock gerada por um cristal oscilador.
- CLK\_1s e CLK\_1min são importantes para contar os segundos e minutos, o primeiro para piscar os dois pontos entre as horas e os minutos para mostrar funcionamento, e o segundo para efetivamente implementar o display dos minutos e os posteriores. Para tal precisamos dividir 32 768Hz por 1 966 080. A forma mais direta de alcançar esse valor é utilizando 15 divisores por dois, um por 5 e um por 12, entretanto, utilizar tal método seria caro e ineficiente. Logo, implementamos os divisores por um conjunto de semicondutores da família 74LSXX: quatro contadores binários de quatro bits 74LS93, que cada um divide por 16 o clock inicial, um divisor por 12 (74LS92) utilizado em parte para gerar um divisor por 6, e um contador decimal 74LS90, também utilizado pela metade para dividir o clock por 5, extraindo CLK\_1min. Entretanto, o último divisor por 16 recebe um clock de 4Hz e sua saída utilizada é de 0.5Hz, mas podemos utilizar outra saída desse mesmo contador como um divisor por 8, que permite a extração de 1Hz do circuito.
- CLK\_10min, CLK\_1h e CLK\_10h são utilizados para contar as dezenas de minutos, horas e dezenas de horas, importantes para os displays. Tais sinais são gerados por meio de três contadores decimais 74LS90, sendo que o primeiro recebe CLK\_1min e o divide por dez quando se utiliza a saída Q3, gerando CLK\_10min; o segundo recebe CLK\_10min e conta até cinco, reiniciando o contador caso os bits 1 e 2 estejam ativos (que só ocorrerá no valor 6), assim gerando CLK\_1h; e o terceiro age de forma análoga a CLK\_10min para gerar CLK\_10h.
- O último sinal altamente importante é RESETDAY, o qual utiliza mais um contador 74LS90 para contar até dois e reinicia os quatro contadores decimais citados caso as dezenas de horas cheguem em dois e as unidades de horas cheguem em quatro em simultâneo.

## 2.3 Implementação do relógio

Os displays são implementados utilizando os quatro 74LS90 citados em CLK\_10min, CLK\_1h, CLK\_10h e RESETDAY, pois tais semicondutores são contadores decimais que podem ter seus outputs binários enviados para um conversor de binário para BCD 74LS47 e um display de sete segmentos MAN74A correspondente para cada um dos quatro displays.

#### 2.4 Peculiaridades e melhorias feitas no circuito base

Os displays têm diversas peculiaridades com importância para o bom funcionamento do projeto:

- Como comentado, quer-se implementar um relógio que tenha um separador entre horas e minutos que pisque a cada 1s. Para isso ser realizado sem a utilização de LEDs, é possível inverter a orientação do display de sete segmento das dezenas de minutos e utilizar os pontos decimais como separadores entre horas e minutos. Para que o display das dezenas de minutos continue com output correto de números decimais, foi necessário modificar as saídas do display após a saída do conversor BCD, de tal forma que as saídas A, B, C, D, E, F e G do conversor vão para, respectivamente, as entradas D, E, F, A, B, C, e G do mostrador.
- Além disso, por motivos estéticos, quando se precisa mostrar o dígito 6, quis-se ativar o segmento A. Tal implementação se deu por duas portas lógicas: a primeira checa se o input provido tem os bits 1 e 2 ligados (isso só ocorrerá para 6 e 7) e, caso ele seja, imediatamente liga o segmento A. Isso não é um problema para o input 7, pois ele já apresenta o segmento A ligado. Tal procedimento se realiza nas unidades de horas e minutos.
- Por fim, nas dezenas de minutos a saída Q3 não é utilizada, pois nunca haverá um horário com dígitos 8 ou 9 nessa casa, da mesma forma que as saídas Q2 e Q3 nas dezenas de horas, pois os valores acima de dois nunca serão utilizados.

#### 2.5 Custos associados

#### 2.5.1 Preço dos componentes

Foi pesquisado o custo total que o circuito apresentaria caso montado, desconsiderando os custos necessários para a impressão de uma PCB ou de breadboards e jumpers para implementação de testes. Foi obtida a tabela 1 para o custo de cada componente do circuito, além da quantidade utilizada:

Componente	Preço unitário (R\$)	Quantidade	Preço total
74LS90	5.9	5	29.5
74LS92	3.89	1	3.89
74LS93	2.5	4	10
MAN74A	15	4	60
74LS47	7.83	4	31.32
74LS32	3.75	1	3.75
74LS08	3.75	1	3.75
74LS04	3.75	1	3.75
Cristal oscilador	1.99	1	1.99
Resistor 10M	0.25	1	0.25
Resistor 100k	0.128	1	0.128
Capacitor 22p	1.29	2	2.58

Tabela 1: Preço dos componentes do circuito do relógio TTL

Utilizando-se a tabela como base, o custo total do circuito é de 150.908 R\$, um valor alto, pois todos os componentes foram pesquisados para apenas uma implementação, ou seja, descontos com compras de 100 ou 1000 componentes não se aplicaram, aumentando fortemente o custo. Além disso, é importante ressaltar que o custo do circuito toma como base valores de compras no Brasil.

#### 2.5.2 Potência utilizada

Por meio de pesquisas em sites e nas fichas de dados, além de aproximações, tomando a tensão como 5V, foi obtida uma aproximação da potência do circuito, considerando todas as conexões entre componentes como fios ideais, na tabela 2:

Componente	Potência unitária (mW)	Quantidade	Potência total
74LS90	45	5	225
74LS92	45	1	45
74LS93	45	4	180
MAN74A	480	4	1920
74LS47	114	4	456
74LS32	46	1	46
74LS08	46	1	46
74LS04	46	1	46
Cristal oscilador	0	1	0
Resistor 10M	0.06	1	0.06
Resistor 100k	0	1	0
Capacitor 22p	0	2	0

Tabela 2: Potência dissipada por cada componente do relógio TTL

Utilizando-se a tabela como base, a potência total do circuito é de 2,96406 Watts, o que, segundo pesquisas, se aproxima da média do mercado para um relógio digital simples.

# 3 Relógio CMOS

## 3.1 Esquemáticos

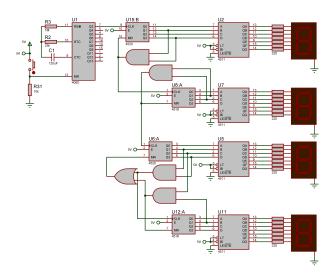


Figura 4: Esquemático do relógio CMOS utilizando CD4511,CD4518 e CD4520

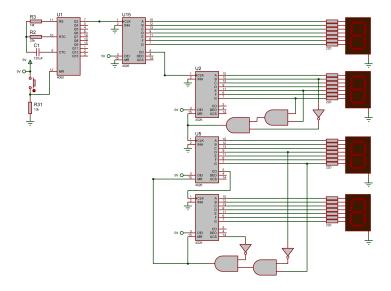


Figura 5: Esquemático do relógio CMOS usando CD4026

# 3.2 Descrição do circuito

Duas montagens foram feitas, uma utilizando os circuitos integrados CD4511, CD4518 e CD4520, como é mostrado na figura 4 e uma utilizando o CD4026, mostrado na figura 5. Em ambas foi utilizado o CD4060 para gerar o clock inicial de  $\frac{1}{60}$ , nesse componente é possível configurar o clock da seguinte maneira:

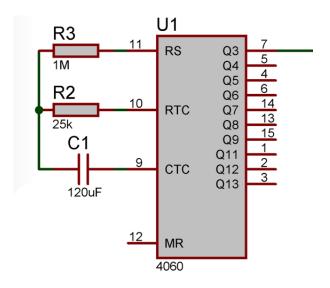


Figura 6: CD4060

Nas saídas de Q3 a Q13, a frequência de oscilação no pino Q''N''será de uma frequência f divida por 2 elevado a N, então no pino Q3, por exemplo, a frequência sera f/8, já que  $2^3 = 8$ . Essa frequência f é determinada pela fórmula:

$$f = \frac{1}{2.5 \cdot R2 \cdot C1} \tag{1}$$

Onde R2 e C1 são a resistência e capacitância do componente de mesmo nome na imagem acima (6). Essa conta só é válida para quando o valor da resistência de R3 é muito maior que R2.

Pelos motivos acima descritos é que se escolheu o valor de R3 =  $1M\Omega$ , muito maior que R2, igual a  $25K\Omega$ , e C1 igual a  $120\mu F$ . Com isso, o resultado de f na conta 1 acima para os valores escolhidos será igual de  $\frac{1}{7.5}$ , o que quando sair multiplicado por 8 na porta Q3 será uma frequência de  $\frac{1}{60}$ , ou seja, uma oscilação por minuto, o que é muito conveniente na construção do relógio.

#### 3.2.1 Utilizando o CD4511, CDC4518 e CD5420

Na construção do primeiro circuito, o sinal sai do CD4060 e vai para um CD4520, um contador binário, o sinal do contador vai para um CD4511, um decodificador BCD, de binário para display de 7 segmentos, e desse último para o display das unidades de minuto. Nas saídas em binário do CD4520, foi utilizada uma porta AND para identificar quando ele está contando 10, e então o sinal é enviado para outro contador binário, 4518, que envia para outro codificador BCD para contar as dezenas de minuto em outro display.

A diferença do contador CD4518 e CD4520 é que o primeiro conta de 0 a 9 e o segundo conta de 0 a 15. O CD4520 foi usado nos casos em que era necessária uma saída igual a 10 e então nesse ponto é reiniciado,

Na saída do CD4518 para as dezenas de minutos, foi usado uma porta AND para identificar quando ele está contando 6, então reinicia-se o contador, já que os minutos só vão até 59, e o sinal é enviado para outro contador CD4520 para contar as unidades de hora.

No contador das unidades de hora, também utiliza-se uma porta AND para identificar a décima contagem e incrementar no contador das dezenas de horas.

Utiliza-se uma porta AND para reiniciar o contador das unidades e dezenas de horas quando o primeiro está contando 4 e o segundo 2, simultaneamente, já que um dia só tem 24 horas.

Foi necessário o uso de uma porta OR para reiniciar o contador de unidades de minuto quando o seu contador chegasse a 10 ou fossem contadas 24 horas.

#### 3.2.2 Utilizando o CD4026

O circuito integrado CD4026 é um contador com saída para 7 segmentos, além de ter uma saída "CO"que oscila a cada 10 contagens e isso facilita muito o trabalho.

As saídas do CD4060 vai para um 4026 e as saídas para 7 segmentos desse vão direto para o display que conta as unidades de minuto e a saída CO vai para outro CD4026.

Esse segundo CD4026 conta as dezenas de minuto, e utilizando uma porta AND nas suas saídas para o display, identifica quando ele conta 6, então um sinal é enviado para outro CD4026 para a contagem das unidades de horas e o das dezenas de minutos é reiniciado. Novamente, o CD4026 das unidades de hora recebe a contagem a cada 60 minutos e envia para um display de 7 segmentos, e sua saída "CO"manda um sinal para outro contador CD4026, que contará as dezenas de hora. O CD4026 possui uma saída "UCS"que pisca sempre quando sua saída para o display é 2, isso tem alguns usos variados, mas nesse caso foi útil, pois é possível identificar quando o contador de dezenas de horas é 2, e somando isso em uma porta AND com o sinal vindo de outra porta AND que verifica se o contador das unidades de hora está em 4, reiniciamos a contagem de horas quando se chega na hora 24.

#### 3.3 Custos associados

#### 3.3.1 Preço dos componentes

Componente	Preço unitário (R\$)	Quantidade	Preço total
Botão	0.3	1	0.3
Resistor 10kΩ	0.09	1	0.09
Resistor 1MΩ	0.09	1	0.09
Resistor $25k\Omega(1 \text{ Resistor de } 1k\Omega \text{ e } 1 \text{ de } 24K\Omega \text{ em série})$	0.12	1	0.12
Capacitor 120µF	2	1	2
Resistor 220Ω	0.09	28	2.24
CD4060	2	1	2
CD4520	1.2	2	2.4
CD4511	3	4	12
CD4518	3	2	6
CD4075(OR)	1.8	1	1.8
CD4073(AND)	1.4	4	5.6
Display de 7 segmentos	3	4	N 12

Tabela 3: Preço dos componentes do circuito do relógio CMOS com o 4511, 4518 e 4520

Custo total aproximado: R\$46.64

Componente	Preço unitário (R\$)	Quantidade	Preço total
Botão	0.3	1	0.3
Resistor 10kΩ	0.09	1	0.09
Resistor 1MΩ	0.09	1	0.09
Resistor $25k\Omega(1 \text{ Resistor de } 1k\Omega \text{ e } 1 \text{ de } 24K\Omega \text{ em série})$	0.12	1	0.12
Capacitor 120μF	2	1	2
Resistor 220Ω	0.09	28	2.24
CD4060	2	1	2
CD4026be	5	4	20
CD4069(NOT)	1.4	3	4.2
CD4073(AND)	1.4	3	4.2
Display de 7 segmentos	3	4	12

Tabela 4: Preço dos componentes do circuito do relógio CMOS com o 4026

Custo total aproximado: R\$45.24

#### 3.3.2 Potência utilizada

Os valores a seguir são cotas superiores para a potência utilizada no circuito. Considerou-se a corrente máxima suportada pelos componentes de 100nA e a tensão padrão de 5V.

Componente	Potência unitária (nW)	Quantidade	Potência total ( $\mu W$ )
CD4511	500	4	2
CD4518	500	2	1
CD4520	500	2	1
CD4060	500	1	0,5
Display de 7 segmentos	480	4	1920

Tabela 5: Potência dos componentes do relógio CMOS da primeira implementação

Componente	Potência unitária (mW)	Quantidade	Potência total (mW)
CD4026	50	4	200
CD4060	50	1	50
Display de 7 segmentos	480	4	1920

Tabela 6: Potência dos componentes do relógio CMOS da segunda implementação

Considerando que a dissipação de energia nos resistores e nos capacitores são desprezíveis, então o consumo de energia da primeira implementação do relógio CMOS é de 1,920W, sendo que quase toda a potência dissipada é no display. Similarmente, na implementação que usa o CD4026, temos um consumo de 2.170mW, em razão da cota superior da corrente ser 10mA.

## 4 Conclusão

É perceptível que o projeto foi realizado e concluído sem grandes dificuldades técnicas, o maior impasse encontrado, tanto para o relógio TTL e relógio CMOS foi obter os preços dos componentes em sites confiáveis e para consumidores brasileiros, além de obter a potência dissipada, que nem sempre estava disponível nas fichas de dados dos componentes.

É possível perceber que, em relação consumo de potência e custo dos componentes nas devidas implementações, para esse projeto, é mais viável utilizar a construção com componentes CMOS, já que essa apresentou menos dissipação de potência e menor custo dos componentes.