

D – Flip Flop

-> Data/Delay Flip Flop

- basiert auf RS- Flip Flop (können nie 1|1 haben oder 0|0)

Jedoch ohne einen Verbotenen Zustand „Vorteil“

- speichert für kurze Zeit **1 Bit** (Verzögern des Signals)
- Anwendung in Speicherbausteinen im PC

Es gibt 2 unterschiedliche D-Flip Flops:

- Taktflankengesteuertes
- Taktzustandgesteuertes

Taktflankengesteuertes

Taktzustandgesteuertes

D Flip-flop

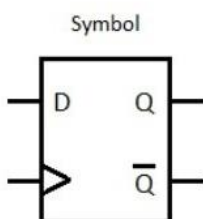


Table of truth:

clk	D	Q	\bar{Q}
0	0	Q	\bar{Q}
0	1	Q	\bar{Q}
1	0	0	1
1	1	1	0

