



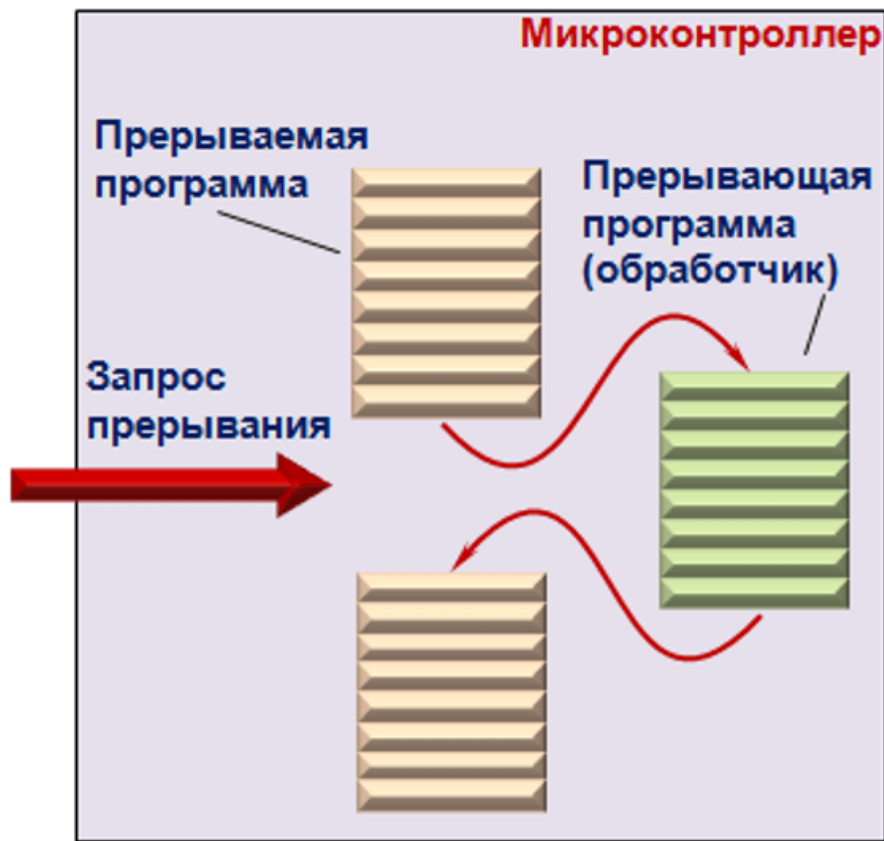
Периферия процессора TMS320F28335. Часть 2

Кафедра ЭО
Петрухин О.М.

Что такое прерывание?

Прерывание (англ. *interrupt*) — сигнал, сообщающий процессору о наступлении какого-либо события.

При этом выполнение текущей последовательности команд приостанавливается, и управление передаётся **обработчику прерывания**, который реагирует на событие и обслуживает его, после чего возвращает управление в прерванный код.



Классификация прерываний

В зависимости от источника возникновения сигнала:

- внешние (асинхронные)
- внутренние (синхронные)
- программные

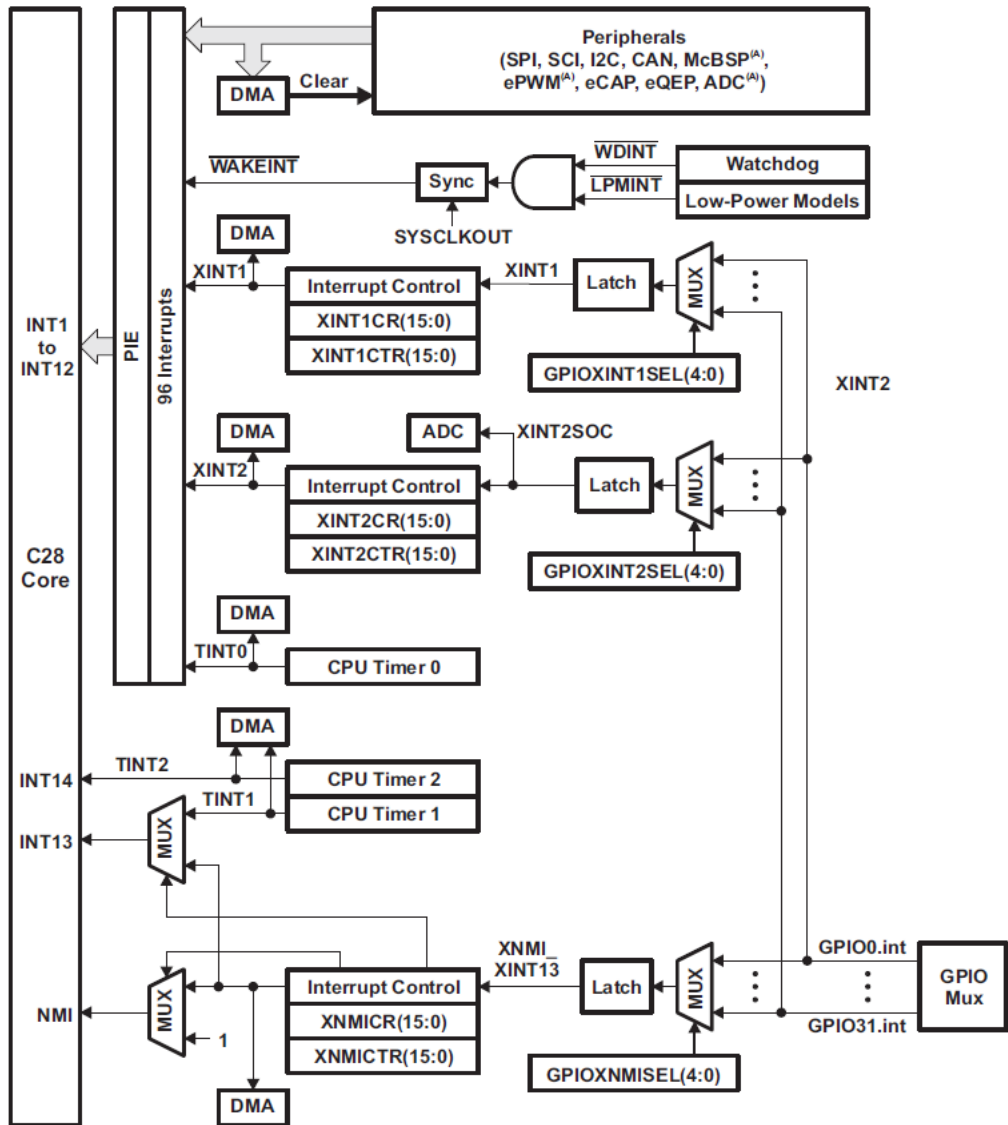
По возможности запрета:

- маскируемые
- немаскируемые (NMI)

По способу организации в микроконтроллере:

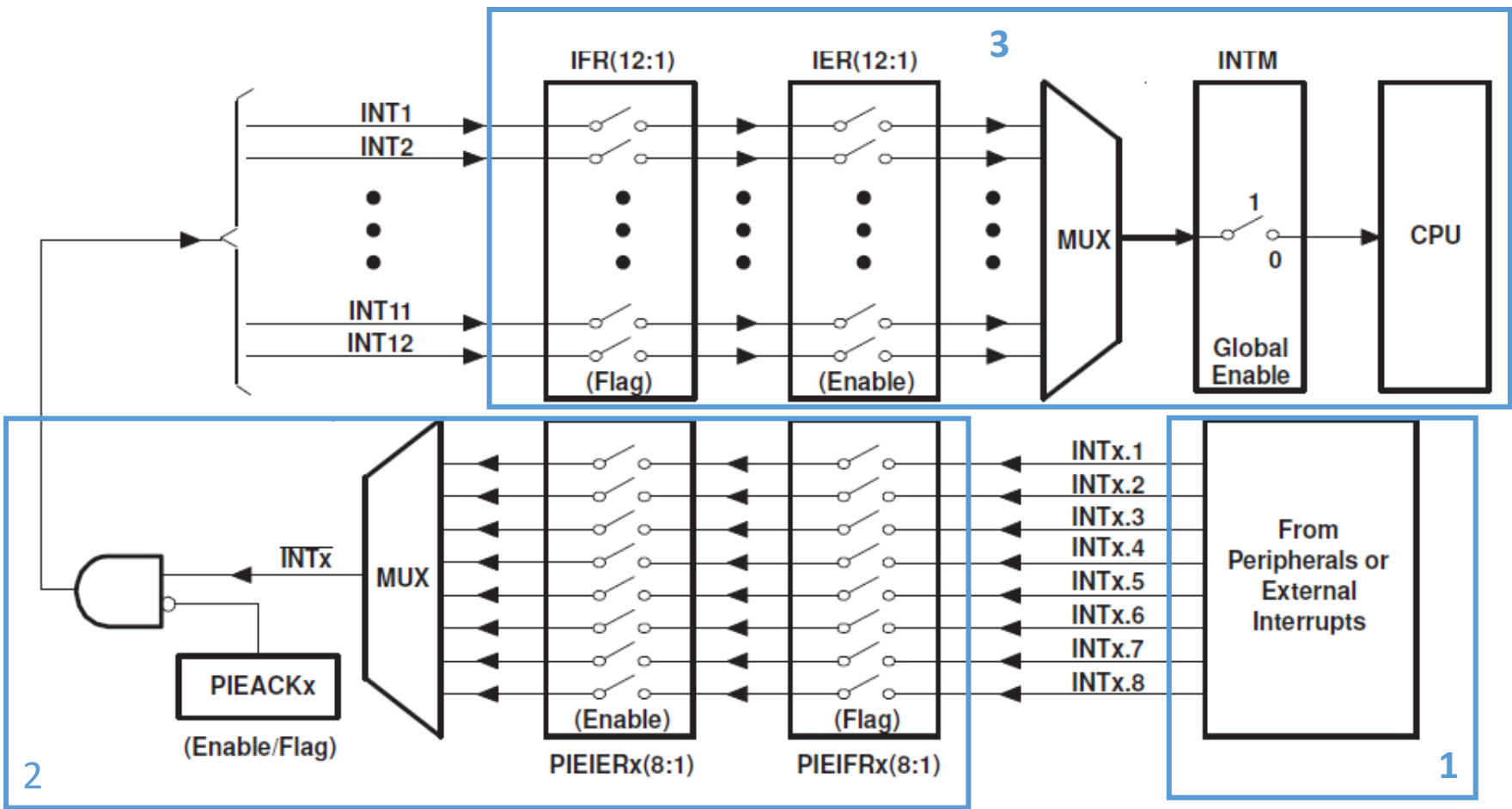
- одноуровневые
- векторные (многоуровневые)

Организация прерываний в TMS320F28335



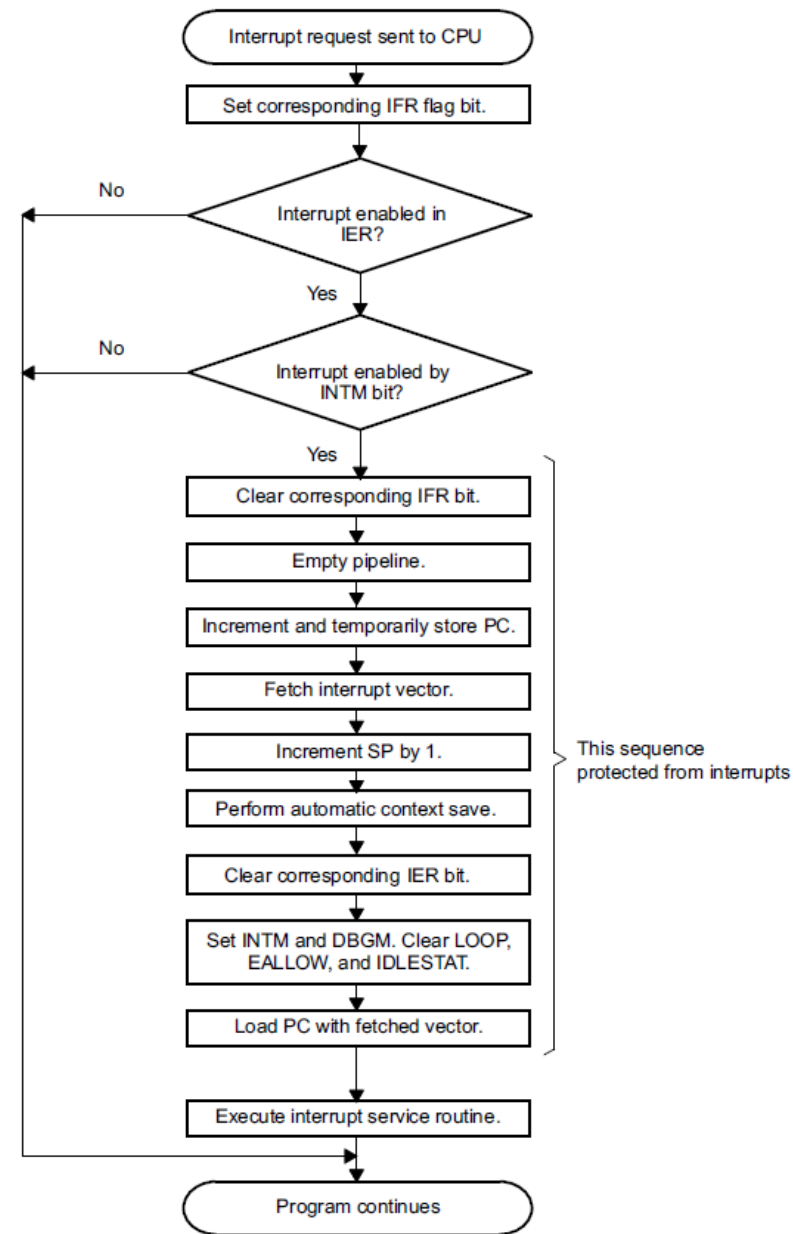
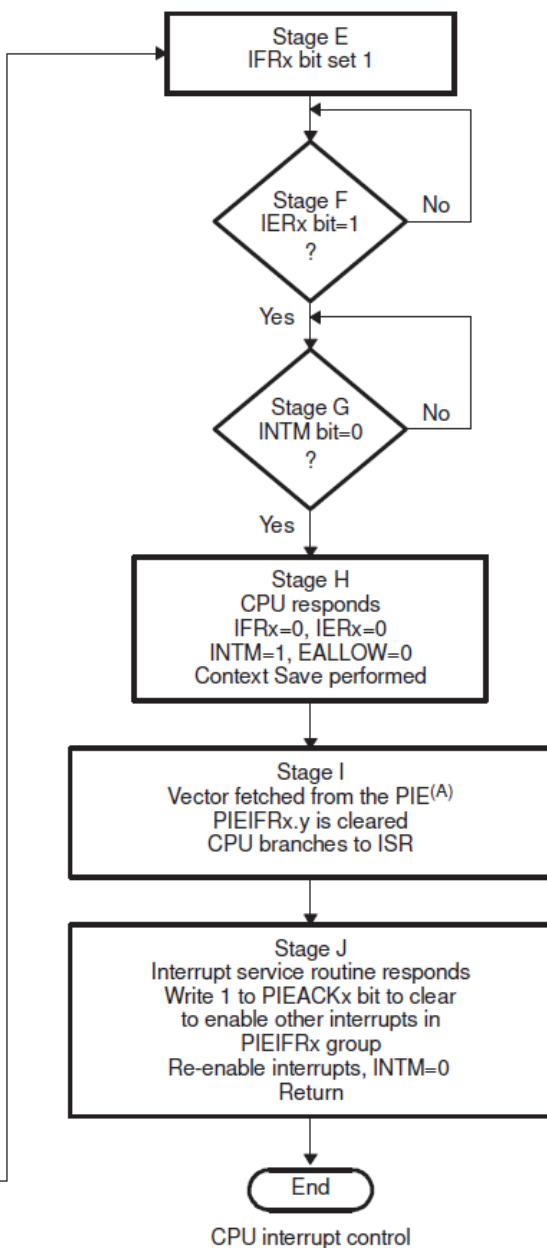
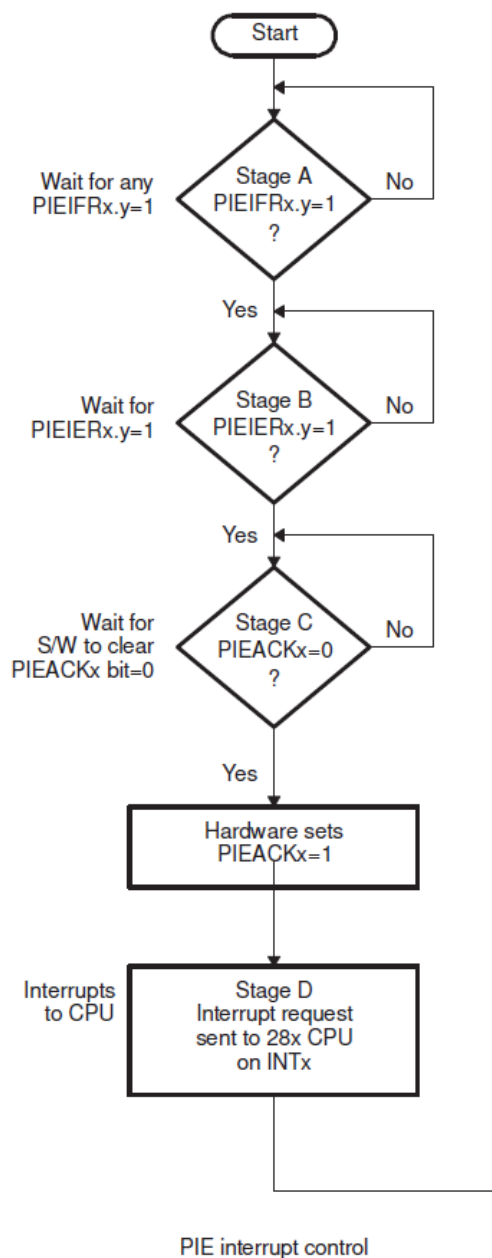
Блок расширения периферийных прерываний (PIE)

- 96 доступных прерываний
- Индивидуальный вектор для каждого прерывания



1. Периферийный уровень
2. Уровень PIE
3. CPU уровень

	INTx.8	INTx.7	INTx.6	INTx.5	INTx.4	INTx.3	INTx.2	INTx.1
INT1.y	WAKEINT (LPM/WD) 0xD4E	TINT0 (TIMER 0) 0xD4C	ADCINT (ADC) 0xD4A	XINT2 Ext. int. 2 0xD48	XINT1 Ext. int. 1 0xD46	Reserved - 0xD44	SEQ2INT (ADC) 0xD42	SEQ1INT (ADC) 0xD40
INT2.y	Reserved - 0xD5E	Reserved - 0xD5C	EPWM6_TZINT (ePWM6) 0xD5A	EPWM5_TZINT (ePWM5) 0xD58	EPWM4_TZINT (ePWM4) 0xD56	EPWM3_TZINT (ePWM3) 0xD54	EPWM2_TZINT (ePWM2) 0xD52	EPWM1_TZINT (ePWM1) 0xD50
INT3.y	Reserved - 0xD6E	Reserved - 0xD6C	EPWM6_INT (ePWM6) 0xD6A	EPWM5_INT (ePWM5) 0xD68	EPWM4_INT (ePWM4) 0xD66	EPWM3_INT (ePWM3) 0xD64	EPWM2_INT (ePWM2) 0xD62	EPWM1_INT (ePWM1) 0xD60
INT4.y	Reserved - 0xD7E	Reserved - 0xD7C	ECAP6_INT (eCAP6) 0xD7A	ECAP5_INT (eCAP5) 0xD78	ECAP4_INT (eCAP4) 0xD76	ECAP3_INT (eCAP3) 0xD74	ECAP2_INT (eCAP2) 0xD72	ECAP1_INT (eCAP1) 0xD70
INT5.y	Reserved - 0xD8E	Reserved - 0xD8C	Reserved - 0xD8A	Reserved - 0xD88	Reserved - 0xD86	Reserved - 0xD84	EQEP2_INT (eQEP2) 0xD82	EQEP1_INT (eQEP1) 0xD80
INT6.y	Reserved - 0xD9E	Reserved - 0xD9C	MXINTA (McBSP-A) 0xD9A	MRINTA (McBSP-A) 0xD98	MXINTB (McBSP-B) 0xD96	MRINTB (McBSP-B) 0xD94	SPITXINTA (SPI-A) 0xD92	SPIRXINTA (SPI-A) 0xD90
INT7.y	Reserved - 0xDAE	Reserved - 0xDAC	DINTCH6 (DMA6) 0xDAA	DINTCH5 (DMA5) 0xDA8	DINTCH4 (DMA4) 0xDA6	DINTCH3 (DMA3) 0xDA4	DINTCH2 (DMA2) 0xDA2	DINTCH1 (DMA1) 0xDA0
INT8.y	Reserved - 0xDBE	Reserved - 0xDBC	SCITXINTC (SCI-C) 0xDBA	SCIRXINTC (SCI-C) 0xDB8	Reserved - 0xDB6	Reserved - 0xDB4	I2CINT2A (I2C-A) 0xDB2	I2CINT1A (I2C-A) 0xDB0
INT9.y	ECAN1INTB (CAN-B) 0xDCE	ECAN0INTB (CAN-B) 0xDCC	ECAN1INTA (CAN-A) 0xDCA	ECAN0INTA (CAN-A) 0xDC8	SCITXINTB (SCI-B) 0xDC6	SCIRXINTB (SCI-B) 0xDC4	SCITXINTA (SCI-A) 0xDC2	SCIRXINTA (SCI-A) 0xDC0
INT10.y	Reserved - 0xDDE	Reserved - 0xDDC	Reserved - 0xDDA	Reserved - 0xDD8	Reserved - 0xDD6	Reserved - 0xDD4	Reserved - 0xDD2	Reserved - 0xDD0
INT11.y	Reserved - 0xDEE	Reserved - 0xDEC	Reserved - 0xDEA	Reserved - 0xDE8	Reserved - 0xDE6	Reserved - 0xDE4	Reserved - 0xDE2	Reserved - 0xDE0
INT12.y	LUF (FPU) 0xDFE	LVF (FPU) 0xDFC	Reserved - 0xDFA	XINT7 Ext. Int. 7 0xDF8	XINT6 Ext. Int. 6 0xDF6	XINT5 Ext. Int. 5 0xDF4	XINT4 Ext. Int. 4 0xDF2	XINT3 Ext. Int. 3 0xDF0



Спасибо за внимание!