

Rapport TP4 ES201 : Architecture des microprocesseurs

Alessandro LEONARDI, Corentin SOUBEIRAN, Iliana VINCENTI, Ruonan QIAN

24/02/2020

Table des matières

1	Présentation du TP	2
2	Profiling de l'application	3
	2.1 Q1	3
	2.2 $\stackrel{\circ}{\mathrm{Q}}2$	
	2.3 Q3	
3	Evaluation des performances	4
	3.1 Q4	4
		4
4	Efficacité surfacique	5
	4.1 Q6	5
	4.2 Q7	
	4.3 Q8	
	$4.4 Q9 \dots \dots \dots \dots \dots \dots \dots \dots \dots $	
5	Efficacité énergétique	6
	5.1 Q10	6
	•	6
6	Architecture système big.LITTLE	7
	6.1 Q12	7
7	Faculatif	8
		8
	7.2 014	8

1 Présentation du TP

2 Profiling de l'application

Nous pouvons compiler en utilisant la commande : sslittle-na-sstrix-gcc < source > .c -o < exe > .ss pour produire un binaire pour le simulateur SimpleScalar.

2.1 Q1

Nous allons generer le pour centage de chaque classe d'instructions de ces applications en utilisant la commande : sim-profile -iclass < exe>.ss < input>.

dijkstra_small.ss input.dat				
Classes des instructions	Nombre d'instructions	Pourcentage		
load	26485327	28.78		
store	6383433	6.94		
uncond branch	5382775	5.85		
cond branch	9396219	10.21		
int computation	44369706	48.22		
fp computation	0	0.00		
trap	239	0.00		

bf.ss input_small.asc				
Classes des instructions	Nombre d'instructions	Pourcentage		
load	2623	8.12		
store	3501	45.61		
uncond branch	167	2.18		
cond branch	873	11.37		
int computation	2504	32.62		
fp computation	0	8 0.100.00		
trap	8	0.10		

2.2 Q2

2.3 Q3

- 3 Evaluation des performances
- 3.1 Q4
- 3.2 Q5

4 Efficacité surfacique

- 4.1 Q6
- 4.2 Q7
- 4.3 Q8
- 4.4 Q9

- 5 Efficacité énergétique
- 5.1 Q10
- 5.2 Q11

- 6 Architecture système big.LITTLE
- 6.1 Q12

- 7 Faculatif
- 7.1 Q13
- 7.2 Q14