

Raport de Laborator-Multiplexorul

1. Scopul lucrării

Lucrarea își propune prezentarea unui sistem simplu de transmitere a datelor format dintr-un echipament de emisie și unul de recepție. În cadrul echipamentului de emisie va fi abordat studiul și sinteza unui multiplexor cu 4 intrări.

2.1. Multiplexorul

Circuitele de multiplexare (MUX-urile) sunt circuite logice combinaționale care permit trecerea datelor de la una din cele n intrări spre ieșirea unică. Selecția intrării care urmează a avea acces la ieșire se face printr-un cuvânt de cod (adresă) având p biți (fig. 7.5). Se observă că $n=2^p$, adică numărul de intrări este egal cu numărul combinațiilor de cod ale barelor de adresă.

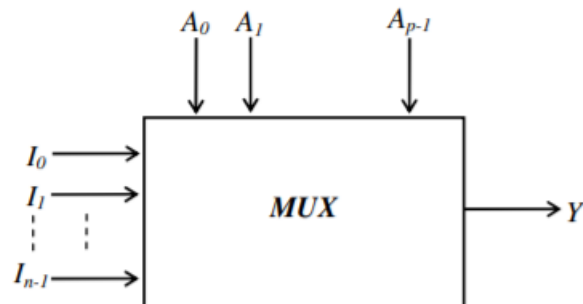


Fig. 7.5. Schema bloc generală a unui multiplexor

2.2. Circuitul de multiplexare cu 4 intrări

Prezentăm în cele ce urmează o variantă electronică a MUX-ului din fig. 7.2, deci un MUX cu $n=4$ intrări și $p=2$ bare de adresă.

Observație: Schema este prevăzută și cu o intrare de autorizare E , activă în starea "L".

Pornind de la tabelul de adevăr al unui circuit de multiplexare cu 4 intrări (tab. 7.1), scriem forma canonică disjunctivă a funcției de ieșire, relația (7.1), a cărei implementare este prezentată în fig. 7.6.

Tab. 7.1. Tabelul de adevăr al unui MUX cu 4 intrări

\overline{E}	A_1	A_0	I_0	I_1	I_2	I_3	Y
1	x	x	x	x	x	x	0
0	0	0	I_0	x	x	x	I_0
0	0	1	x	I_1	x	x	I_1
0	1	0	x	x	I_2	x	I_2
0	1	1	x	x	x	I_3	I_3

$$Y = E(\underbrace{\overline{A_1}\overline{A_0}}_{P_0}I_0 + \underbrace{\overline{A_1}A_0}_{P_1}I_1 + \underbrace{A_1\overline{A_0}}_{P_2}I_2 + \underbrace{A_1A_0}_{P_3}I_3). \quad (7.1)$$

Ținând seama de disponibilul de circuite integrate: CDB 404 (6 inversoare), CDB 408 (4 x ȘI cu câte 2 intrări), CDB 454 (operator ȘI-SAU-NU cu 4 x 2 intrări) și utilizând proprietatea de asociativitate a funcției ȘI:

$$x_1x_2x_3x_4 = (x_1x_2)(x_3x_4), \quad (7.2)$$

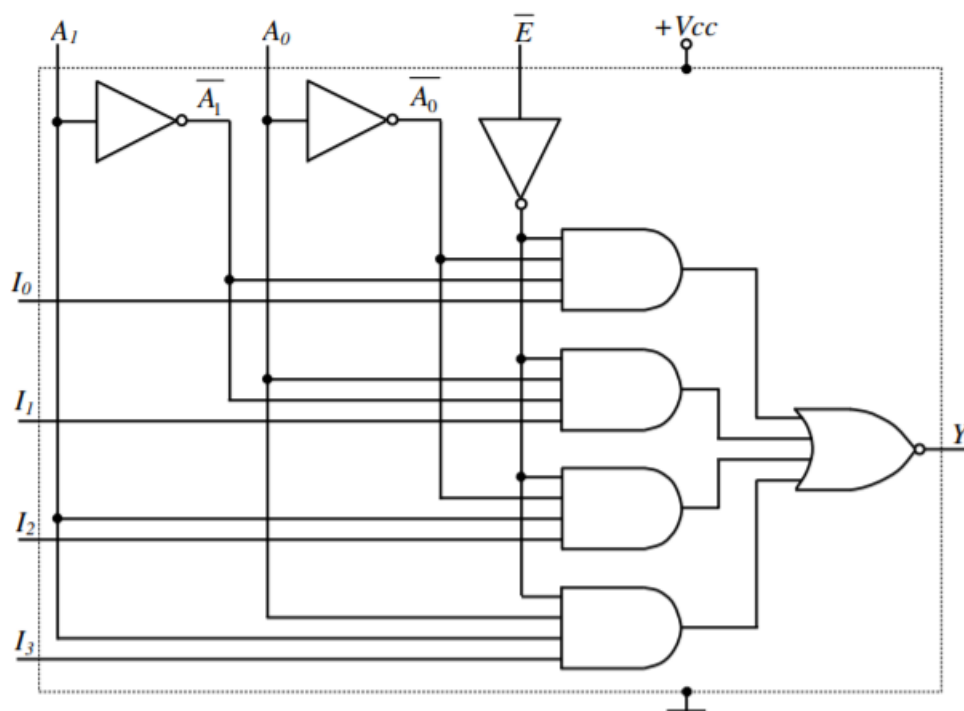


Fig. 7.6. O schemă minimală a MUX-ului cu 4 intrări

obținem schema echivalentă din fig. 7.7 cu ajutorul căreia putem transforma schema din fig. 7.6 de maniera din fig. 7.8.

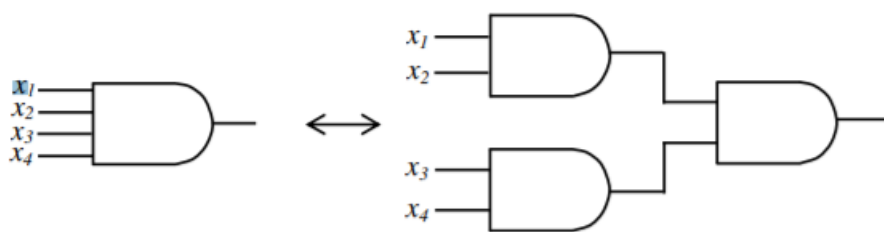


Fig. 7.7. Implementarea egalității 7.2

Remarcăm similitudinea dintre schemele logice din fig. 7.6, 7.8 și schema electromecanică din fig. 7.2: același număr de intrări, aceeași ieșire unică, același sistem de selecție în 4 trepte a intrărilor care urmează să aibă acces la ieșire. Singura deosebire constă în utilizarea comutației statice în locul celei dinamice.

În afara aplicației prezentate mai sus, MUX-urile mai pot fi utilizate la implementarea circuitelor logice combinaționale cu o singură ieșire, precum și la conversia paralel-serie a datelor.

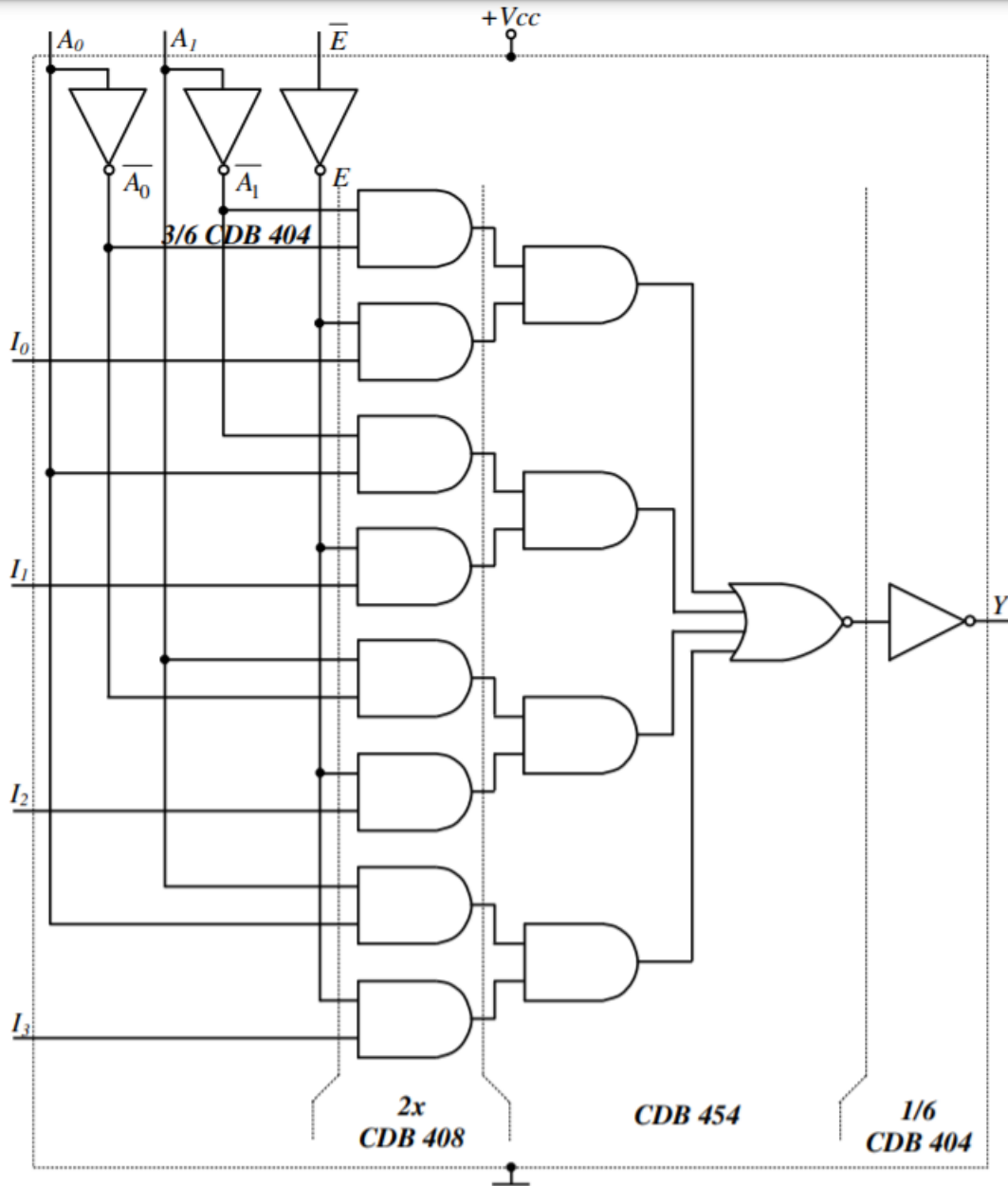


Fig. 7.8. O schemă convenabilă a MUX-ului cu 4 intrări

3. Desfășurarea lucrării

Pentru implementarea unui circuit de multiplexare cu 4 intrări se va folosi platforma de montaj și circuitele integrate CDB404, CDB408 și CDB454, prezentate în fig. A.2, A.4 și A.9 - anexă.

3.1. Se completează fig. 7.8 prin numerotarea pinilor fiecărui circuit integrat, inclusiv a pinilor de alimentare;

3.2. Se implementează circuitul de multiplexare cu 4 intrări pe platforma de montaj;

3.3. Se conectează intrările I0, I1, I2, I3 și adresele A0, A1 ale circuitului de multiplexare la ieșirile A0, A1, A2, A3, respectiv B0, B1 ale DF1 și DF2 puse în regim de numărătoare comandate prin FTM-1, respectiv FTM-2. Ieșirea circuitului de multiplexare se conectează la unul din circuitele de semnalizare din BS;

3.4. Se alimentează circuitele platformei de la sursa de 5V prin cuplarea întrerupătorului K1 din BA-1;

3.5. Se verifică tab. 7.1 pentru toate combinațiile intrărilor de adresă A0, A1 și intrărilor de date I0, I1, I2, I3.

Numerotarea piniilor:

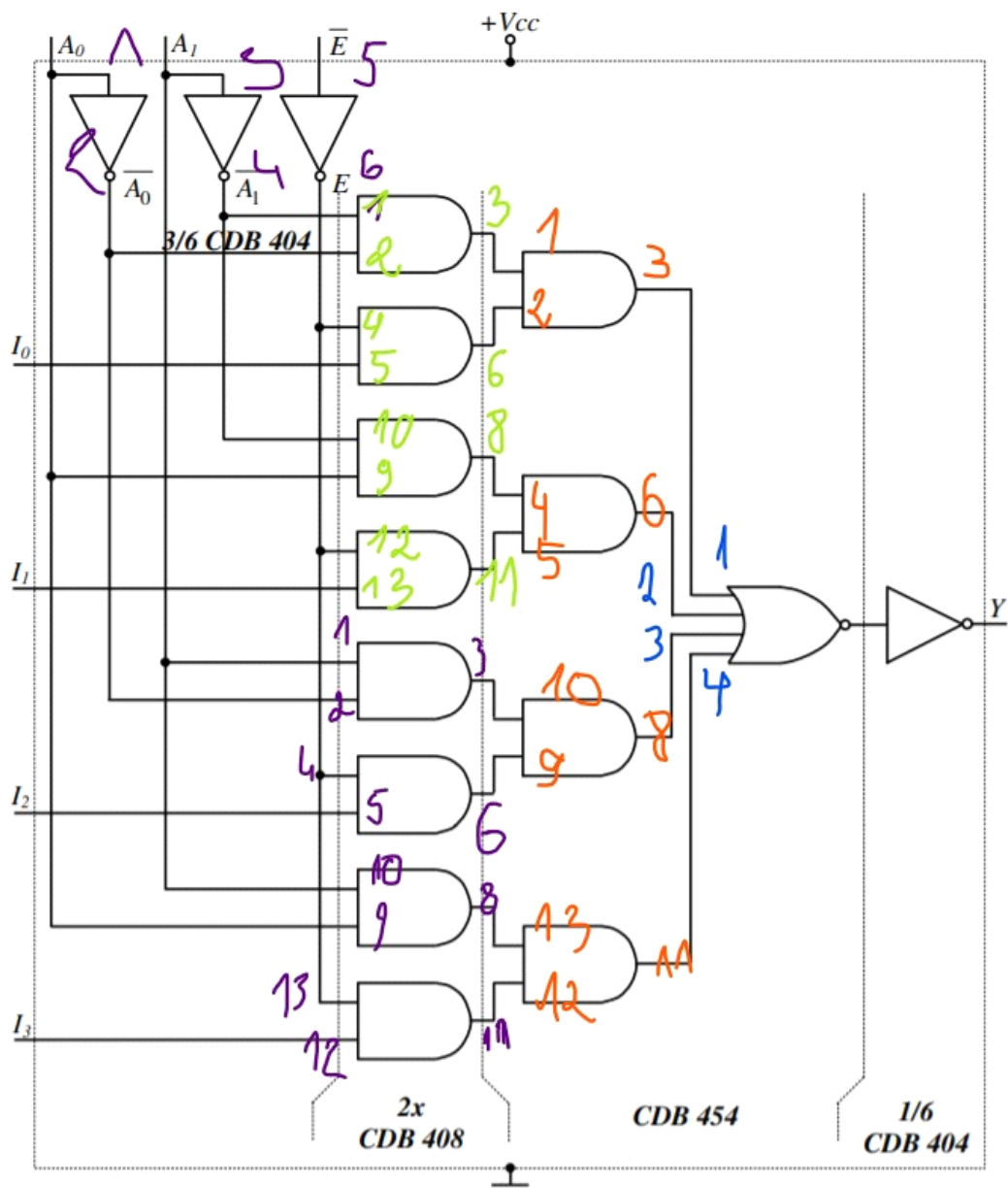
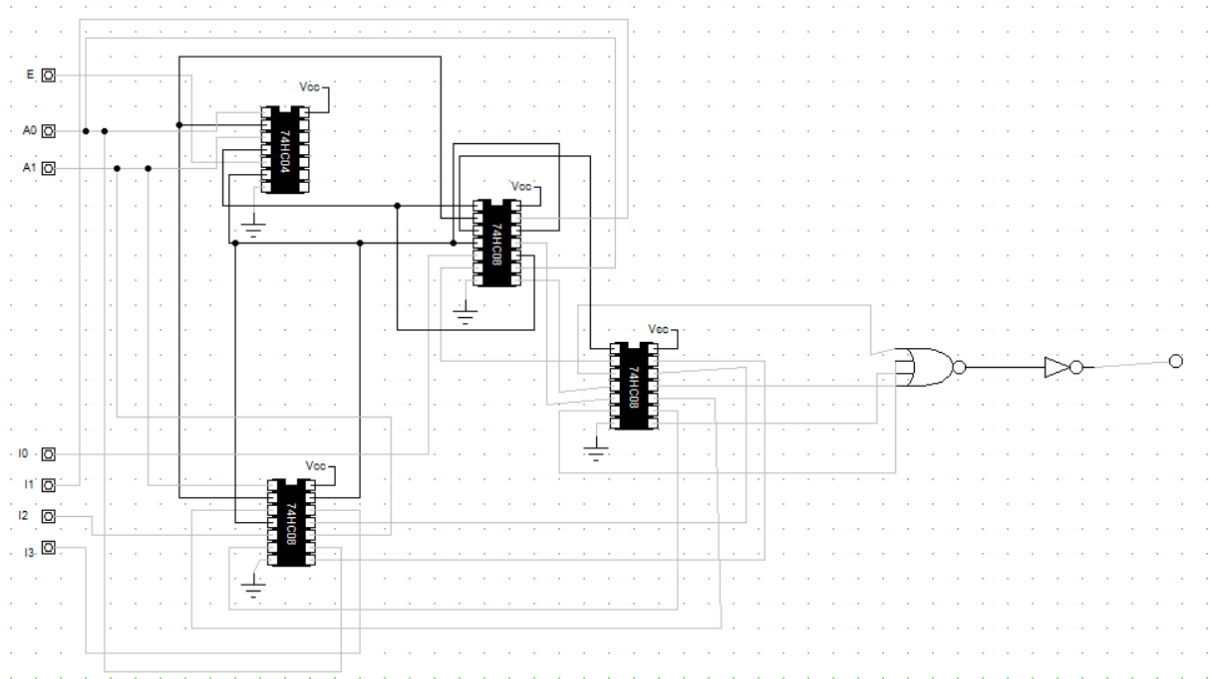
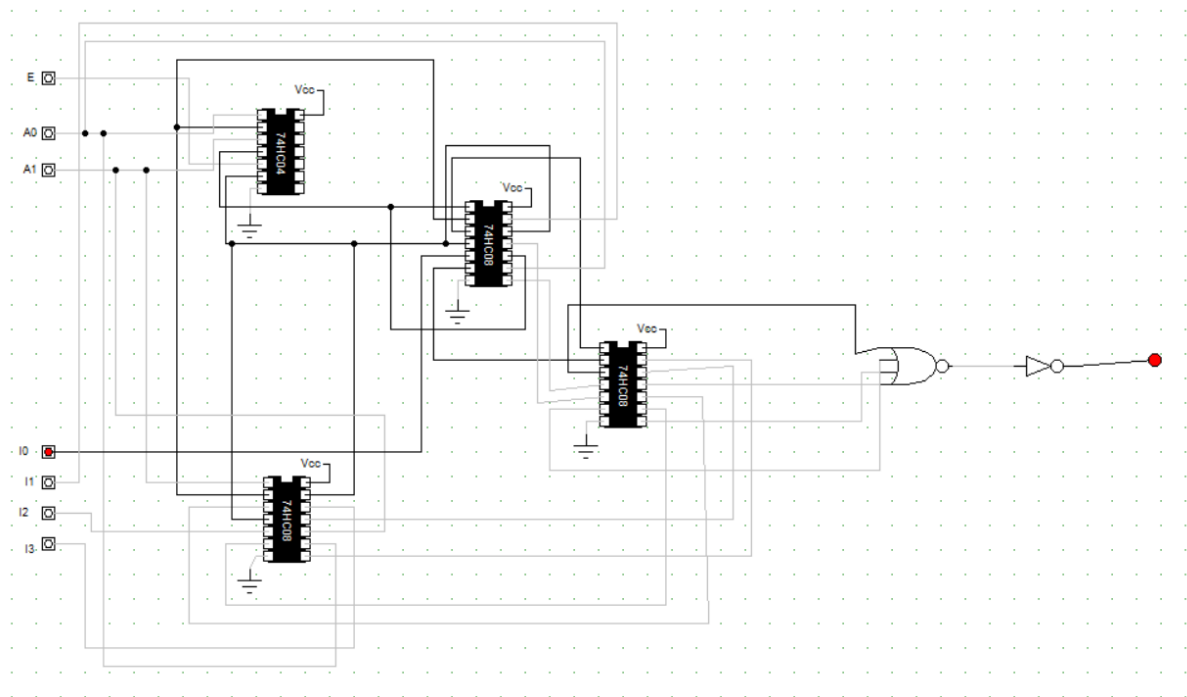


Figura in Digital Works:

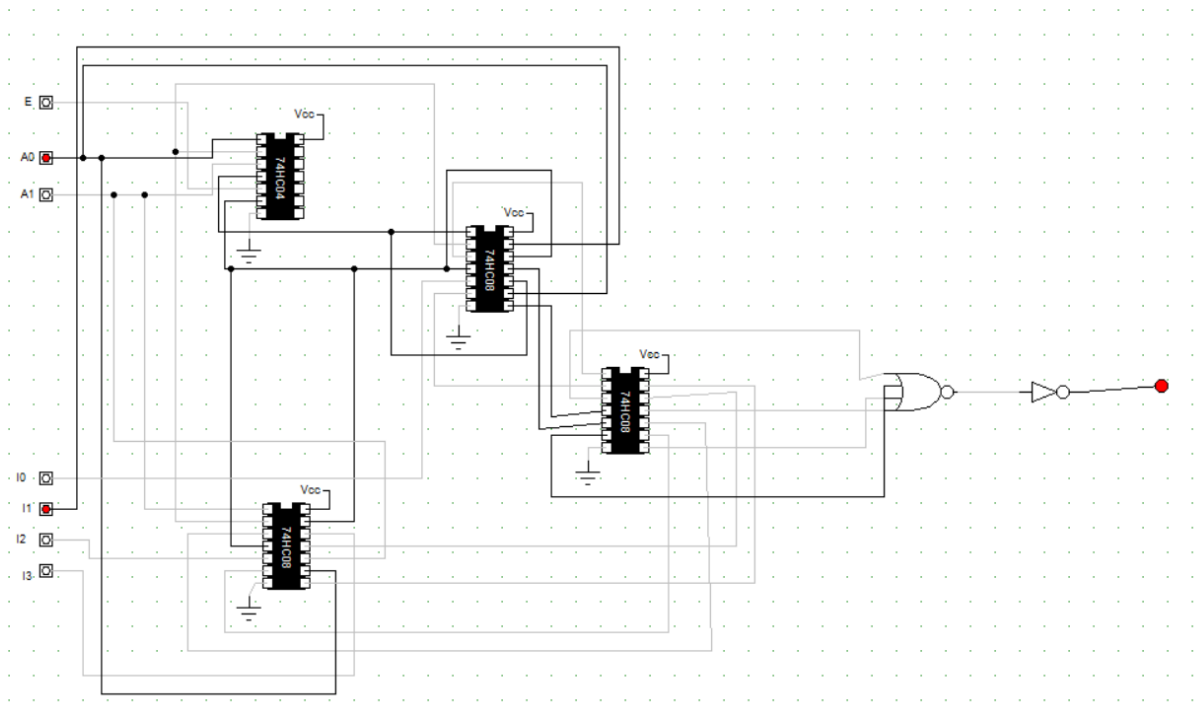


Verificarea tabelului :

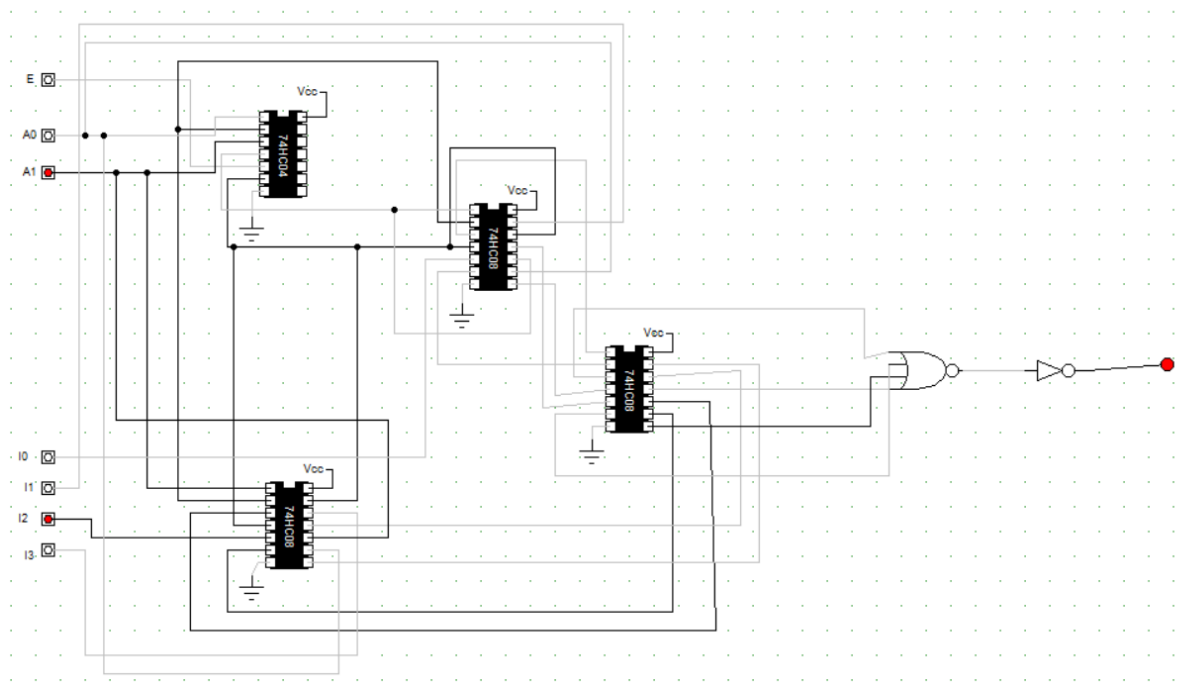
A0=0 A1=0 I0=1;



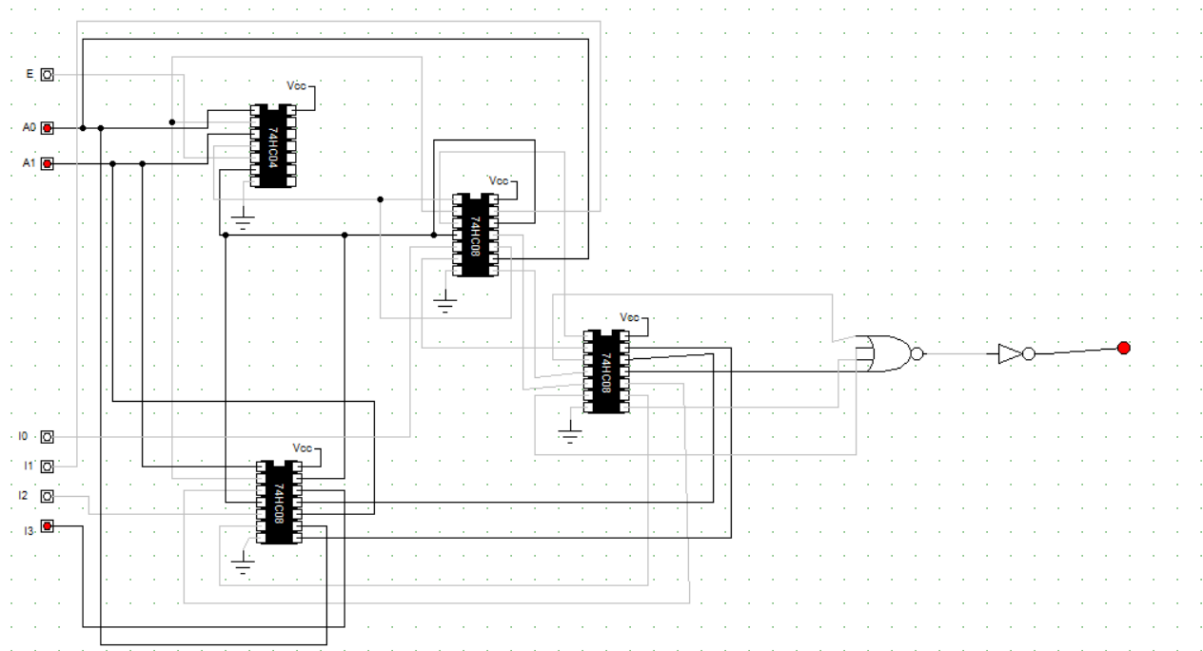
A0=1 A1=0 I1=1;



A0=0 A1=1 I2=1;



A0=1 A1=1 I3=1;



Toate sunt egale cu 1,insa motivul pentru care nu se aprinde becul este din cazua butonului Enable care opreste tot.

