

KS22产品简介

支持128 KB至256 KB Flash和64 KB SRAM的120 MHz器件

1. KS22概述

KS22 MCU构建于ARM® Cortex®-M4处理器上，具有低功耗和高存储器密度，提供多种封装。该器件可提供120MHz性能，并集成一个单精度浮点运算单元。Flash存储器大小为128 KB至256 KB。

KS22系列产品特性如下：

- 运行频率为120 MHz的ARM Cortex-M4内核
- 高达256 KB的Flash和64 KB的RAM
- 宽工作电压范围（1.71–3.6 V），支持全功能Flash编程/擦除/读取操作
- 封装类型包括100LQFP、64LQFP和48QFN
- 工作环境温度范围：-40 °C 至105 °C。

目录

1. KS22 概述	1
2. KS22 主要特性	2
3. 结构框图	3
3.1. 各模块特性列表	3
4. 每个封装的特性差异	14
5. 全面的支持解决方案	14
5.1. 软件开发套件（SDK）	14
5.2. 集成开发环境（IDE）	14
6. 器件标识	15
6.1. 说明	15
6.2. 格式	15
6.3. 字段	15
7. 订购器件编号	16
8. 修订历史记录	16



2. KS22主要特性

表1 KS22 特性概述

内核/系统模块		定时器模块	
CPU/频率	Cortex-M4/120 MHz	低功耗 TPM 模块	1 × 6 通道 + 2 × 2 通道
DMA	16 通道	独立实时时钟 (RTC)	有 (Vbat)
浮点运算单元	单精度	低功耗定时器 (LPTMR)	1
调试	JTAG, SWD	可编程延时模块 (PDB)	有
跟踪	TPIU, FPB, DWT, ITM	周期中断定时器 (PIT)	4 通道
存储器和存储器接口		通信接口	
Flash	高达 256 KB	FlexIO	1
SRAM	64 KB	USB OTG LS/FS, 片上带 PHY	1
时钟模块		CAN (FlexCAN)	2
MCG	FLL/PLL	SPI	2
内部振荡器	32 kHz/4 MHz/48 MHz	LPI ² C	2
外部振荡器	32 – 40 kHz/3 – 32 MHz	LPUART	1
RTC 振荡器	32 kHz	UART	3 (一个支持 ISO7816, 两个提供更 高波特率)
安全性和完整性		I ² S	2
软件看门狗	有	人机接口	
硬件看门狗	有	通用 IO (提供中断)	最多 66 个
循环冗余校验 (CRC)	有	NMI	有
随机数生成加速器	有	操作特性	
模拟模块		电压范围	1.71 – 3.6 V
16 位 ADC	1	温度范围	– 40 – 105 °C
12 位 DAC	1	—	
模拟比较器	1		

3. 结构框图

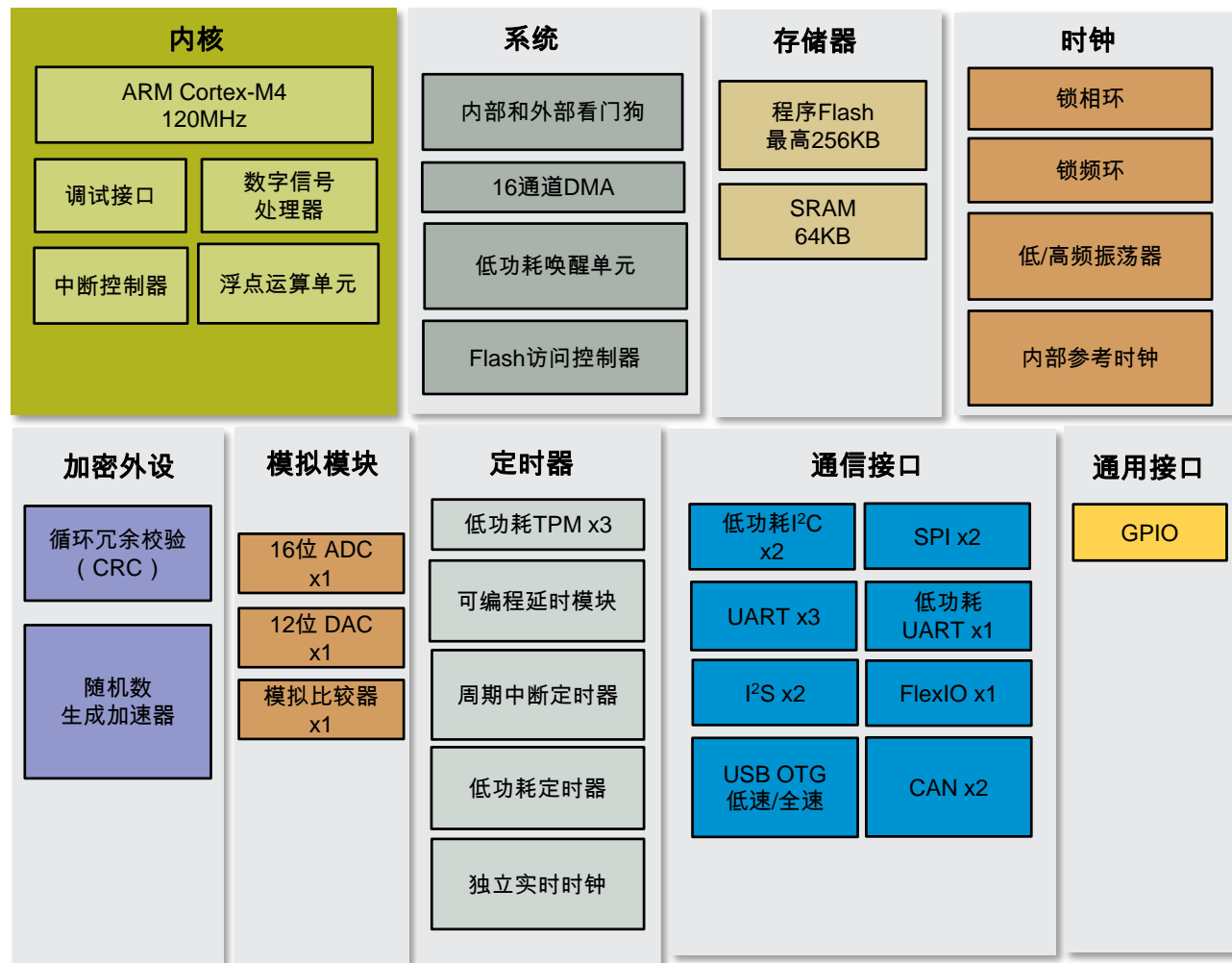


图1 KS22 结构框图

3.1. 各模块特性列表

下列章节描述该系列所有器件的总体特性。器件子系列之间的差异参见第七章节。

3.1.1. 内核模块

3.1.1.1. ARM Cortex-M4内核

- 最高支持120 MHz频率（1.25 DMIPS/MHz）
- ARM内核基于ARMv7架构和Thumb®-2 ISA
- MCU内核主要适合以经济性、确定性和中断性为考虑因素的环境
- Harvard总线架构

- 三级流水线技术和分支预测
- 集成式总线矩阵
- 集成式数字信号处理器（DSP）
- 可配置的嵌套向量中断控制器（NVIC）
- 高级可配置调试组件
- 单精度浮点运算单元（SPFPU）

3.1.1.2. 嵌套向量中断控制器（NVIC）

- 紧密耦合Cortex-M4内核的Harvard架构，实现低延迟的中断处理
- 多达120个中断源
- 包括一个不可屏蔽中断
- 16个优先级，可动态配置每个中断源
- 当更高优先级中断被激活时，可支持嵌套中断
- 重定位向量表

3.1.1.3. 唤醒中断控制器（WIC）

- 在低功耗模式下系统时钟停止时支持中断处理
- NVIC进入深度睡眠模式时，WIC将由NVIC正确配置，并接管和模仿NVIC行为
- 一旦检测到非屏蔽中断，不含优先级逻辑的基本中断屏蔽系统立即发出唤醒信号
- 该模块对用户透明，无需编程，但是在系统进入睡眠状态时会体现出降低功耗的优势

3.1.1.4. 调试控制器

- 串行线JTAG调试端口（SWJ-DP）整合了：
 - 为调试访问提供标准JTAG或cJTAG接口的外部接口
 - 提供串行线双向调试接口的外部接口
- 调试观察点和跟踪（DWT）具有以下功能：
 - 4个比较器，可配置为硬件观察点、PC采样器事件触发器或数据地址采样器事件触发器
 - 用于性能分析的多个计数器或数据匹配事件触发器
 - 可配置为按定义的间隔发出PC样本，或者发出中断事件信息
- ITM具有以下功能：
 - 软件跟踪 — 直接写入ITM激励寄存器可能会导致数据包发出
 - 硬件跟踪 — DWT生成的数据包由ITM发出
 - 时间戳 — 随数据包一起发出
- TPIU充当ITM与片外跟踪端口分析器之间的桥接器
- FPB实现硬件断点，并将代码空间中的代码与数据插入系统空间

3.1.2. 系统模块

3.1.2.1. 电源管理控制单元（PMC）

- 单独的数字（稳压）和模拟（参考数字）电源输出
- 可编程的省电模式
- 无需输出电源去耦电容
- 可通过RTC和外部输入从省电模式唤醒
- 集成式上电复位（POR）
- 具有复位（掉电检测）功能的集成式低压检测（LVD）
- LVD启动点可选择
- 可编程的低压警报（LVW）中断功能
- 缓冲带隙参考电压输出
- 在出厂时已设定好的带隙和LVD调整值
- 1 kHz低功耗振荡器（LPO）

3.1.2.2. DMA通道多路复用器（DMA MUX）

- 多达16个可独立选择的DMA通道路由器
- 提供4个周期性触发源
- 可将各通道路由器分配给63个可能的外设DMA源中的一个

3.1.2.3. DMA控制器

- 多达16个具有32字节传输控制描述符的完全可编程通道
- 通过双向地址传输数据，并支持8位，16位，32位，128位和256位的数据位宽
- 可编程的源地址与目标地址及传输大小，支持增强型寻址模式
- 支持外层和内层嵌套计数器，并可以在每个通道上产生一个请求和一个中断
- 支持通道与通道之间的链接和分散/集中模式以便于数据连续传输并可配置成固定优先级或者轮询式通道仲裁

3.1.2.4. 系统时钟

- 锁频环（FLL）
 - 频率范围可设定的数字控制振荡器（DCO）
 - 可使用内部或外部参考时钟来控制FLL
 - 拥有32 kHz内部参考时钟，分辨率可达0.2%

- 锁相环（PLL）
 - 电压控制振荡器（VCO）
 - 可使用外部参考时钟来控制PLL
 - 模数VCO分频器相位/频率检测器
 - 集成环路滤波器
- 内部参考时钟产生器
 - 可用于控制FLL
 - 可以选择慢速或快速时钟作为MCU的时钟源
 - 可以用作其他片上外围设备的时钟源
- 来自晶体振荡器的外部时钟
 - 可用于控制FLL和/或PLL
 - 可以选作MCU的时钟源
- 具有复位请求功能的外部时钟监视器
- 可用于PLL的具有中断请求功能的时钟检测器
- 用于调整慢速和快速内部参考时钟的自动调整机制（ATM）
- 为大多数外设提供多个时钟源选项

3.1.3. 存储器和存储器接口

3.1.3.1. 片上存储器

- 高达256 KB的程序Flash
- 64 KB SRAM
- 安全电路可防止对RAM和Flash内容的未授权访问

3.1.4. 安全性和完整性

3.1.4.1. 循环冗余校验（CRC）

- 拥有16/32位移位寄存器的硬件CRC生成器电路
- 用户可配置的16位/32位CRC
- 可编程生成器多项式
- 针对所有单比特、双比特、奇数比特位和大部分多比特错误提供错误检测
- 可编程初始种子值
- 高速CRC计算
- 可选特性，可通过转置寄存器转置输入数据与CRC结果，此特性可用于字节采用LSB格式的应用中

3.1.4.2. 看门狗定时器 (WDOG)

- 独立的可配置时钟源输入
- 具有解锁序列的一次性写入控制位
- 可编程定时溢出的周期
- 可测试看门狗定时器和复位
- 窗口刷新选项
- 可靠刷新机制
- 每两次上电复位所经历的看门狗复位累积计数
- 可配置的超时中断

3.1.4.3. 外部看门狗监视器 (EWM)

- 独立的1 kHz LPO时钟源
- 将信号输出到外部门电路，此过程由CPU或外部输入控制

3.1.4.4. 随机数据生成器加速器 (RNGA)

- 支持数字签名标准中定义的密钥生成算法
 - <http://www.itl.nist.gov/fipspubs/fip186.htm>
- 集成的熵源可以为PRNG提供熵作为其种子

3.1.5. 模拟模块

3.1.5.1. 16位模数转换器 (ADC)

- 采用最高16位分辨率的线性逐次逼近算法
- 输出模式：
 - 差分16位、13位、11位和9位模式，采用二补数16位符号扩展格式
 - 16位、12位、10位和8位单端模式，采用右对齐无符号格式
- 单次或连续转换
- 可配置采样时间和转换速度/功耗
- 转换完成和硬件均值完成标志和中断
- 可从最多4个来源中选择输入时钟
- 低功耗工作模式可降低噪声
- 异步时钟源可降低工作噪声（带时钟输出选项）
- 带硬件通道选择的可选异步硬件转换触发器
- 自动与中断进行比较以获取不同的可编程值
- 温度传感器
- 硬件平均功能
- 自校准模式

3.1.5.2. 高速模拟比较器（CMP）

- 6位DAC可编程参考生成器输出
- 多达7个可选比较器输入；可按任意极性顺序将每个输入与其他任一输入进行比较
- 可选择在比较器输出上升沿、下降沿或上下边沿同时产生中断
- 比较器输出支持：
 - 采样
 - 加窗（某些PWM过零检测应用的理想之选）
 - 使用外部采样信号或分频外设时钟进行数字滤波
- 两种性能模式：
 - 更高功率导致更短的传播延迟
 - 低功耗，但传播延迟更长
- 可在所有MCU功耗模式下工作

3.1.5.3. 12位数模转换器（DAC）

- 12位分辨率
- 片上可编程参考生成器输出。电压输出范围为 $1/4096V_{in}$ 至 V_{in} ，步进为 $1/4096V_{in}$ （其中 V_{in} 为输入电压）。
- 可从一个参考电压源选择 V_{in}
- 在正常停止模式保持静态
- 在多种工作模式下支持16字长的数据缓冲
- DMA支持

3.1.6. 定时器

3.1.6.1. 可编程延时模块（PDB）

- 多达15个触发器输入源和软件触发器源
- 一个可配置PDB通道用于ADC硬件触发器
 - 每个PDB通道提供一个触发器输出用于ADC硬件触发器，多达两个预触发器输出用于选择ADC触发器
 - 一个16位延迟寄存器预触发器输出
 - 预触发器输出延迟寄存器的可选旁路
 - 在一次性或连续性模式下工作
 - 可选背靠背工作模式，此模式能够完全使ADC转换触发下一个PDB通道
- 一个DAC间隔触发器
 - 为DAC提供一个间隔触发器输出
 - 一个16位延迟时间触发器

- 延迟时间触发器寄存器的可选旁路
 - 可选的外部触发器
- 多达8个脉冲输出（pulse-out）
 - 可单独启用或禁用脉冲输出
 - 可编程脉冲宽度
- DMA支持

3.1.6.2. 低功耗TPM（LPTPM）

- 可选择TPM时钟模式
 - 模式可在异步计数器时钟的每个边沿上递增
 - 模式可在已同步至异步计数器时钟的外部时钟输入上升沿上递增
- 预分频器可按1、2、4、8、16、32、64或128分频
- TPM包括一个16位计数器
 - 它可以是自由运行计数器或模数计数器
 - 计数可以是向上计数或者先上后下计数
- 包括6条通道，均可配置为输入捕获、输出比较、边沿对齐PWM模式或中心对齐PWM模式
- 支持在计数器溢出时生成中断和/或DMA请求（按通道）
- 支持可选择触发输入，以便复位计数器或者使计数器开始递增
- 支持在计数器溢出时生成硬件触发器信号（按通道）

3.1.6.3. 周期中断定时器（PIT）

- 多达4个通用中断定时器
- 多达4个用于触发ADC转换的中断定时器
- 32位计数器分辨率
- 由总线时钟计时
- DMA支持
- 两个定时器可级联构成一个64位定时器

3.1.6.4. 低功耗定时器

- 以定时器或脉冲计数器的形式工作
- 可以选择预分频器/去抖滤波器的时钟
- 可配置去抖滤波器或预分频器
- 完成定时器比较后生成中断
- 完成定时器比较后生成硬件触发器信号

3.1.6.5. 实时时钟（RTC）

- 独立的电源、POR和32 kHz晶体振荡器
- 32位秒计数器，带32位闹钟
- 带补偿功能的16位预分频器
- 寄存器写入保护
 - 硬件锁定要求VBAT POR启用写访问权限
 - 软件锁定要求系统复位以启用读/写访问权限

3.1.7. 通信接口

3.1.7.1. USB On-The-Go模块（FS/LS）

- 使用USB规范版本2.0编译
- USB主机模式
 - 支持增强型主机控制器接口（EHCI）
 - 允许在不使用OHCI/UHCI伴侣控制器的情况下直接连接FS/LS器件
 - 受Linux和其他市售操作系统的支持
- USB设备模块
 - 通过片上收发器全速运行
 - 支持一个面向上游的端口
 - 支持16个可编程的双向USB端点，包括端点0
- 挂起/低功耗模式
 - 作为主机，固件可以挂起单个设备或整个USB，以及禁用芯片时钟以便在低功耗模式下工作
 - 器件支持低功耗挂起
 - 主机和器件支持远程唤醒
 - 与处理器的低功耗模式集成
- 包含片上全速（12 Mbps）收发器和低功耗（1.5 Mbps）收发器
- 连接可配置，可将任何UART发送与接收引脚连接到全速USB物理层

3.1.7.2. 串行通信接口（SPI）

- 全双工3线同步传输
- 主机模式或从机模式
- 从机模式下的数据流操作（持续从机选择）
- 使用发送/接收先进先出（TX/RX FIFO）（深度为4个条目）的缓冲发送/接收操作
- 可基于每帧设定传输属性

- 多个外设芯片选择（PCS）（6个PCS可用于SPI0，4个PCS可用于SPI1），可通过外部解复用器扩展至64个
- 通过外部解复用器支持对多达32个外设芯片选择（PCS）执行去抖
- DMA支持将条目添加到TX FIFO，以及将条目从RX FIFO中删除
- 全局中断请求线路
- 调整的SPI传输格式支持与较慢的外围设备通信
- 省电架构特性

3.1.7.3. 低功耗I²C（LPI²C）

- 支持标准、快速、Fast+和超快速模式
- 在从机模式下支持HS模式
- 多主机支持，包括同步和仲裁
- 时钟拉伸
- 通用调用、7位和10位寻址
- 软件复位、START字节和器件ID需要软件支持

3.1.7.4. UART

- 全双工操作
- 带/32小数分频、基于模块时钟频率的13位波特率选择
- 可编程8位或9位数据格式
- 发送器输出极性可编程
- 接收输入极性可编程
- 高达14位中断字符传输
- 11位中断字符检测选项
- 通过空闲线路或地址标志唤醒的两种接收器唤醒方法
- 接收器中的地址匹配功能可减少地址标志唤醒ISR开销
- 可以将MSB或LSB配置为线上传输的首位
- UART0支持与SIM卡和智能卡连接的ISO 7816协议
- 接收帧错误检测
- 硬件奇偶生成和校验
- 1/16位时间噪声检测
- 支持DMA

3.1.7.5. 低功耗UART (LPUART)

- 全双工标准不归零 (NRZ) 格式
- 可编程波特率 (13位模数分频器)，支持4x至32x的可配置过采样率
- 发送与接收波特率可与总线时钟异步运行：
 - 波特率可配置为不受总线时钟频率影响
 - 支持在停止模式下工作
- 中断、DMA或轮询操作：
- 硬件奇偶生成和校验
- 可编程8位、9位或10位字符长度
- 可编程1位或2位停止位
- 3种接收器唤醒方法：
 - 空闲线路唤醒
 - 地址标志唤醒
 - 接收数据匹配
- 自动地址匹配，以减少ISR开销：
 - 地址标志匹配
 - 空闲线路地址匹配
 - 地址匹配开始、地址匹配结束
- 可选13位分隔字符生成/11位分隔字符检测
- 可配置空闲长度检测，支持1、2、4、8、16、32、64或128个空闲字符
- 可选择发送器输出和接收器输入极性

3.1.7.6. 同步串行接口 (I²S)

- 独立（异步）或共享（同步）发送和接收部分，带独立或共享内部/外部时钟和帧同步，在主机或从机模式下工作，用于提供音频支持
- 主机或从机工作模式
- 使用帧同步的正常工作模式
- 网络工作模式允许多个器件共享端口，最多32个时间槽
- 可编程数据接口模式，如I²S、LSB对齐和MSB对齐
- 可编程字长（8、10、12、16、18、20、22或24位）
- 支持AC97

3.1.7.7. FlexCAN

- 完全实现CAN协议规范（版本2.0B）
- 灵活可配置的报文箱，数据长度为0至8个字节
- 各报文箱可配置为RX或TX，全部支持标准和扩展报文
- 每个报文箱具有独立的RX掩码寄存器
- 功能完备的RX FIFO，提供高达6帧的存储容量和自动内部指针处理
- 传输终止功能
- 为CAN协议接口提供可编程时钟源（总线时钟或晶体振荡器）
- 未被占用的空间可用作通用RAM空间
- 只听模式功能
- 可编程回环模式支持自检操作
- 可编程传输优先级机制：最低ID、最低缓冲区数或最高优先级
- 基于16位自由运行定时器的时间戳
- 全球网络时间，通过特定报文同步
- 可屏蔽中断
- 不受传输媒介影响（采用外部收发器）
- 适用于高优先级报文的仲裁方案可缩短延迟时间
- 低功耗模式，可设定为在总线活动时唤醒

3.1.7.8. FlexIO

FlexIO 模块广泛支持各种协议，包括但不限于以下协议：

- UART
- I²C
- SPI
- I²S
- PWM/波形生成

关键特性：

- 32位移位寄存器阵列，具有发送、接收和数据匹配模式
- 双缓冲移位器工作模式支持连续数据传输
- 移位器级联可支持更大传输大小
- 自动开始/停止位生成
- 中断、DMA或轮询发送/接收操作
- 可编程的波特率不受总线时钟频率的影响，并支持在停止模式下异步工作
- 高度灵活的16位定时器支持在不同内部或外部触发条件下进行复位、使能和禁用

3.1.8. 人机接口

3.1.8.1. 通用输入/输出 (GPIO)

- 可编程去抖滤波器和中断，可以选择所选输入引脚上的极性
- 所有输入引脚上有迟滞以及可配置的上拉/下拉电阻
- 所有输出引脚上的压摆率均可配置
- 所选输出引脚上的驱动强度可配置
- 独立引脚值寄存器，可读取数字引脚上的逻辑电平

4. 每个封装的特性差异

表2 每个封装的特性差异

封装	64LQFP	100LQFP	48QFN
Flash	高达256 KB	高达256 KB	高达256 KB
SRAM	64 KB	64 KB	64 KB
通用IO总数	40	66	35
带中断功能的通用IO数	40	66	35
高电平驱动通用IO数	8	8	8

5. 全面的支持解决方案

5.1. 软件开发套件 (SDK)

- 由强大的外设驱动程序、协议栈、中间件构成的综合套件
- 包含软件示例，用于演示外设驱动程序、中间件和FreeRTOS的用法

5.2. 集成开发环境 (IDE)

- Freescale Kinetis Design Studio IDE
 - 免费的Kinetis MCU集成开发环境(IDE)
 - 基于Eclipse和GCC的IDE，支持C/C++编辑、编译和调试
- IAR Embedded Workbench® iar.com/kinetis
- ARM Keil®微控制器开发套件 keil.com/freescale
- Atollic® TrueSTUDIO® atollic.com/index.php/partnerfreescale
- 通过Freescale Connect合作伙伴提供全面的ARM生态体系支持

6. 器件标识

6.1. 说明

芯片器件编号包含识别具体器件的字段。您可以使用这些字段的值来确定收到的具体器件。

6.2. 格式

器件编号采用以下格式：Q KS## A FFF T PP CC (N)

6.3. 字段

下表列出了器件编号中每个字段的可能值。但是，并非所有组合形式都有效。

表3 器件编号字段说明

字段	说明	值
Q	认证状态	M = 完全通过认证，正式进入市场 P = 正在认证
KS##	KS系列	KS22
A	关键属性	D = Cortex-M4，带DSP F = Cortex-M4，带DSP和FPU
FFF	程序Flash大小	128 = 128 KB 256 = 256 KB 512 = 512 KB
R	芯片版本	(空白) = 主要版本 A = 基于主要版本的修订版
T	温度范围	C = -40 °C–85 °C V = -40 °C–105 °C
PP	封装标识符	LH = 64LQFP (10 mm × 10 mm × 1.4 mm，间距0.5 mm) LL = 100LQFP (14 mm × 14 mm × 1.7 mm，间距0.5 mm) FT = 48QFN (7 mm × 7 mm × 1.0 mm，间距0.5 mm)
CC	最大CPU频率(MHz)	12 = 120 MHz
N	包装类型	R = 卷带式 (空白) = 盘式

7. 订购器件编号

表4 订购信息

量产型号	CPU频率	引脚数	封装	封装大小 (mm)	Flash	SRAM	CAN (FlexCAN)	UART + LPUART	SPI	LPIC	I ² S	USB OTG + PHY	FlexIO
MKS22FN256VLL12	120 MHz	100	LQFP	14 × 14 × 1.7	256 KB	64 KB	2	3 + 1	2	2	2	1	1
MKS22FN256VLH12	120 MHz	64	LQFP	10 × 10 × 1.6	256 KB	64 KB	2	3 + 1	2	2	2	1	1
MKS22FN256VFT12	120 MHz	48	QFN	7 × 7 × 1.0	256 KB	64 KB	2	3 + 1	2	2	1	1	1
MKS22FN128VLL12	120 MHz	100	LQFP	14 × 14 × 1.7	128 KB	64 KB	2	3 + 1	2	2	2	1	1
MKS22FN128VLH12	120 MHz	64	LQFP	10 × 10 × 1.6	128 KB	64 KB	2	3 + 1	2	2	2	1	1
MKS22FN128VFT12	120 MHz	48	QFN	7 × 7 × 1.0	128 KB	64 KB	2	3 + 1	2	2	1	1	1
MKS20FN256VLL12	120 MHz	100	LQFP	14 × 14 × 1.7	256 KB	64 KB	1	3 + 1	2	2	2	1	1
MKS20FN256VLH12	120 MHz	64	LQFP	10 × 10 × 1.6	256 KB	64 KB	1	3 + 1	2	2	2	1	1
MKS20FN256VFT12	120 MHz	48	QFN	7 × 7 × 1.0	256 KB	64 KB	1	3 + 1	2	2	1	1	1
MKS20FN128VLL12	120 MHz	100	LQFP	14 × 14 × 1.7	128 KB	64 KB	1	3 + 1	2	2	2	1	1
MKS20FN128VLH12	120 MHz	64	LQFP	10 × 10 × 1.6	128 KB	64 KB	1	3 + 1	2	2	2	1	1
MKS20FN128VFT12	120 MHz	48	QFN	7 × 7 × 1.0	128 KB	64 KB	1	3 + 1	2	2	1	1	1

8. 修订历史记录

修订版本号	日期	重大变更
0	10/2015	初始版本
1	01/2016	更新表4
2	03/2016	更新表4

How to Reach Us:

Home Page:

freescale.com

Web Support:

freescale.com/support

本文档中的信息仅供系统和软件实施方使用 Freescale 产品。本文并未明示或者暗示授予利用本文档信息进行设计或者加工集成电路的版权许可。Freescale 保留对此处任何产品进行更改的权利，恕不另行通知。

Freescale 对其产品在任何特定用途方面的适用性不做任何担保、表示或保证，也不承担因为应用程序或者使用产品或电路所产生的任何责任，明确拒绝承担包括但不限于后果性的或附带性的损害在内的所有责任。Freescale 的数据表和 / 或规格中所提供的 "典型" 参数在不同应用中可能并且确实不同，实际性能会随时间而有所变化。所有运行参数，包括 "经典值" 在内，必须经由客户的技术专家对每个客户的应用程序进行验证。Freescale 未转让与其专利权及其他权利相关的许可。Freescale 销售产品时遵循以下网址中包含的标准销售条款和条件：freescale.com/SalesTermsandConditions。

All other product or service names are the property of their respective owners. ARM, the ARM powered logo, and Cortex are registered trademarks of ARM Limited (or its subsidiaries) in the EU and/or elsewhere. mbed is a trademark of ARM Limited (or its subsidiaries) in the EU and/or elsewhere. All rights reserved.

© 2016 Freescale Semiconductor, Inc.

© 2016 飞思卡尔半导体有限公司。

Document Number: KS22PB

Rev. 2, 03/2016

