Université de Technologie de Compiègne

MI11

Rapport de TP : Modélisation AADL et ordonnancement

Clément BLANQUET et Rafik CHENNOUF

Juin 2017

Sommaire

Table des figures

Chapitre 1

Exercice 1 : Ordonnancement Rate Monotonic

Question 1

Le taux d'utilisation du processeur est :

$$\sum Ui = \frac{C1}{P1} + \frac{C2}{P2} + \frac{C3}{P3} = \frac{7}{29} + \frac{1}{5} + \frac{2}{10} \simeq 0.64.$$

La condition pour que le système soit ordonnançable est :

$$n * (2^{1/n} - 1) > \sum Ui$$

Sachant que l'on a trois tâches :

$$3 * (2^{1/3} - 1) > \sum Ui$$

$$3 * (2^{1/3} - 1) \simeq 0.78 > \sum Ui.$$

Le système est donc ordonnançable.

Question 2

Selon l'algorithme Rate Monotonic, la tâche la plus prioritaire est celle qui a la plus petite période. La tâche la plus prioritaire est donc la tâche T2 (P=5), suivi de T3 (P=10) puis T1 (P=29).

Question 3

```
thread T1
end T1;

thread implementation T1.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 29 ms
```

```
    Compute_Execution_Time => 1 ms .. 7 ms
    Deadline => 29 ms
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T1.Impl;

thread T2
end T2;

thread implementation T2.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 5 ms;
    Compute_Execution_Time => 1 ms .. 1 ms
    Deadline => 5 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T2.Impl;

thread T3
end T3;

thread implementation T3.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 10 ms;
    Compute_Execution_Time => 1 ms .. 2 ms;
    Deadline => 10 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T3.Impl;

process taches
end taches;

process implementation taches.impl
  subcomponents
    T1 : thread T1.impl;
    T2 : thread T2.impl;
    T3 : thread T3.impl;
end taches.impl;

processor cpu
end cpu;

processor implementation cpu.impl
  properties
    Scheduling_Protocol => RATE_MONOTONIC_PROTOCOL;
    Cheddar_Properties::Preemptive_Scheduler => True ; --ou False
end cpu.impl;

```

```
57 system top
   end top;
59
   system implementation top.impl
61   subcomponents
       cpu : processor cpu.impl;
63     taches : process taches.impl;
     properties
65     Actual_Processor_Binding => reference cpu applies to taches;
   end top.impl;
```

Question 4

Version préemptive :

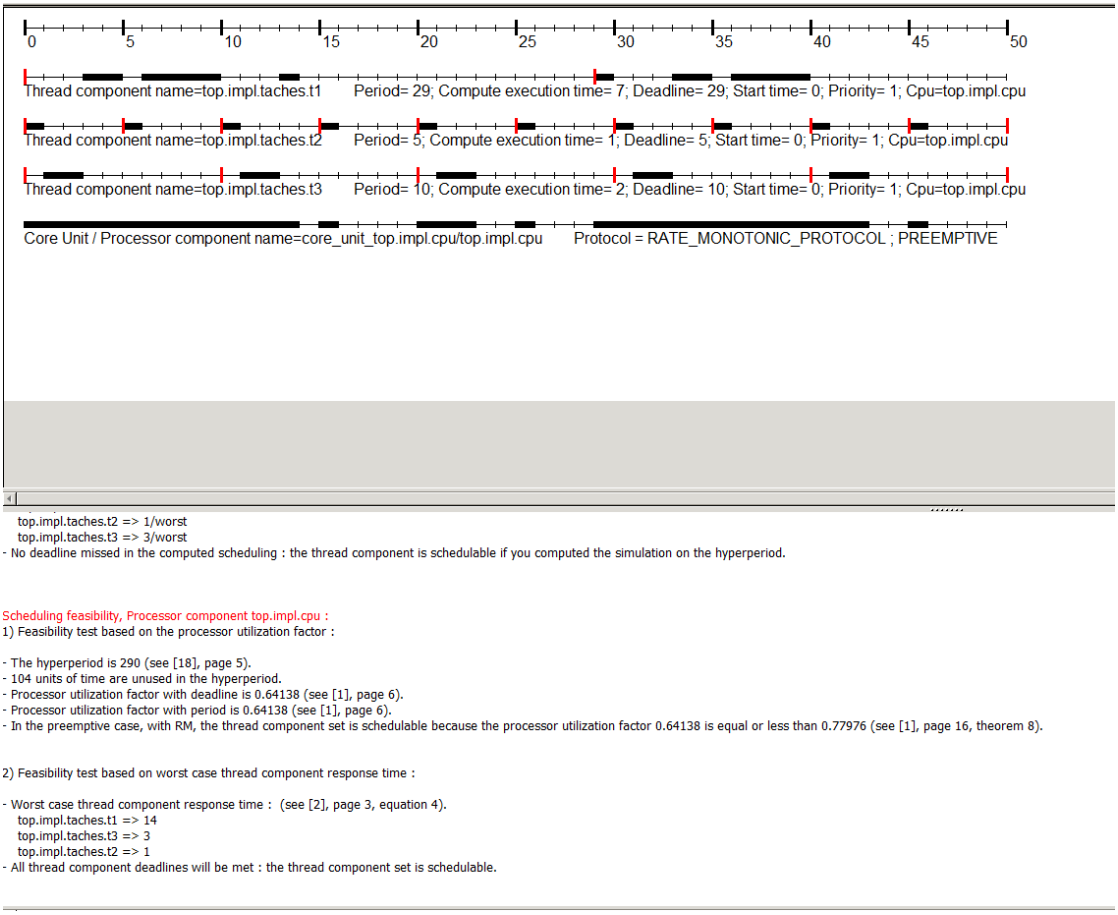
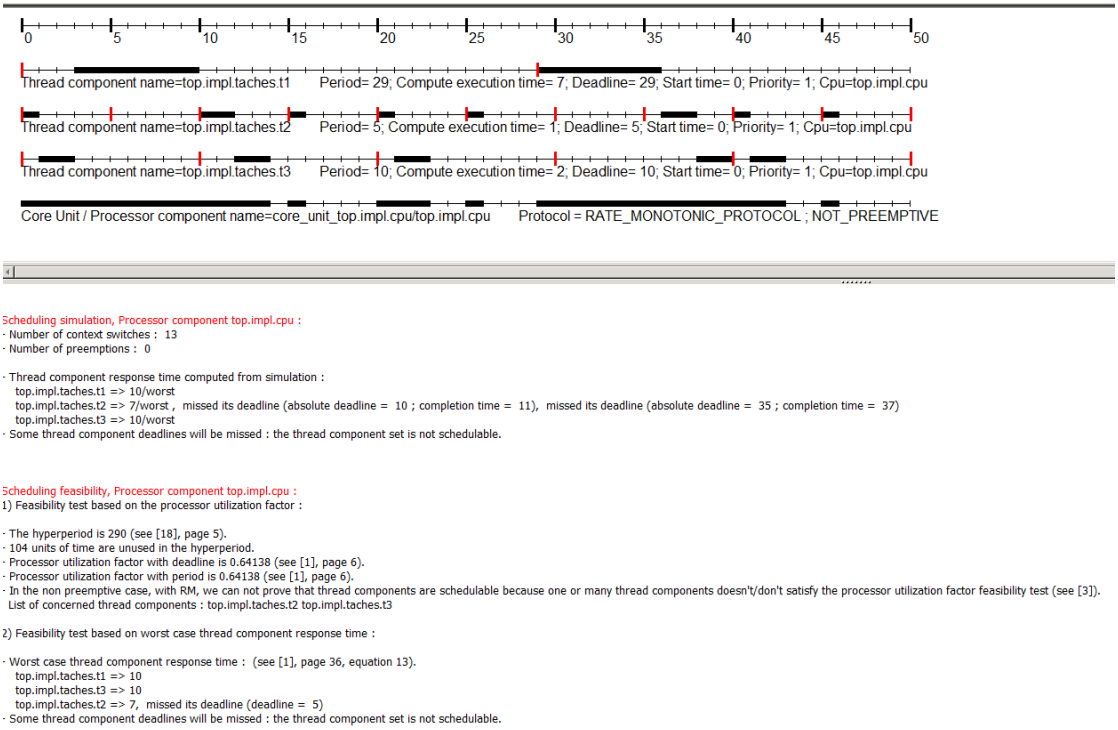


FIGURE 1.1 – Résultat de l'ordonnancement préemptif avec Cheddar - Ex1Q4

On observe sur la figure 1.1 que le système est bel est bien ordonnançable comme nous l'avions indiqué à la première question. On remarque également qu'il a besoin de 14 unités de temps pour que toutes les tâches se terminent au moins une fois.

Version non préemptive :



Scheduling simulation, Processor component top.impl.cpu :
· Number of context switches : 13
· Number of preemptions : 0

· Thread component response time computed from simulation :
top.impl.taches.t1 => 10/worst
top.impl.taches.t2 => 7/worst , missed its deadline (absolute deadline = 10 ; completion time = 11), missed its deadline (absolute deadline = 35 ; completion time = 37)
top.impl.taches.t3 => 10/worst
· Some thread component deadlines will be missed : the thread component set is not schedulable.

Scheduling feasibility, Processor component top.impl.cpu :
1) Feasibility test based on the processor utilization factor :

· The hyperperiod is 290 (see [18], page 5).
· 104 units of time are unused in the hyperperiod.
· Processor utilization factor with deadline is 0.64138 (see [1], page 6).
· Processor utilization factor with period is 0.64138 (see [1], page 6).
· In the non preemptive case, with RM, we can not prove that thread components are schedulable because one or many thread components doesn't/don't satisfy the processor utilization factor feasibility test (see [3]).
List of concerned thread components : top.impl.taches.t2 top.impl.taches.t3

2) Feasibility test based on worst case thread component response time :

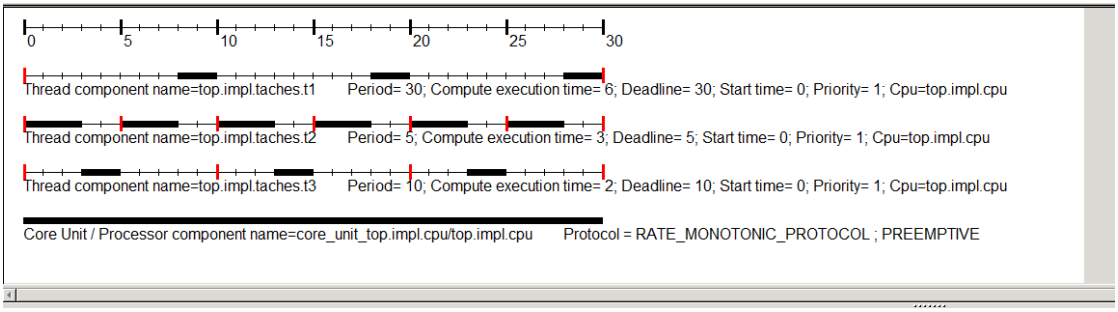
· Worst case thread component response time : (see [1], page 36, equation 13).
top.impl.taches.t1 => 10
top.impl.taches.t3 => 10
top.impl.taches.t2 => 7, missed its deadline (deadline = 5)
· Some thread component deadlines will be missed : the thread component set is not schedulable.

FIGURE 1.2 – Résultat de l'ordonnancement non préemptif avec Cheddar - Ex1Q4

On remarque sur la figure 1.2 que toutes les tâches ne respectent pas leur échéance en mode non préemptif. En effet, la tâche T2 manque sa deadline. Le système n'est donc pas ordonnançable en non préemptif.

Questions 5 et 6

Version préemptive :



Scheduling simulation, Processor component top.impl.cpu :
- Number of context switches : 11
- Number of preemptions : 2

- Thread component response time computed from simulation :
  top.impl.taches.t1 => 30/worst
  top.impl.taches.t2 => 3/worst
  top.impl.taches.t3 => 5/worst
- No deadline missed in the computed scheduling : the thread component is schedulable if you computed the simulation on the hyperperiod.

Scheduling feasibility, Processor component top.impl.cpu :
1) Feasibility test based on the processor utilization factor :

- The hyperperiod is 30 (see [18], page 5).
- 0 units of time are unused in the hyperperiod.
- Processor utilization factor with deadline is 1.00000 (see [1], page 6).
- Processor utilization factor with period is 1.00000 (see [1], page 6).
- In the preemptive case, with RM, the thread component set is schedulable because the processor utilization factor 1.00000 is equal or less than 1.00000 (see [19], page 13).

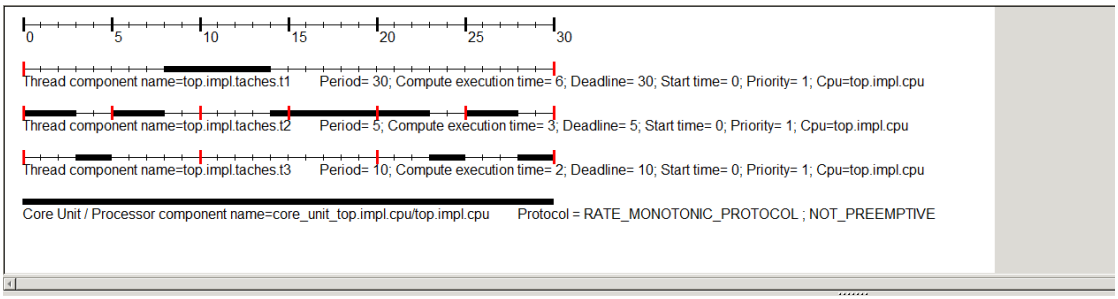
2) Feasibility test based on worst case thread component response time :

- Worst case thread component response time : (see [2], page 3, equation 4).
  top.impl.taches.t1 => 30
  top.impl.taches.t3 => 5
  top.impl.taches.t2 => 3
- All thread component deadlines will be met : the thread component set is schedulable.

FIGURE 1.3 – Résultat de l'ordonnancement préemptif avec Cheddar - Ex1Q5

En mode préemptif (figure 1.3), les deadlines sont toutes respectées mais on remarque que le système a besoin de 30 unités de temps pour que toutes les tâches se terminent au moins une fois (contre 14 à la question précédente). Le système est donc bien plus lent.

Version non préemptive :



Scheduling simulation, Processor component top.impl.cpu :
- Number of context switches : 7
- Number of preemptions : 0

- Thread component response time computed from simulation :
  top.impl.taches.t1 => 14/worst
  top.impl.taches.t2 => 7/worst , missed its deadline (absolute deadline = 15 ; completion time = 17)
  top.impl.taches.t3 => 15/worst , missed its deadline (absolute deadline = 20 ; completion time = 25)
- Some thread component deadlines will be missed : the thread component set is not schedulable.

Scheduling feasibility, Processor component top.impl.cpu :
1) Feasibility test based on the processor utilization factor :

- The hyperperiod is 30 (see [18], page 5).
- 0 units of time are unused in the hyperperiod.
- Processor utilization factor with deadline is 1.00000 (see [1], page 6).
- Processor utilization factor with period is 1.00000 (see [1], page 6).
- In the non preemptive case, with RM, we can not prove that thread components are schedulable because one or many thread components doesn't/don't satisfy the processor utilization factor feasibility test (see [3]).
  List of concerned thread components : top.impl.taches.t2 top.impl.taches.t3 top.impl.taches.t1

2) Feasibility test based on worst case thread component response time :

- Worst case thread component response time : (see [1], page 36, equation 13).
  top.impl.taches.t1 => 14
  top.impl.taches.t3 => 16, missed its deadline (deadline = 10)
  top.impl.taches.t2 => 8, missed its deadline (deadline = 5)
- Some thread component deadlines will be missed : the thread component set is not schedulable.

FIGURE 1.4 – Résultat de l'ordonnancement non préemptif avec Cheddar - Ex1Q5

En mode non préemptif, 2 tâches (T3 et T2) ratent leur deadlines. On en conclut que ces nouvelles données rendent le système bien moins efficace.

Chapitre 2

Exercice 2 : Ordonnancement EDF

Question 1

Le taux d'utilisation du processeur est :

$$\sum Ui = \frac{C1}{P1} + \frac{C2}{P2} + \frac{C3}{P3} = \frac{5}{12} + \frac{2}{6} + \frac{5}{24} \simeq 0.96.$$

La condition pour que le système soit ordonnançable est :

$$\sum Ui < 1$$

Le système est donc ordonnançable.

Question 2

```
thread T1
end T1;

thread implementation T1.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 12 ms;
    Compute_Execution_Time => 1 ms .. 5 ms;
    Deadline => 12 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T1.Impl;

thread T2
end T2;

thread implementation T2.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 6 ms;
    Compute_Execution_Time => 1 ms .. 2 ms;
    Deadline => 6 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T2.Impl;

```

```
thread T3
end T3;

thread implementation T3.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 24 ms;
    Compute_Execution_Time => 1 ms .. 5 ms;
    Deadline => 24 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T3.Impl;

process taches
end taches;

process implementation taches.impl
  subcomponents
    T1 : thread T1.impl;
    T2 : thread T2.impl;
    T3 : thread T3.impl;
end taches.impl;

processor cpu
end cpu;

processor implementation cpu.impl
  properties
    Scheduling_Protocol => EARLIEST_DEADLINE_FIRST_PROTOCOL;
    Cheddar_Properties::Preemptive_Scheduler => True ;
end cpu.impl;


system top
end top;

system implementation top.impl
  subcomponents
    cpu : processor cpu.impl;
    taches : process taches.impl;
  properties
    Actual_Processor_Binding => reference cpu applies to taches;
end top.impl;
```

Question 3

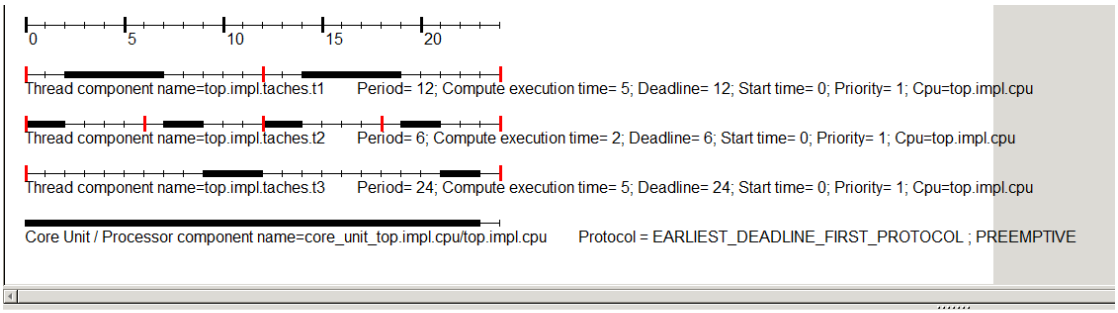
La période d'étude étant 24 (plus longue période), la quantité de temps libre peut être calculée grâce au taux d'utilisation du processeur calculé en question 1 :

$$(1 - \sum Ui) * 24 = 1.$$

Il y a donc une unité de temps libre sur la période d'étude.

Question 4

Version préemptive :



Scheduling simulation, Processor component top.impl.cpu :
- Number of context switches : 7
- Number of preemptions : 1

- Thread component response time computed from simulation :
  top.impl.taches.t1 => 7/worst
  top.impl.taches.t2 => 3/worst
  top.impl.taches.t3 => 23/worst
- No deadline missed in the computed scheduling : the thread component is schedulable if you computed the simulation on the hyperperiod.

Scheduling feasibility, Processor component top.impl.cpu :
1) Feasibility test based on the processor utilization factor :

- The hyperperiod is 24 (see [18], page 5).
- 1 units of time are unused in the hyperperiod.
- Processor utilization factor with deadline is 0.95833 (see [1], page 6).
- Processor utilization factor with period is 0.95833 (see [1], page 6).
- In the preemptive case, with EDF, the thread component set is schedulable because the processor utilization factor 0.95833 is equal or less than 1.00000 (see [1], page 8, theorem 2).

2) Feasibility test based on worst case thread component response time :

- Worst case thread component response time :
  top.impl.taches.t1 => 11
  top.impl.taches.t2 => 5
  top.impl.taches.t3 => 23
- All thread component deadlines will be met : the thread component set is schedulable.

FIGURE 2.1 – Résultat de l'ordonnancement préemptif avec Cheddar - Ex2Q4

En mode préemptif (figure 2.1), toutes les tâches respectent leurs deadlines et on voit bien qu'il y a une unité de temps libre sur la période d'étude.

Version non préemptive :

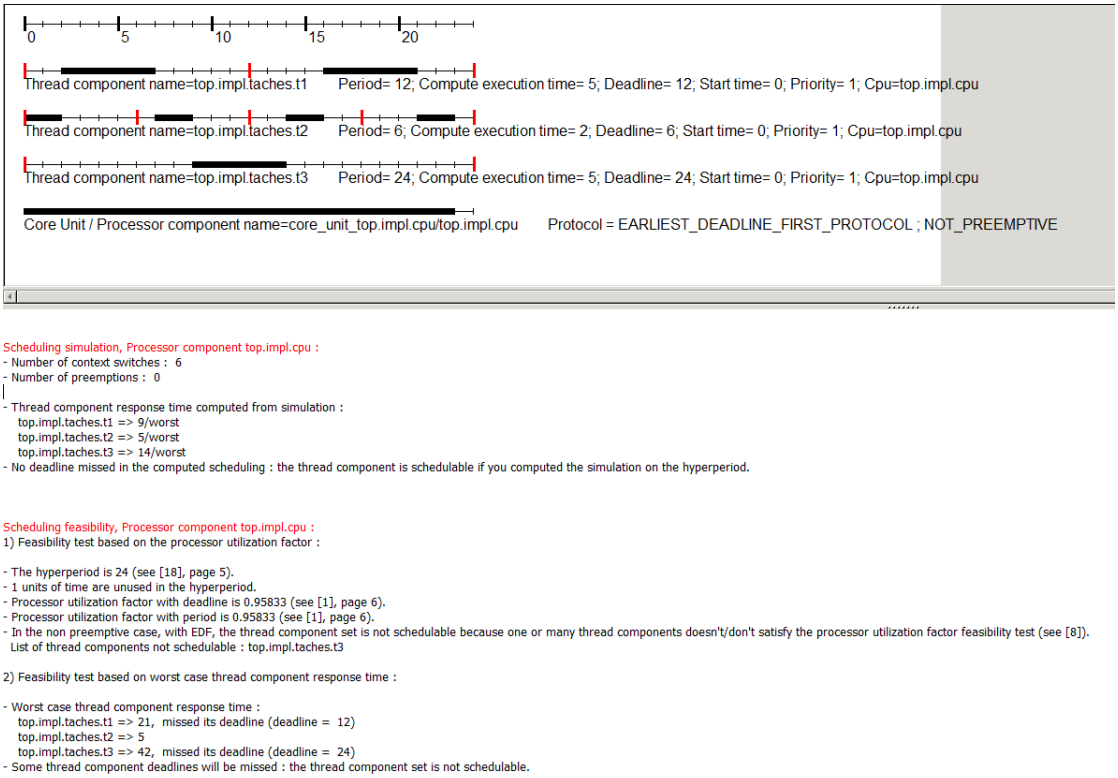


FIGURE 2.2 – Résultat de l'ordonnancement non préemptif avec Cheddar - Ex2Q4

Sur la version non préemptive (figure 2.2), deux tâches ne respectent pas leurs échéances : T1 et T3.

Question 5

Nouveau code :

```
thread T1
end T1;

thread implementation T1.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 12 ms;
    Compute_Execution_Time => 1 ms .. 5 ms;
    Deadline => 12 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
```

```
end T1.Impl;

thread T2
end T2;

thread implementation T2.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 6 ms;
    Compute_Execution_Time => 1 ms .. 2 ms;
    Deadline => 6 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T2.Impl;

thread T3
end T3;

thread implementation T3.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 24 ms;
    Compute_Execution_Time => 1 ms .. 5 ms;
    Deadline => 24 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
end T3.Impl;

thread TA1
end TA1;

thread implementation TA1.impl
  properties
    Dispatch_Protocol => Background ;
    Compute_Execution_Time => 1 ms .. 1 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 7 ms;
end TA1.Impl;

thread TA2
end TA2;

thread implementation TA2.impl
  properties
    Dispatch_Protocol => Background ;
    Compute_Execution_Time => 1 ms .. 3 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 12 ms;
end TA2.Impl;

process taches
end taches;
```

```
60 process implementation taches.impl
   subcomponents
62   T1 : thread T1.impl;
     T2 : thread T2.impl;
64   T3 : thread T3.impl;
     TA1 : thread TA1.impl;
66   TA2 : thread TA2.impl;
end taches.impl;
68
processor cpu
70 end cpu;

72 processor implementation cpu.impl
   properties
74   Scheduling_Protocol => EARLIEST_DEADLINE_FIRST_PROTOCOL;
     Cheddar_Properties::Preemptive_Scheduler => True ;
76 end cpu.impl;


78
system top
80 end top;

82 system implementation top.impl
   subcomponents
84   cpu : processor cpu.impl;
     taches : process taches.impl;
86 properties
     Actual_Processor_Binding => reference cpu applies to taches;
88 end top.impl;
```

Cela nous donne le résultat suivant avec Cheddar (en mode préemptif) :

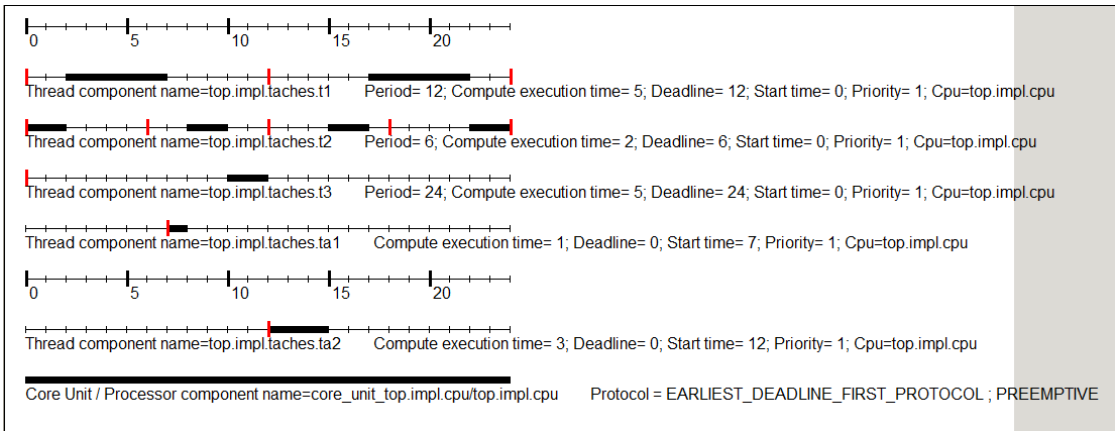


FIGURE 2.3 – Résultat de l'ordonnancement préemptif avec Cheddar - Ex2Q5

Ce n'est pas ordonnançable. En effet, il n'y avait qu'une unité de temps libre comme on l'a calculé à la question 3. Du coup, avec les tâches apériodiques qui préemptent les tâches périodiques, le système n'est plus ordonnançable (la tâche T3 ne respecte pas sa deadline).

Chapitre 3

Exercice 3 : Moniteur médical multi-paramètres

Question 1

On peut déterminer la priorité selon la plus petite période (Rate Monotonic), le plus petit temps de réponse dynamique (Earliest Deadline First) ou encore la plus petite laxité dynamique (Least Laxity First). On a décidé de choisir comme premier critère la période de la tâche (plus elle est petite, plus la tâche est prioritaire => Rate Monotonic) et en second critère, c'est à dire en cas d'égalité, la durée d'exécution de la tâche (plus elle est grande, plus la tâche est prioritaire).

Les paramètres et les priorités des différentes tâches à ordonnancer sont donnés dans le tableau ci-dessous :

Tâches	Période (ms)	Capacité (ms)	Priorité
getPA	10	1	3
getSO2	10	2	2
getECG	40	4	5
dpy	6	1	1
check	12	2	4

La tâche la plus prioritaire est la tâche **dpy** car elle a la période la plus petite (6 ms). Les tâches de priorité 2 et 3 sont respectivement les tâches **getSO2** et **getPA**. Ces deux tâches ayant la même période (10 ms), la tâche la plus prioritaire est celle avec une capacité supérieure, c'est à dire ici la tâche **getSO2**. La tâche de priorité 4 est la tâche **check** avec une période de 12 ms. Enfin, la tâche la moins prioritaire est la tâche **getECG** car elle possède la période la plus élevée.

Question 2

Nous avons implémenté les paramètres précédents dans le fichier AADL *health_monitor.aadl* comme ci-dessous :

```
-- getPA
thread implementation read_sensor.PA
  properties
    Dispatch_Protocol => Periodic ;
    Period => 10 ms;
    Compute_Execution_Time => 1 ms .. 1 ms;
    Deadline => 10 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 253;
end read_sensor.PA;

-- getECG
thread implementation read_sensor.ECG
  properties
    Dispatch_Protocol => Periodic ;
    Period => 40 ms;
    Compute_Execution_Time => 4 ms .. 4 ms;
    Deadline => 40 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 251;
end read_sensor.ECG;

-- getSO2
thread implementation read_sensor.SO2
  properties
    Dispatch_Protocol => Periodic ;
    Period => 10 ms;
    Compute_Execution_Time => 2 ms .. 2 ms;
    Deadline => 10 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 254;
end read_sensor.SO2;

-- check
thread implementation check_bounds.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 12 ms;
    Compute_Execution_Time => 2 ms .. 2 ms;
    Deadline => 12 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 252;
end check_bounds.impl;

-- dpy
thread implementation display.impl
  properties
    Dispatch_Protocol => Periodic ;
```

```
    Period => 6 ms;
50  Compute_Execution_Time => 1 ms .. 1 ms;
    Deadline => 6 ms;
52  Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 255;
54 end display.impl;
```

Question 3

FIGURE 3.1 – Résultat de l'ordonnancement avec Cheddar

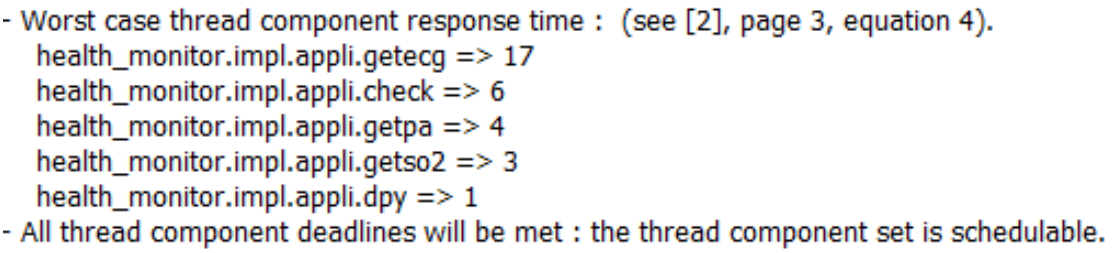


FIGURE 3.2 – Tâches ordonnançables

On voit bien sur Cheddar que toutes nos tâches sont ordonnançables.

Question 4

En ajoutant un second processeur et en modifiant les paramètres des tâches en fonction de ce qui est donné dans le nouveau tableau, on remarque que les tâches ne respectent plus leurs contraintes temporelles. En effet, d'après Cheddar, la tâche **getPA** ne s'exécute plus du tout comme on peut le voir sur la copie d'écran suivante :

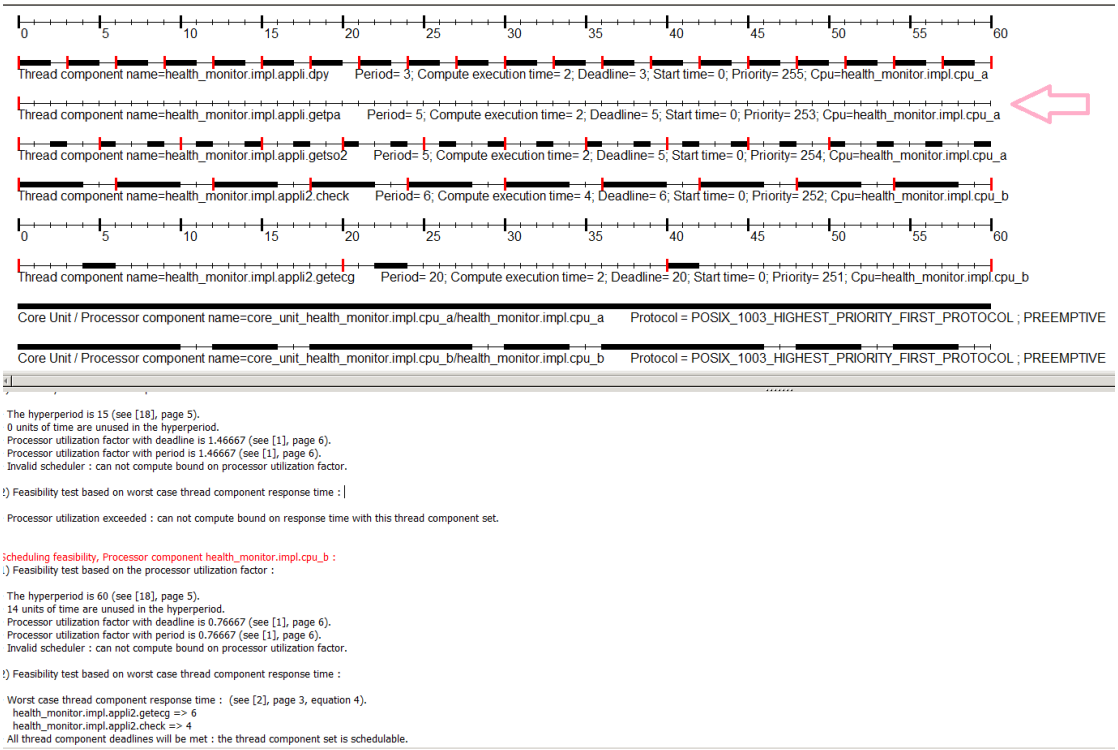


FIGURE 3.3 – Résultat de l'ordonnancement avec Cheddar avec deux processeurs

Ceci est dû au fait que les tâches **getPA** et **getSO2** ont exactement la même période et la même capacité. Comme nous avons décidé arbitrairement que la tâche **getSO2** est prioritaire sur la tâche **getPA**, cette tâche ne pourra jamais s'exécuter puisqu'à chaque fois que la tâche **dpy** aura terminé son exécution, c'est la tâche **getSO2** qui reprendra la main.

Question 5

Étant donné que la tâche **getPA** ne peut pas s'exécuter et que le processeur b est deux fois plus rapide que le processeur a, une solution simple serait de déplacer la tâche **getPA** vers le processeur b. Ceci permet d'alléger la charge de travail du processeur a et de permettre aux tâches **getPA** et **getSO2** d'être complètement indépendantes. Il faut aussi diviser la capacité initiale de la tâche **getPA** par 2 ce qui donne 1.

Tâches	Processeur	Capacité	Période
check	b	4	6
getECG	b	2	20
getPA	b	1	5
dpy	a	2	3
getSO2	a	2	5

Une deuxième solution aurait été de former un jeu de tâches harmoniques comme dans l'exercice 1. On cherche dans notre tableau des tâches qui possèdent des périodes multiples entre elles et on les regroupe sur le même processeur. Dans notre cas, on aurait pu regrouper les tâches **check** et **dpy** de périodes 6 et 3 sur le processeur b et les tâches **getPA**, **getSO2** et **getECG** de périodes 5, 5 et 20 sur le processeur a.

Question 6

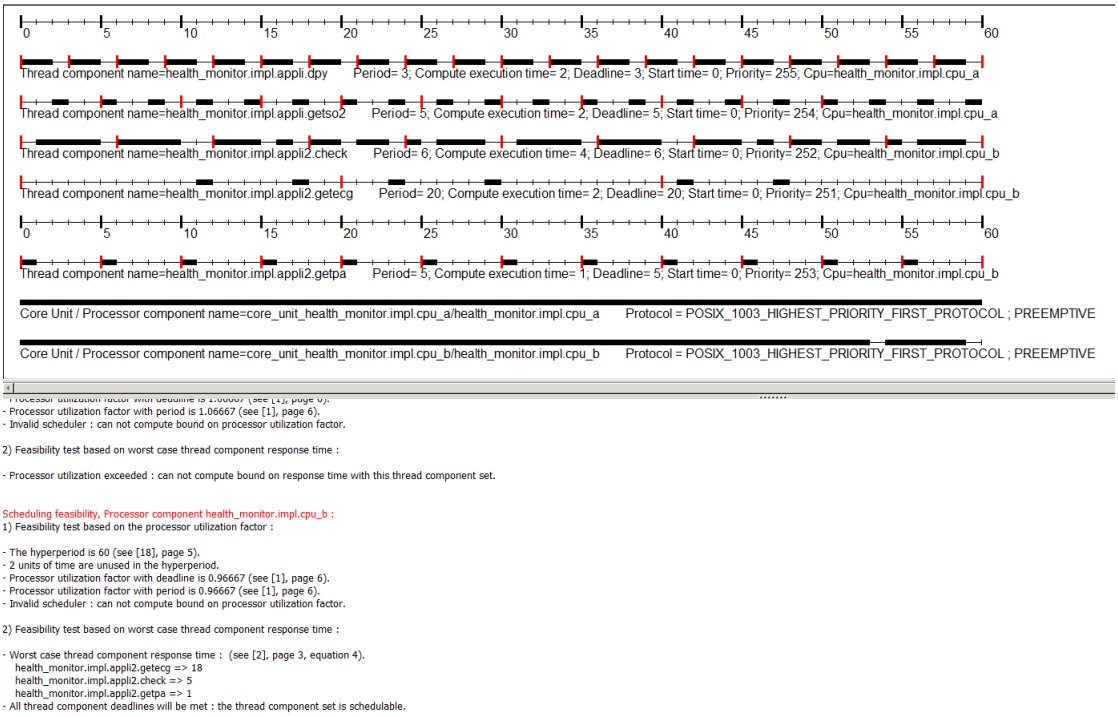


FIGURE 3.4 – Résultat de l'ordonnancement avec Cheddar avec deux processeurs sachant que la tâche **getPA** s'exécute sur b

On voit que cette solution permet à toutes les tâches de s'exécuter. Ci-dessous le code AADL complet :

```
1  ------------------------
   -- Composants matériels
3  ------------------------

5  -- Bus

7  -- Les capteurs sont sur bus CAN
   bus CAN
9  end CAN;

11 -- L''afficheur est sur bus LVDS
   bus LVDS
13 end LVDS;

15
```

```
-- Capteurs

-- Capteur saturation O2
device SO2_sensor
  features
    SO2 : out data port;
    iobus : requires bus access CAN;
end SO2_sensor;

device implementation SO2_sensor.impl
end SO2_sensor.impl;

-- Capteur électrocardiogramme
device ECG_sensor
  features
    ECG : out data port;
    iobus : requires bus access CAN;
end ECG_sensor;

device implementation ECG_sensor.impl
end ECG_sensor.impl;

-- Capteur Pression artérielle
device PA_sensor
  features
    PA : out data port;
    iobus : requires bus access CAN;
end PA_sensor;

device implementation PA_sensor.impl
end PA_sensor.impl;

-- Autres périphériques
device LCD_display
  features
    fb : in data port;          -- framebuffer
    lvds : requires bus access LVDS;  -- lcd bus
end LCD_display;

device Alarm
  features
    trigger : in event data port;
    iobus : requires bus access CAN;
end Alarm;

-- Processeur
processor armadeus
  features
    iobus : requires bus access CAN;
```

```
65      lvds : requires bus access LVDS;
    end armadeus;
67
    processor implementation armadeus.impl
69    properties
        Scheduling_Protocol => POSIX_1003_HIGHEST_PRIORITY_FIRST_PROTOCOL
        ;
71      Cheddar_Properties::Preemptive_Scheduler => True ;
    end armadeus.impl;
73
    processor armadeus2
75    features
        iobus : requires bus access CAN;
77      lvds : requires bus access LVDS;
    end armadeus2;
79
    processor implementation armadeus2.impl -- NOUVEAU CPU
81    properties
        Scheduling_Protocol => POSIX_1003_HIGHEST_PRIORITY_FIRST_PROTOCOL
        ;
83      Cheddar_Properties::Preemptive_Scheduler => True ;
    end armadeus2.impl;
85
    ------------------------
87  -- Composants logiciels
    ------------------------
89  thread read_sensor
      features
91      raw : in data port;
        cooked : out data port;
93  end read_sensor;

95  thread implementation read_sensor.PA
      properties
97      Dispatch_Protocol => Periodic ;
        Period => 5 ms;
99      Compute_Execution_Time => 1 ms .. 1 ms;
        Deadline => 5 ms;
101     Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
        Cheddar_Properties::Fixed_Priority => 253;
103 end read_sensor.PA;

105 thread implementation read_sensor.ECG
      properties
107     Dispatch_Protocol => Periodic ;
        Period => 20 ms;
109     Compute_Execution_Time => 2 ms .. 2 ms;
        Deadline => 20 ms;
111     Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
```

```
    Cheddar_Properties::Fixed_Priority => 251;
end read_sensor.ECG;

thread implementation read_sensor.SO2
  properties
    Dispatch_Protocol => Periodic ;
    Period => 5 ms;
    Compute_Execution_Time => 2 ms .. 2 ms;
    Deadline => 5 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 254;
end read_sensor.SO2;

thread check_bounds
  features
    PA : in data port;
    ECG : in data port;
    SO2 : in data port;
    alarm : out event data port;
end check_bounds;

thread implementation check_bounds.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 6 ms;
    Compute_Execution_Time => 4 ms .. 4 ms;
    Deadline => 6 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 252;
end check_bounds.impl;

thread display
  features
    PA : in data port;
    ECG : in data port;
    SO2 : in data port;
    fb : out data port;
end display;

thread implementation display.impl
  properties
    Dispatch_Protocol => Periodic ;
    Period => 3 ms;
    Compute_Execution_Time => 2 ms .. 2 ms;
    Deadline => 3 ms;
    Cheddar_Properties::Dispatch_Absolute_Time => 0 ms;
    Cheddar_Properties::Fixed_Priority => 255;
end display.impl;
```

```
161 process health_monitoring
    features
163   PA : in data port;
      ECG : in data port;
165   SO2 : in data port;
      fb : out data port;
167   alarm : out event data port;
end health_monitoring;
169

171 process implementation health_monitoring.impl
    subcomponents
173   getSO2 : thread read_sensor.SO2;
      dpy : thread display.impl;
175 end health_monitoring.impl;

177
    process health_monitoring2
179   features
      PA : in data port;
181   --ECG : in data port;
      SO2 : in data port;
183   fb : out data port;
      alarm : out event data port;
185 end health_monitoring2;

187
    process implementation health_monitoring2.impl -- NOUVELLE
       APPLICATION
189   subcomponents
      getECG : thread read_sensor.ECG;
191   check : thread check_bounds.impl;
      getPA : thread read_sensor.PA;
193 end health_monitoring2.impl;

195 ---------------------
    -- système complet
197 ---------------------
    system health_monitor
199 end health_monitor;

201 system implementation health_monitor.impl
    subcomponents
203   -- Les bus
      can : bus CAN;
205   lvds : bus LVDS;

207   -- Les processeurs
      cpu_a : processor armadeus.impl;
```

```
209     cpu_b : processor armadeus2.impl; -- NOUVEAU CPU

211     -- Les capteurs
        SO2_sense : device SO2_sensor;
213     PA_sense : device PA_sensor;
        ECG_sense : device ECG_sensor;
215
        -- Les périphériques de sortie
217     lcd : device LCD_display;
        alarm : device Alarm;
219
        -- L''application
221     appli : process health_monitoring.impl;
        appli2 : process health_monitoring2.impl;    -- NOUVELLE
       APPLICATION
223


225   connections
        -- connexions de bus
227     bus access can -> SO2_sense.iobus;
        bus access can -> PA_sense.iobus;
229     bus access can -> ECG_sense.iobus;
        bus access can -> alarm.iobus;
231     bus access can -> cpu_a.iobus;

233     bus access lvds -> lcd.lvds;
        bus access lvds -> cpu_a.lvds;
235
        -- connexions de ports
237     so2_conn : data port SO2_sense.SO2 -> appli.SO2;
        pa_conn : data port PA_sense.PA -> appli.PA;
239     ecg_conn : data port ECG_sense.ECG -> appli.ECG;
        fb_conn : data port appli.fb -> lcd.fb;
241     alarm_conn : event data port appli.alarm -> alarm.trigger;

243   properties
        -- Allocation logiciel - plateforme d''exécution
245     Actual_Processor_Binding => reference cpu_a applies to appli;
        Actual_Processor_Binding => reference cpu_b applies to appli2;
       -- NOUVEAU CPU
247
        Actual_Connection_Binding => reference can applies to so2_conn;
249     Actual_Connection_Binding => reference can applies to pa_conn;
        Actual_Connection_Binding => reference can applies to ecg_conn;
251     Actual_Connection_Binding => reference can applies to alarm_conn;
        Actual_Connection_Binding => reference lvds applies to fb_conn;
253 end health_monitor.impl;
```