IIC2343 - Arquitectura de Computadores (II/2020)

Ayudantía 5 - Arquitecturas de Computadores

5 de Octubre de 2020

1. CISC vs RISC

- (a) [I2 2011 2]Un programa es compilado para una ISA CISC y otra RISC. ¿Cual de las dos compilaciones tendrá como resultado un código de mayor tamaño y por qué ocurre esto?
- (b) [I2 2013 2]Describa situaciones en que se prefieran ISAs RISC sobre CISC y viceversa.

Solución:

- (a) El código para la ISA RISC será de mayor tamaño de compilación debido a que la ISA RISC contiene instrucciones simples, que resultan en mayor cantidad de instrucciones que CISC para hacer una tarea específica.
- (b) Una ISA RISC se prefiere para situaciones donde se debe priorizar el consumo de energía, por lo que el hardware debe ser más simple y de poco consumo. En situaciones donde lo principal es el rendimiento, y el consumo energético no es prioritario, se preferirá una ISA CISC.

Nota: Actualmente existen casos donde esto puede variar debido a avances en eficiencia energética y en el hardware, como es el caso actual de Apple y su decisión de dejar x86 para pasar a usar ARM (que es RISC) para sus computadores.

2. Multiplicar

Tenemos una arquitectura Von Neumann y queremos escribir una serie de instrucciones para multiplicar dos números que se encuentran en la RAM. Si tenemos que en ambas ISAs se escribe de la siguiente forma:

CISC	RISC
MULT 1,2	LOAD A,1
	LOAD B,2
	PROD A,B
	STORE 1,A

Explique a partir de las características de cada ISA las diferencias entre ambas formas de hacer la multiplicación

Solución: Debido a que CISC soporta instrucciones complejas y prefiere manejos de memoria a memoria, la multiplicación puede hacerse usando los valores directamente desde la memoria y guardando el resultado en ésta.

Sin embargo, en el caso de RISC, como se prefiere manejo de registro a registro, ambos valores guardados en memoria deben primero ser cargados en los registros para luego ser multiplicados. Finalmente el valor del resultado (que se guardó en el registro A) debe ser guardado en la memoria. Podemos darnos cuenta que las instrucciones RISC son más simples, pero esto lleva a que se necesite utilizar más RAM al tener una mayor cantidad de instrucciones para hacer la misma tarea.

3. I2 2014 - 1

Modifique la microarquitectura del computador básico para poder realizar direccionamiento indirecto por **registro base** + **offset**, además de direccionamiento indirecto por **registro base** + **registro índice**.

Solución: En el diagrama de más abajo, en Azul se encuentra la modificación para direccionamiento por registro base + offset. En Rojo se encuentra la modificación para registro base + registro índice. Además se agrega el cambio del tamaño de bus y la nueva señal de control. Notar que estos cambios además deben verse traducidos en la ISA y el assembly para poder ser utilizados (Crear los opcodes y las instrucciones en el assembly).

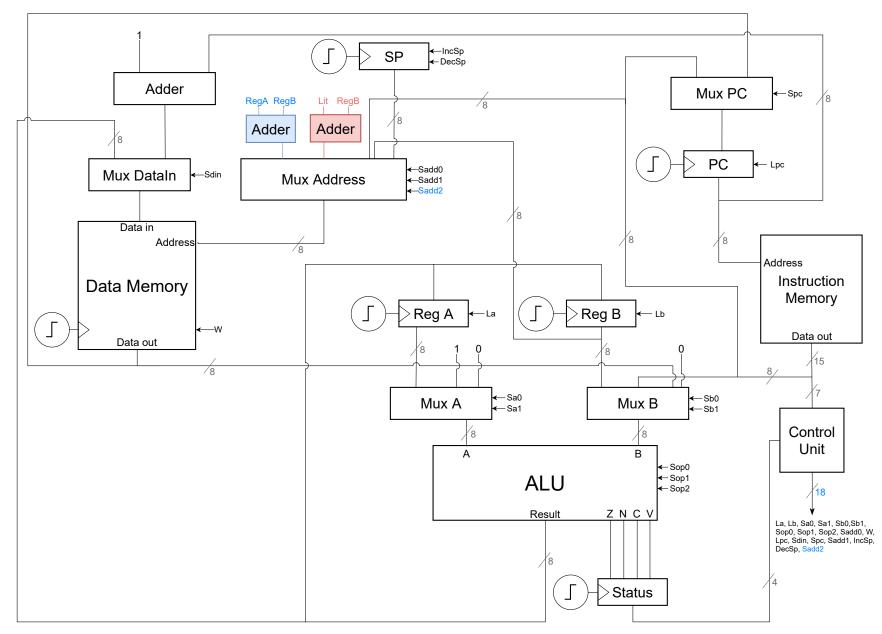


Figura 1: Modificación del computador básico para permitir 2 nuevos tipos de direccionamientos.