

FCEfyN - UNC - ELECTRÓNICA INDUSTRIAL

DOCENTE: Prof. Esp. Ing. Adrián Claudio Agüero

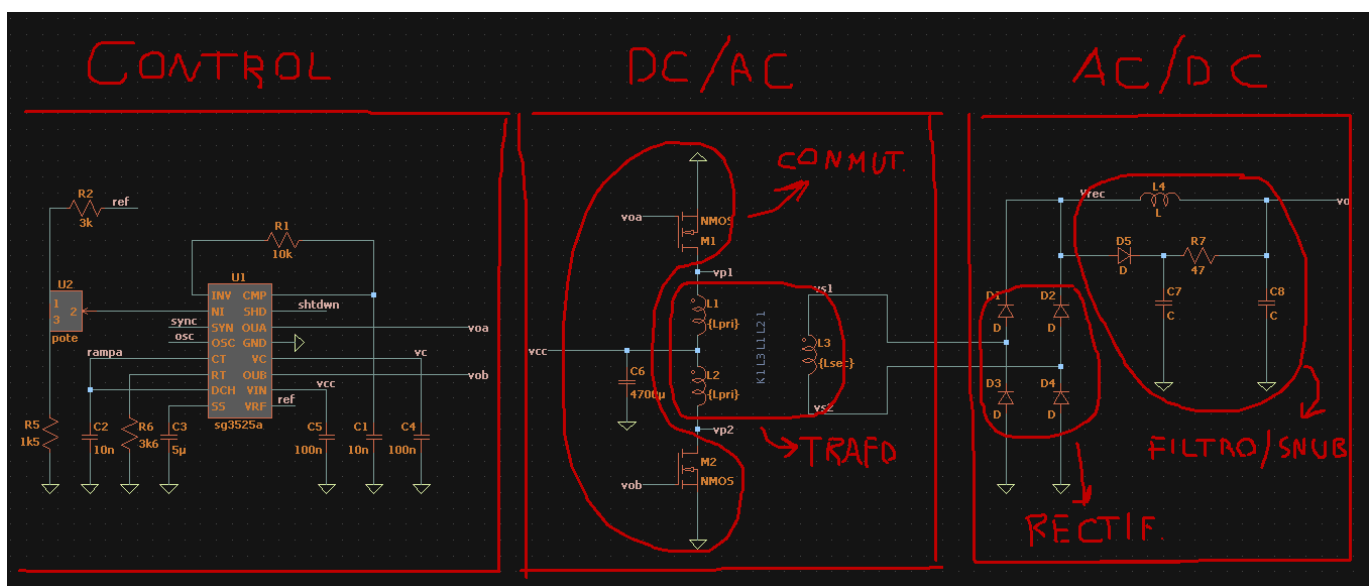
ALUMNO: Ferraris Domingo Jesus

Trabajo practico teorico 5:

Circuito de disparo para MOSFET.

Analisis del conversor.

El sistema analizado es un **conversor DC/DC elevador en topologia push-pull con aislacion a transformador**, que consta de las siguientes etapas:



El **bloque de control** se encarga de generar señales de PWM con duty cycle (Dcy) variable para manejar los **MOSFET de potencia** que realizan la conmutacion en el bloque inversor DC/AC. Estos MOSFET fuerzan corriente e inducen la tension en el primario del **transformador elevador** que se vera aumentada en el bobinado secundario.

Finalmente en el bloque AC/DC tenemos un **punteo recificador monofasico de onda completa** seguido de un **filtro pasa bajos LC** que se encarga de filtrar los armonicos proporcionando corriente continua a la carga.

Tambien para disipar la energia de las oscilaciones en la conmutacion debidas a las inductancias y capacidades distribuidas del circuito, se agrega una **red snubber para proteger los diodos** de corrientes y sobretensiones.

Ademas se puede sensar la tension en la carga y realimentar este valor al bloque de control, por ejemplo por medio de un opto acoplador, para que varie el duty cycle elevando o disminuyendo la tension media

sobre la carga segun la demanda de corriente.

Control del PWM.

Para la generacion y control del PWM se usa el **IC SG3525A**:

SG3525A

Pulse Width Modulator Control Circuit

The SG3525A pulse width modulator control circuit offers improved performance and lower external parts count when implemented for controlling all types of switching power supplies. The on-chip +5.1 V reference is trimmed to $\pm 1\%$ and the error amplifier has an input common-mode voltage range that includes the reference voltage, thus eliminating the need for external divider resistors. A sync input to the oscillator enables multiple units to be slaved or a single unit to be synchronized to an external system clock. A wide range of deadtime can be programmed by a single resistor connected between the C_T and Discharge pins. This device also features built-in soft-start circuitry, requiring only an external timing capacitor. A shutdown pin controls both the soft-start circuitry and the output stages, providing instantaneous turn off through the PWM latch with pulsed shutdown, as well as soft-start recycle with longer shutdown commands. The under voltage lockout inhibits the outputs and the changing of the soft-start capacitor when V_{CC} is below nominal. The output stages are totem-pole design capable of sinking and sourcing in excess of 200 mA. The output stage of the SG3525A features NOR logic resulting in a low output for an off-state.

Features

- 8.0 V to 35 V Operation
- 5.1 V \pm 1.0% Trimmed Reference
- 100 Hz to 400 kHz Oscillator Range
- Separate Oscillator Sync Pin
- Adjustable Deadtime Control
- Input Undervoltage Lockout
- Latching PWM to Prevent Multiple Pulses
- Pulse-by-Pulse Shutdown
- Dual Source/Sink Outputs: \pm 400 mA Peak
- Pb-Free Packages are Available*

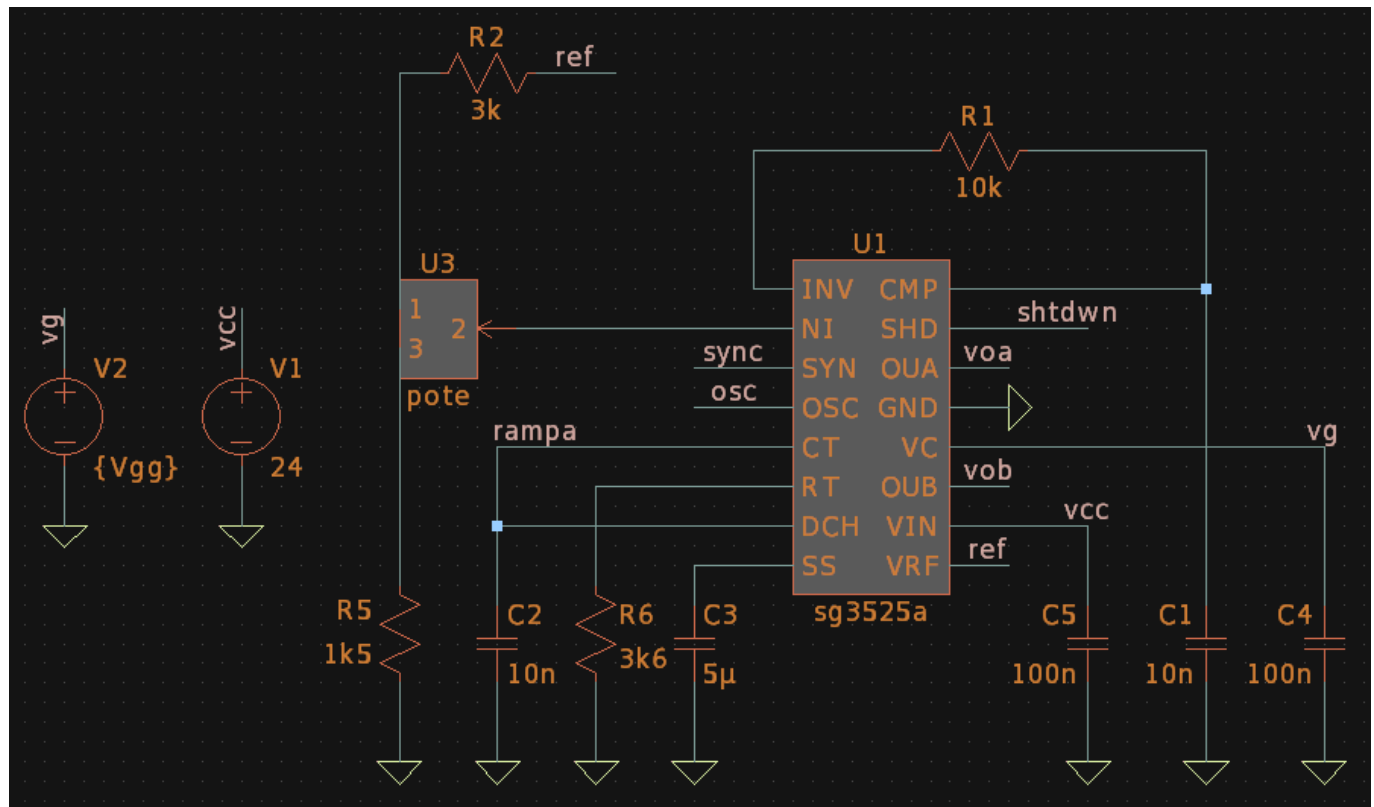
Que consta de salidas totem-pole, amplio rango de frecuencias, tiempo muerto entre conmutacion ajustable, un regulador para la tension de referencia y un **duty cycle ajustable de 0 a 50%** por medio de un amplificador de error integrado.

La configuracion va a ser la usada por el fabricante para las pruebas:

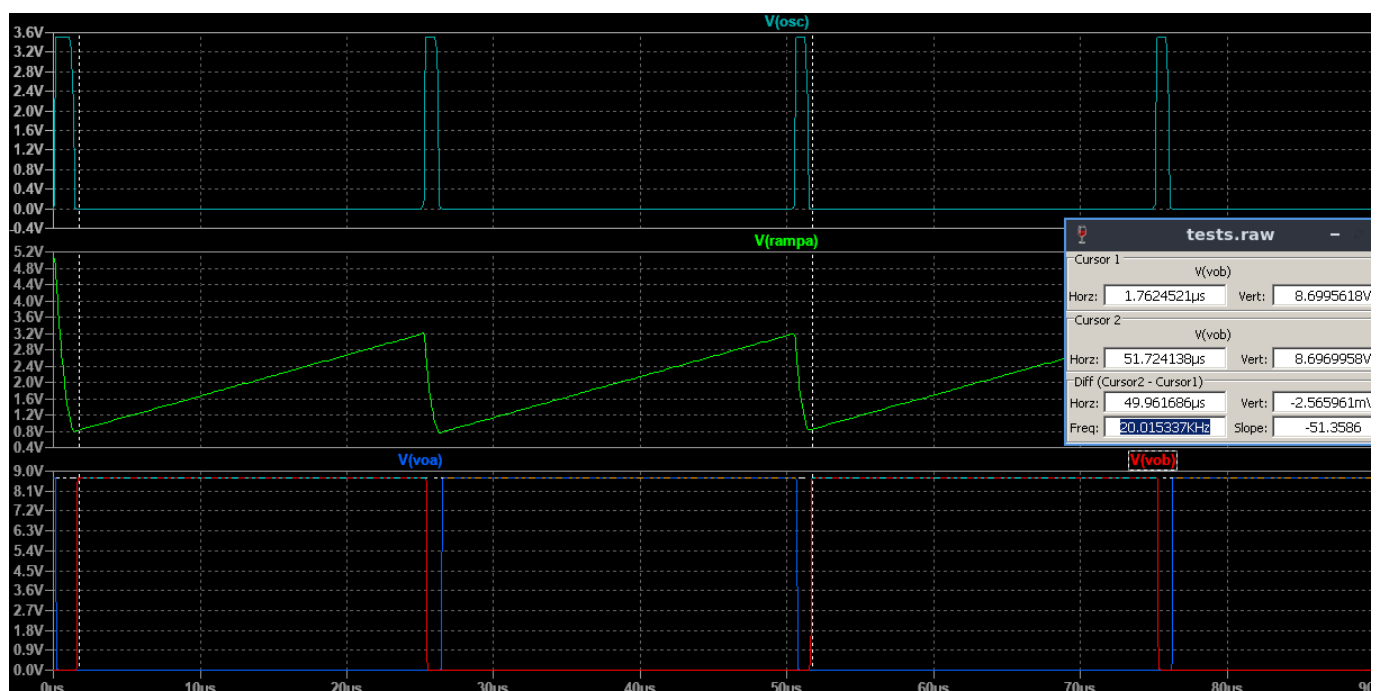
5. Tested at $f_{osc} = 40 \text{ kHz}$ ($R_T = 3.6 \text{ k}\Omega$, $C_T = 0.01 \mu\text{F}$, $R_D = 0 \Omega$).

Donde el oscilador trabaja a 40KHz obteniendo en sus salidas un PWM de 20KHz aproximadamente.

No se utiliza la funcion shutdown ni arranque suave, se alimenta en integrado con los 24V y pone una tension Vgg para el gate de los MOS a determinar.



Vemos como si ponemos al 100% el potenciómetro tenemos señales de PWM a 20KHz aproximadamente de duty cycle 50% y un tiempo muerto entre conmutaciones de 1us para esta configuración:

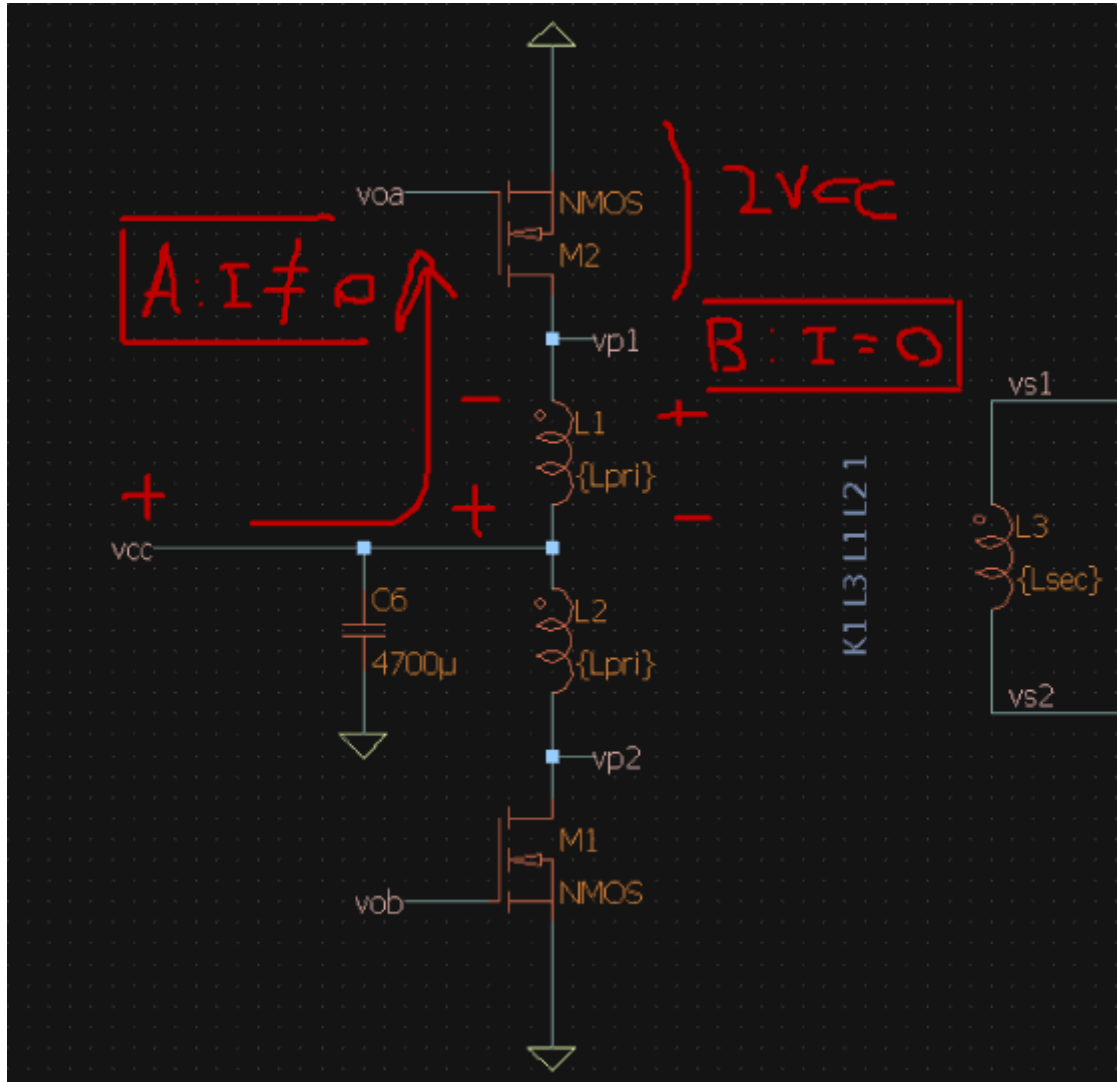


Analisis de formas de onda.

Ya con la etapa de control funcionando se trata de **analizar las formas de onda (FO) mas importantes para entender el funcionamiento y poder seleccionar los componentes de potencia.**

Primario/Push-pull:

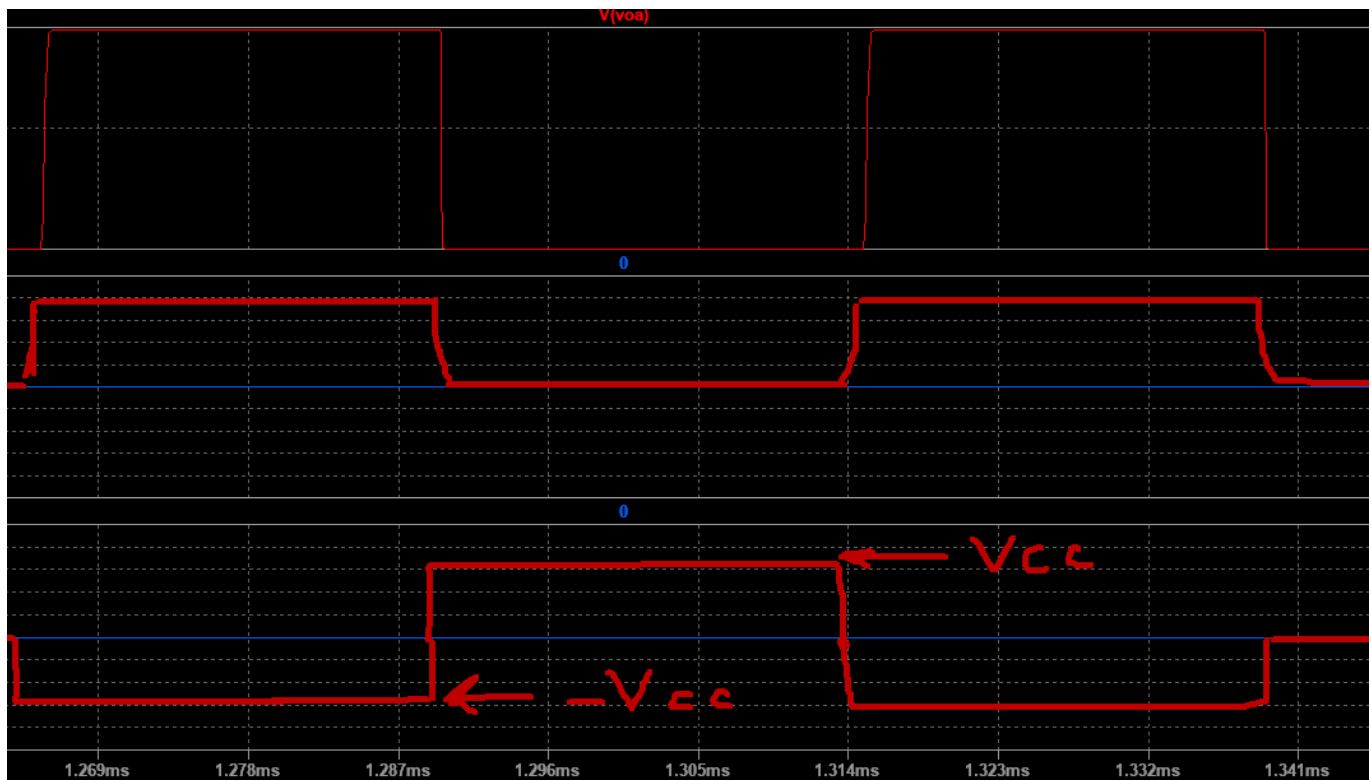
Comenzamos analizando las FO de un bobinado primario en corte y conduccion.



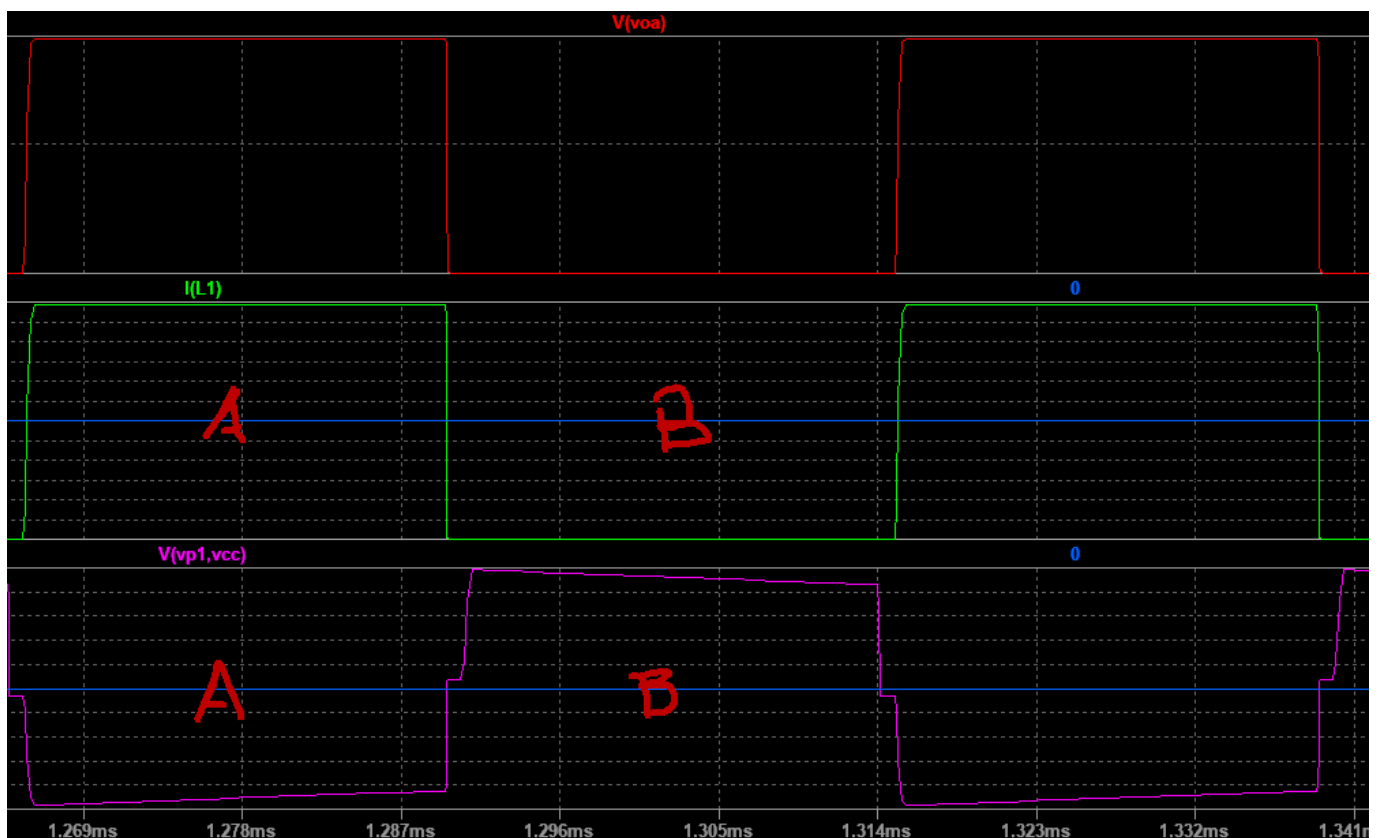
Al aplicar tension al gate (**condicion A**) de uno de los MOSFET, **se aplica Vcc a uno de los devanados primarios** siendo Vp1 negativa respecto a Vcc. En esta condicion **Vds es muy baja.**

Al cortar la corriente (**condicion B**) el inductor por ley de faraday **induce una tension de polaridad opuesta** que genera un Vp1 positivo respecto a Vcc y **Vds es del doble de la tension de alimentacion.**

Segun el analisis dibujamos las formas de onda tentativas:

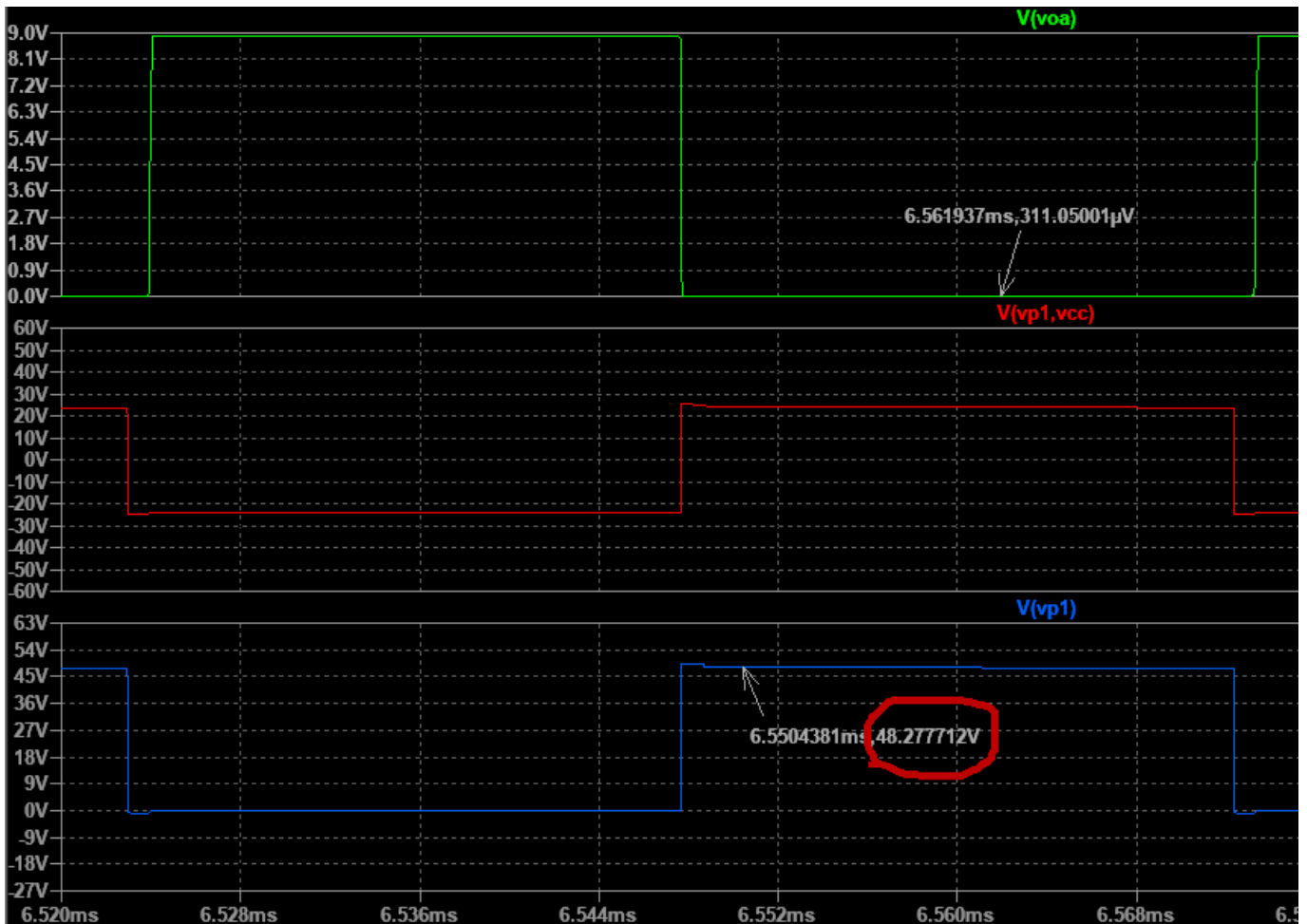


Y comparamos con las simuladas:



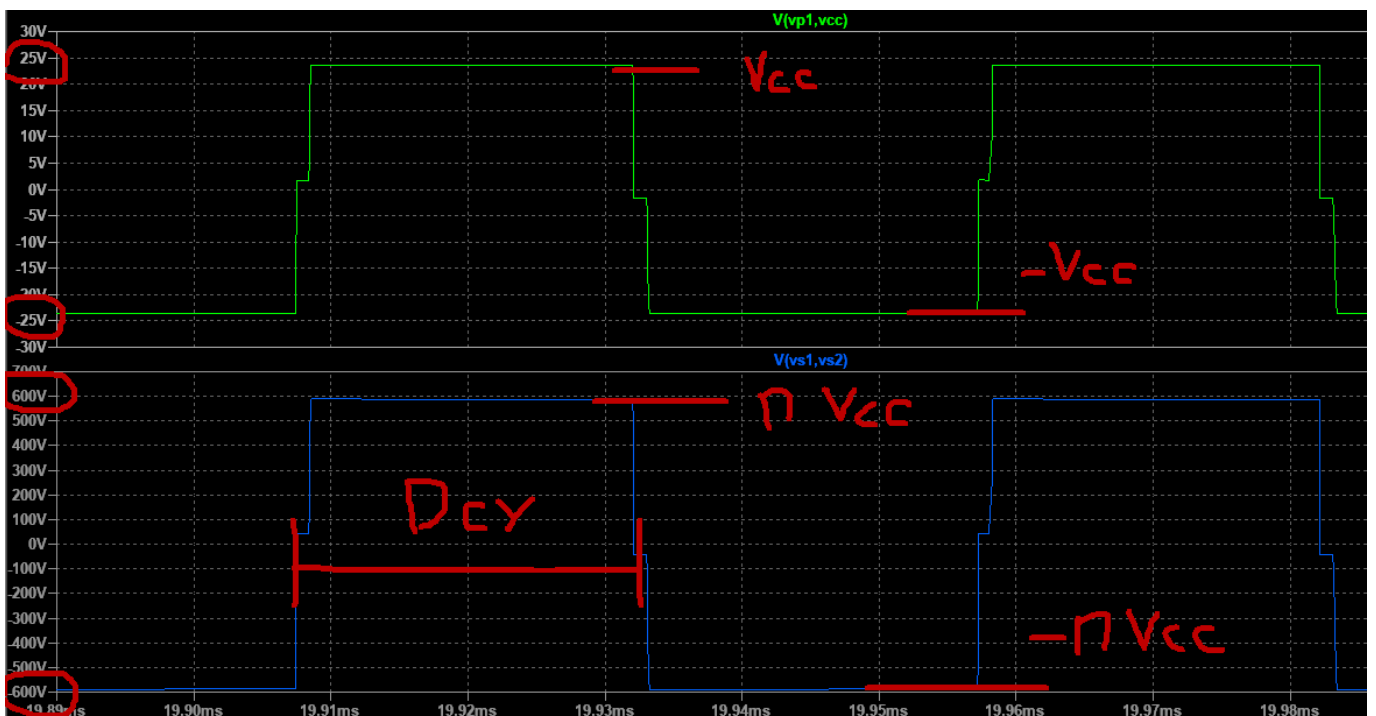
Lo mismo se repite alternadamente en el otro bobinado primario generando una tensión igual pero en contra fase. Siendo la tensión aplicada al primario la diferencia entre V_{p1} y V_{p2} se tiene en total una tensión alterna cuadrada de 20KHz y valor pico $2V_{CC}$.

Además en la simulación se nota como **el transistor de la rama que no conduce tiene una V_{ds} de casi el doble de la tensión de fuente.**



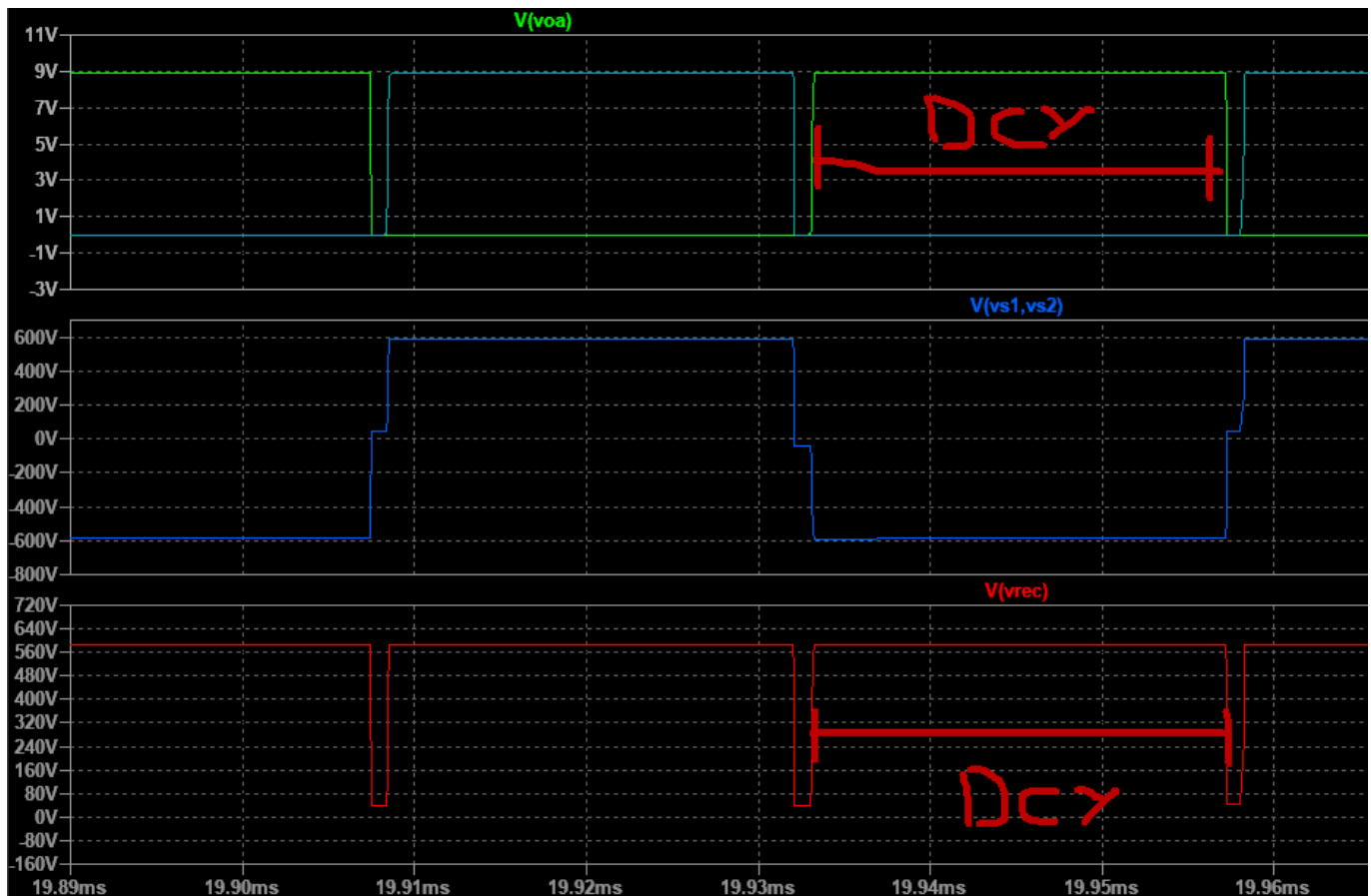
Secundario/rectificacion:

Las tensiones de los bobinados primarios se suman y *aparecen en el secundario afectadas por la relacion de transformacion (n).*



Luego la tension del secundario es rectificada por un puente rectificador monofasico de onda completa, lo que equivale a sacar el valor absoluto de la FO. Esto genera una tension **continua pulsante del doble de**

frecuencia, cuyo valor medio depende del duty cycle (Dcy) y es el que se transmitira a la carga.

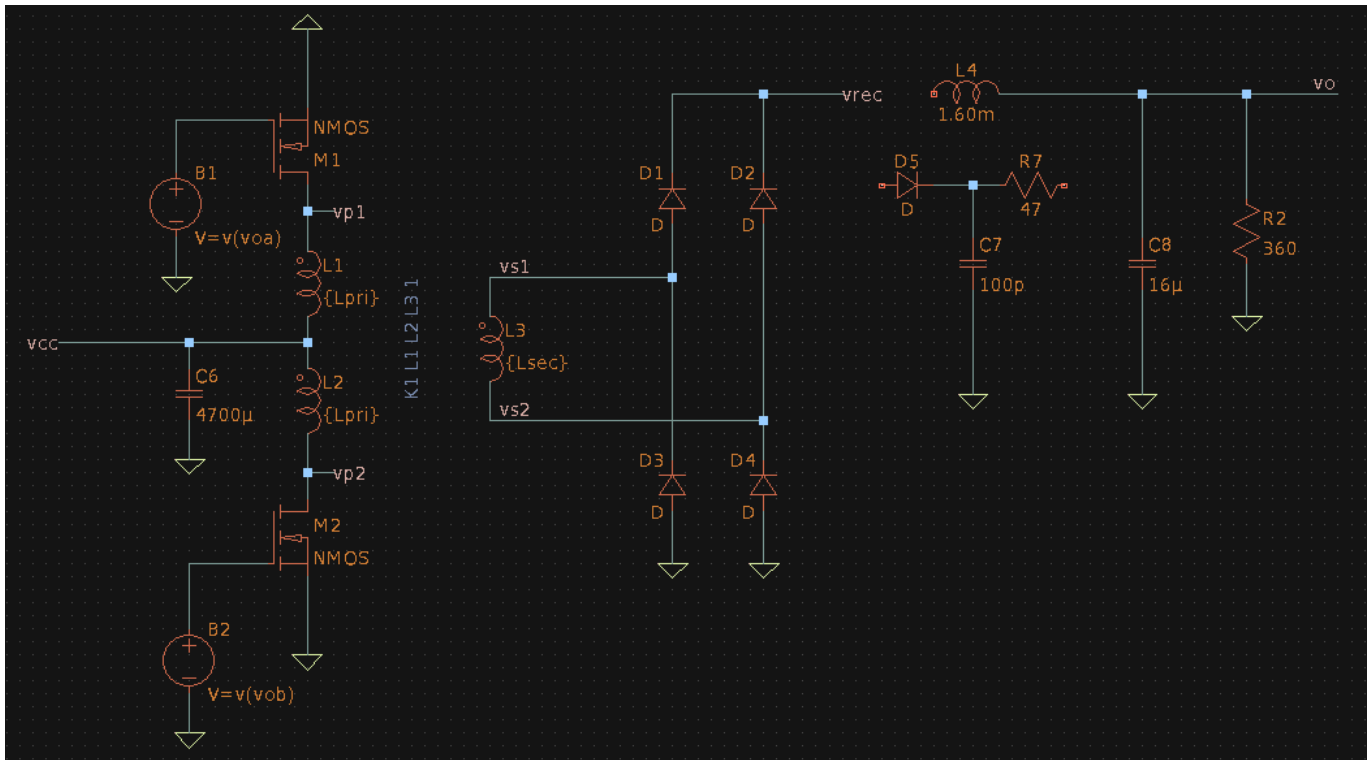


Para esta etapa surgieron muchos problemas en la simulacion del sistema al acoplar las etapas siguientes que complicaron muchisimo el analisis de las FO:

- En las conmutaciones se **inducen ruidos en el PWM** lo que deforma mucho la corriente IDS, y por consiguiente la tension en el primario.
- La red snubber a la salida **alarga mucho el tiempo de simulacion** por razones desconocidas.
- Aun sin la red snubber, al acoplar las etapas existen muchas constantes de tiempo en juego lo que complejiza la simulacion y **extiende en exceso el tiempo para llegar al estado estable** de sistema (y empezar a analizar).

Luego de dias probando distintos modelos, configuraciones, intentando desacoplar etapas por medio de buffers, aprendiendo sobre SPICE y tratando de optimizar la simulacion y mucha paciencia (sin exagerar, estuve dias) se realizaron los siguientes cambios:

- El SG3525A no puede conectarse directamente al gate de los MOSFETS, por lo que **se copia la tension de PWM con fuentes de tension controladas por tension** y se conectan estas señales a los gates.
- **Se desconecta la red snubber**, siendo un elemento de proteccion no deberia interferir en el funcionamiento del circuito.
- **Se usan MOSFET ideales con Kp aumentado** para que tengan mas capacidad de corriente, al menos hasta cerrar el diseño.



Recien con estos cambios se pudo cerrar la simulacion completamente en tiempos razonables y continuar con el analisis (al menos con LTSpice y los modelos encontrados).

Filtrado/Snubber:

Continuando con el analisis, luego de la rectificacion se filtra la onda con un filtro LC donde por un lado la **inductancia se encarga de mantener una corriente continua** por la carga mientras que el **capacitor estabiliza la tension** en la carga.

Por ultimo la **red Snubber** tiene la funcion de disipar la energia en la conmutacion debida a las inductancias y capacidades distribuidas de los diodos y semiconductores. En la realidad al conmutar se generan oscilaciones amortiguadas de alta frecuencia que presentan picos de tension importantes y pueden dañar los semiconductores. Por ello la red se encarga de **filtrar las altas frecuencias a masa por medio del capacitor y disipar la energia de las oscilaciones por medio de la resistencia**.

Seleccion de componentes/diseño.

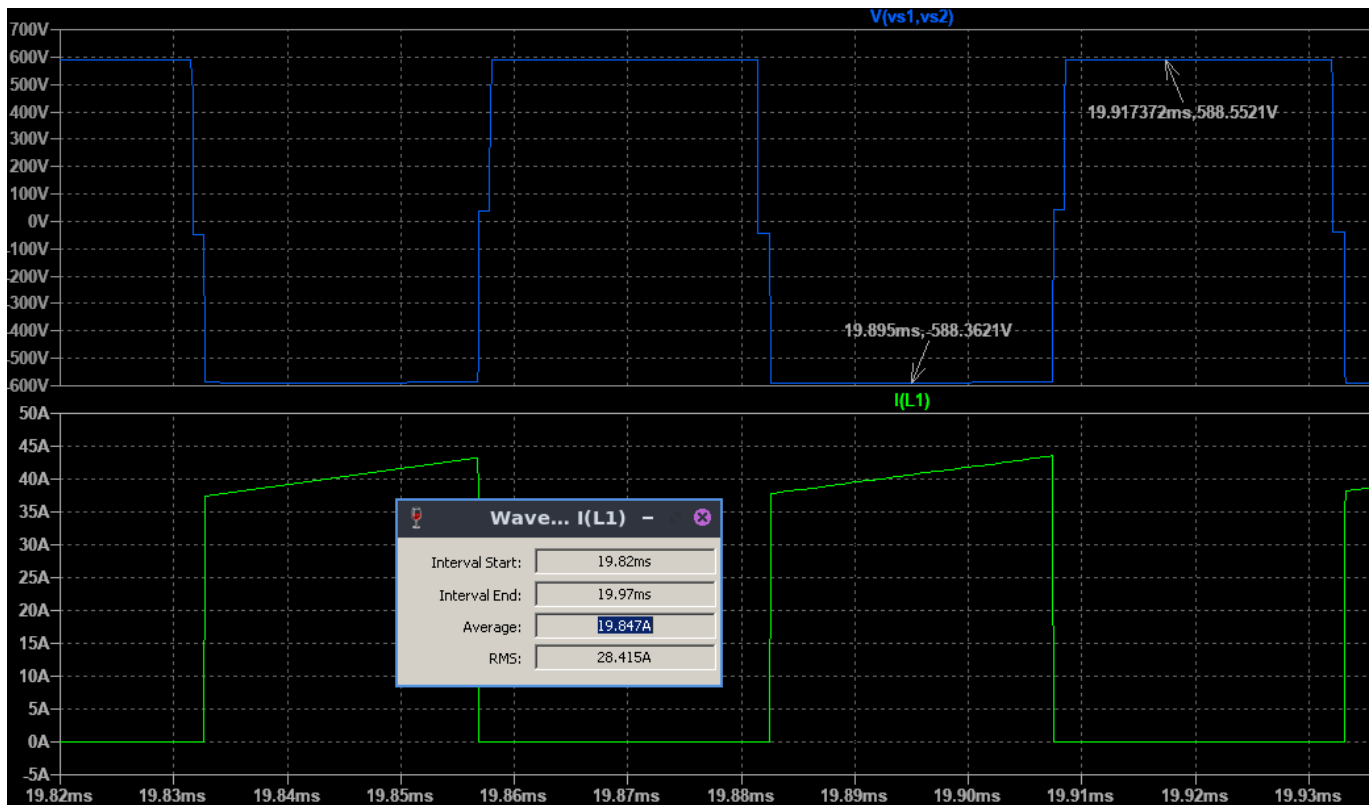
Seleccionamos los componentes teniendo en cuenta que **se quiere llegar a la potencia nominal con un Dcy del 50% en el PWM del SG3525A** (en la tension rectificada es del 100%).

con las características de la carga sabemos que:

$$\begin{aligned}
 V_o &= 600V \quad y \quad P_o = 1KW \\
 \rightarrow I_o &= \frac{P_o}{V_o} = 1.67A \\
 \rightarrow R_L &= \frac{V_o}{I_o} = 360\Omega
 \end{aligned}$$

MOSFET de potencia:

Por medio de un barrido parametrico de V_{gg} , se determina que para llegar a la tension de trabajo del secundario con carga se **necesita una V_{gg} de 10V** y tiene que circular una **corriente media de 19.8A** y en el **inicio una no repetitiva de 236A aproximadamente por MOSFET**.



Y como analizamos anteriormente la **maxima tension V_{ds} (V_{dsp}) que tienen que aguantar es de 48V (50V aprox.)**.

aplicamos los coeficientes de seguridad:

$$\begin{aligned}
 I_{Dav} &= 19.8A \quad y \quad V_{dsp} = 50V \\
 &\rightarrow IDRM \geq I_{Dav} + 30P_{orc} = 25.74A \\
 &\rightarrow IDSM \geq 236A \\
 &\rightarrow VDSbr \geq 2.5 \cdot V_{dsp} = 125V
 \end{aligned}$$

Para minimizar las perdidas buscamos un MOSFET con la **menor R_{on} y Q_{gs} posible** pero que cumpla con los niveles de tension y corriente.

Rapidamente en **LTSpice** podemos elegir el **MOSFET de potencia IPB065N15N3** de Infineon:


Features

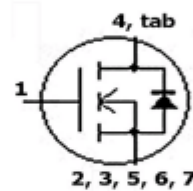
- N-channel, normal level
- Excellent gate charge $\times R_{DS(on)}$ product (FOM)
- Very low on-resistance $R_{DS(on)}$
- 175 °C operating temperature
- Pb-free lead plating; RoHS compliant
- Qualified according to JEDEC¹⁾ for target application
- Ideal for high-frequency switching and synchronous rectification
- Halogen-free according to IEC61249-2-21

Product Summary

V_{DS}	150	V
$R_{DS(on),max}$ (TO263)	6.5	mΩ
I_D	130	A



Type	IPB065N15N3 G
	
Package	PG-TO263-7
Marking	065N15N



Maximum ratings, at $T_J=25\text{ °C}$, unless otherwise specified

Parameter	Symbol	Conditions	Value	Unit
Continuous drain current	I_D	$T_C=25\text{ °C}$	130	A
		$T_C=100\text{ °C}$	93	
Pulsed drain current ²⁾	$I_{D,pulse}$	$T_C=25\text{ °C}$	520	
Avalanche energy, single pulse	E_{AS}	$I_D=100\text{ A}$, $R_{GS}=25\text{ Ω}$	780	mJ
Gate source voltage	V_{GS}		±20	V
Power dissipation	P_{tot}	$T_C=25\text{ °C}$	300	W
Operating and storage temperature	T_J , T_{stg}		-55 - 175	°C

Que tiene encapsulado TO263, tensión y corrientes máximas de **150V y 130A** (520A no repetitiva a 25°C), y potencia máxima de **300W**. Además se indica una R_{on} máxima de **6.5mΩ** y una Q_{gs} **alrededor de 30nC**.

Diodos rectificadores/transformador:

Para los diodos estudiamos el valor medio de la tensión rectificada en función del Dcy y la tensión máxima del secundario (V_{sp}).

considerandola cuadrada y teniendo en cuenta que tiene el doble de frecuencia que la del secundario:

$$V_o = \frac{1}{T_{rect}} \int_{T_{rect} \cdot D_{cy}} v_{rect}(t) dt = \frac{2}{T} \int_{\frac{T}{2} \cdot D_{cy}} V_{sp} dt = D_{cy} \cdot V_{sp}$$

si se quiere llegar a la potencia nominal con un Dcy del 100% en la salida (en el PWM es de 50%):

$$V_o = D_{cy} \cdot V_{sp} = 1 \cdot V_{sp} = 600V$$

entonces sacamos la relacion de transformacion del transformador elevador:

$$n = \frac{V_{sp}}{V_{pp}} = \frac{600V}{24V} = 25$$

que modelamos en LTSpice como inductores acoplados con la siguiente relacion:

$$n^2 = \frac{L_2}{L_1}$$

$$\rightarrow L_1 = 100\mu H$$

$$\rightarrow L_2 = 63mH$$

Sin embargo se agregaron resistencias a todos los inductores para ayudar a cerrar las simulaciones, estas producen perdidas por lo que seguramente deberemos ajustar la relacion de transformacion mas adelante.

ademas analizando el circuito con los diodos en inversa, tenemos como tension pico inversa:

$$V_{rp} = V_{sp} = 600V$$

y como las ramas en paralelo son 2:

$$I_{Fav} = \frac{I_o}{2} = 0.835A$$

aplicamos los coeficientes de seguridad:

$$I_{Fav} = 0.835A \quad y \quad V_{rp} = 600V$$

$$\rightarrow I_{FRM} \geq I_{Fav} + 30\% = 1.1A$$

$$\rightarrow V_{RRM} \geq V_{rp} \cdot 2.5 = 1667V$$

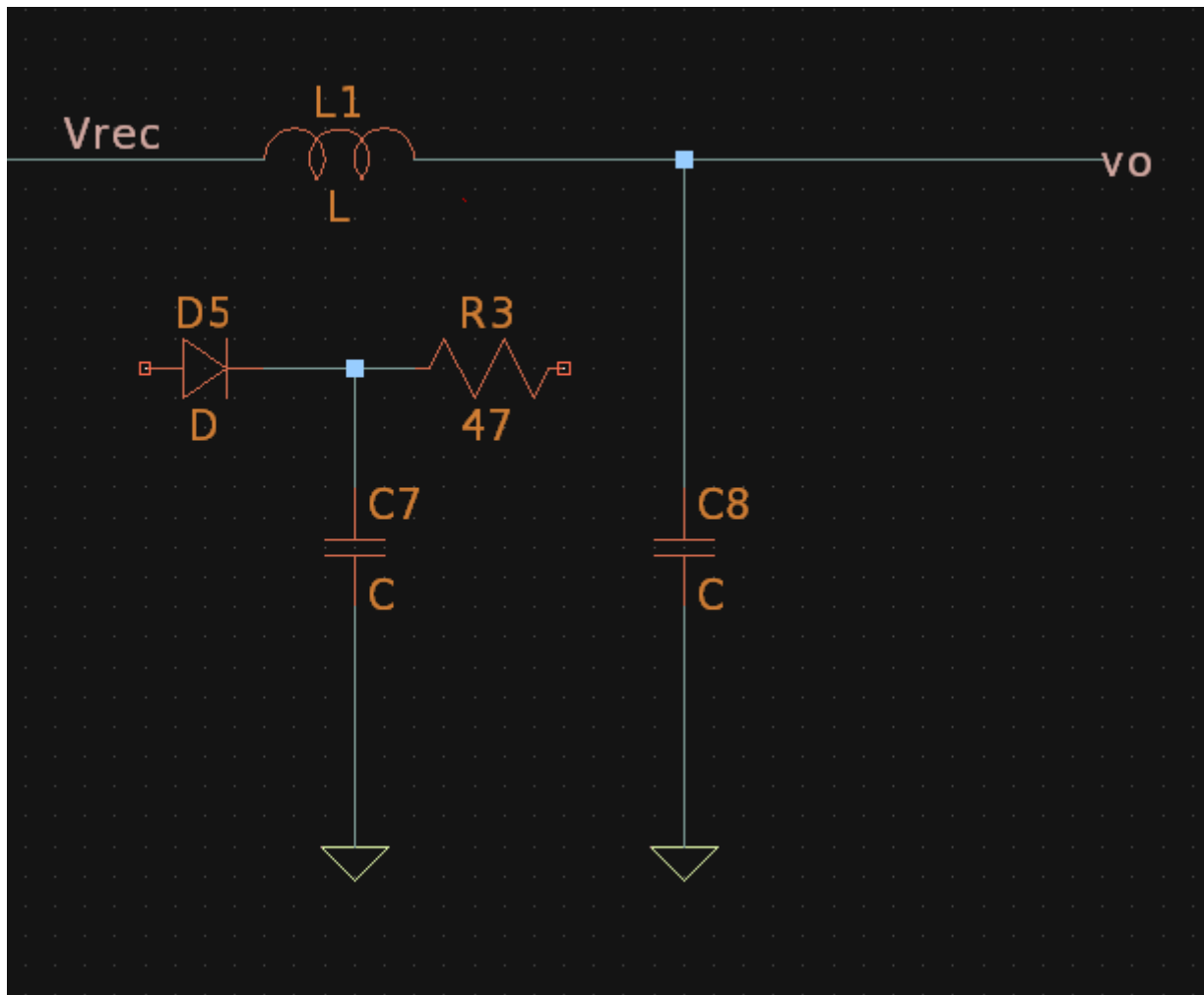
Con el buscador de Mouser seleccionamos el **diode Schottky GD05MPS17H** de GeneSic:

Absolute Maximum Ratings (At $T_C = 25^\circ C$ Unless Otherwise Stated)					
Parameter	Symbol	Conditions	Values	Unit	Note
Repetitive Peak Reverse Voltage	V_{RRM}		1700	V	
Continuous Forward Current	I_F	$T_C = 100^\circ C, D = 1$ $T_C = 135^\circ C, D = 1$ $T_C = 164^\circ C, D = 1$	15 10 5	A	Fig. 4
Non-Repetitive Peak Forward Surge Current, Half Sine Wave	I_{FSM}	$T_C = 25^\circ C, t_P = 10 \text{ ms}$ $T_C = 150^\circ C, t_P = 10 \text{ ms}$	50 40	A	
Repetitive Peak Forward Surge Current, Half Sine Wave	I_{FRM}	$T_C = 25^\circ C, t_P = 10 \text{ ms}$ $T_C = 150^\circ C, t_P = 10 \text{ ms}$	30 21	A	
Non-Repetitive Peak Forward Surge Current	I_{FMAX}	$T_C = 25^\circ C, t_P = 10 \mu s$	250	A	
i^2t Value	$\int i^2 dt$	$T_C = 25^\circ C, t_P = 10 \text{ ms}$	12	A^2s	
Non-Repetitive Avalanche Energy	E_{AS}	$L = 8 \text{ mH}, I_{AS} = 5 \text{ A}$	100	mJ	
Diode Ruggedness	dV/dt	$V_R = 0 \sim 1360 \text{ V}$	200	V/ns	
Power Dissipation	P_{TOT}	$T_C = 25^\circ C$	141	W	Fig. 3
Operating and Storage Temperature	T_j, T_{stg}		-55 to 175	$^\circ C$	

En encapsulado TO-247, soporta **1.7KV en inversa**, una corriente de **5A en su condicion de temperatura mas desfavorable** y una potencia de **141W**.

Filtro LC:

Para el filtro de salida usamos Laplace para estudiar su comportamiento en frecuencia:



funcion de tranferencia:

$$V_o = V_{rec} \cdot \frac{XC}{XC + XL} = V_{rec} \cdot \frac{1}{1 + \frac{XL}{XC}}$$

$$G = \frac{1}{1 + \frac{XL}{XC}} = \frac{1}{1 + sL \cdot sC} = \frac{1}{1 + LCs^2} \equiv \frac{1}{1 + \left(\frac{s}{\omega_p}\right)^2}$$

$$\rightarrow \omega_p = \frac{1}{\sqrt{LC}}$$

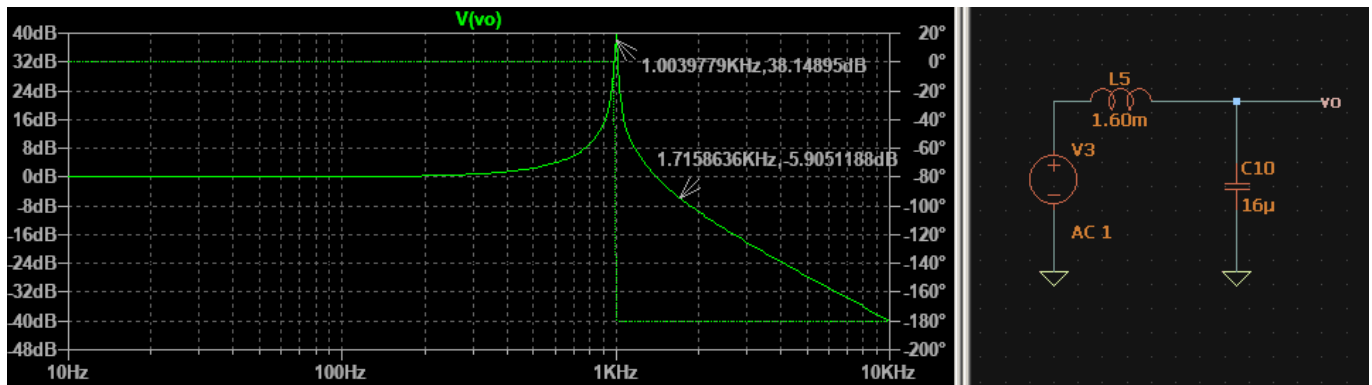
Donde tiene un pico de resonancia en ω_p y luego decae a 40dB/dec.

si proponemos que L sea 100 veces C y calculamos para una frecuencia de 1KHz:

$$\omega_p = \frac{1}{\sqrt{LC}} = \frac{1}{C\sqrt{100}}$$

$$\rightarrow C = \frac{1}{2\pi \cdot 1\text{kHz} \cdot 10} = 16\mu\text{F}$$

$$\rightarrow L = 100C = 1.6\text{mH}$$



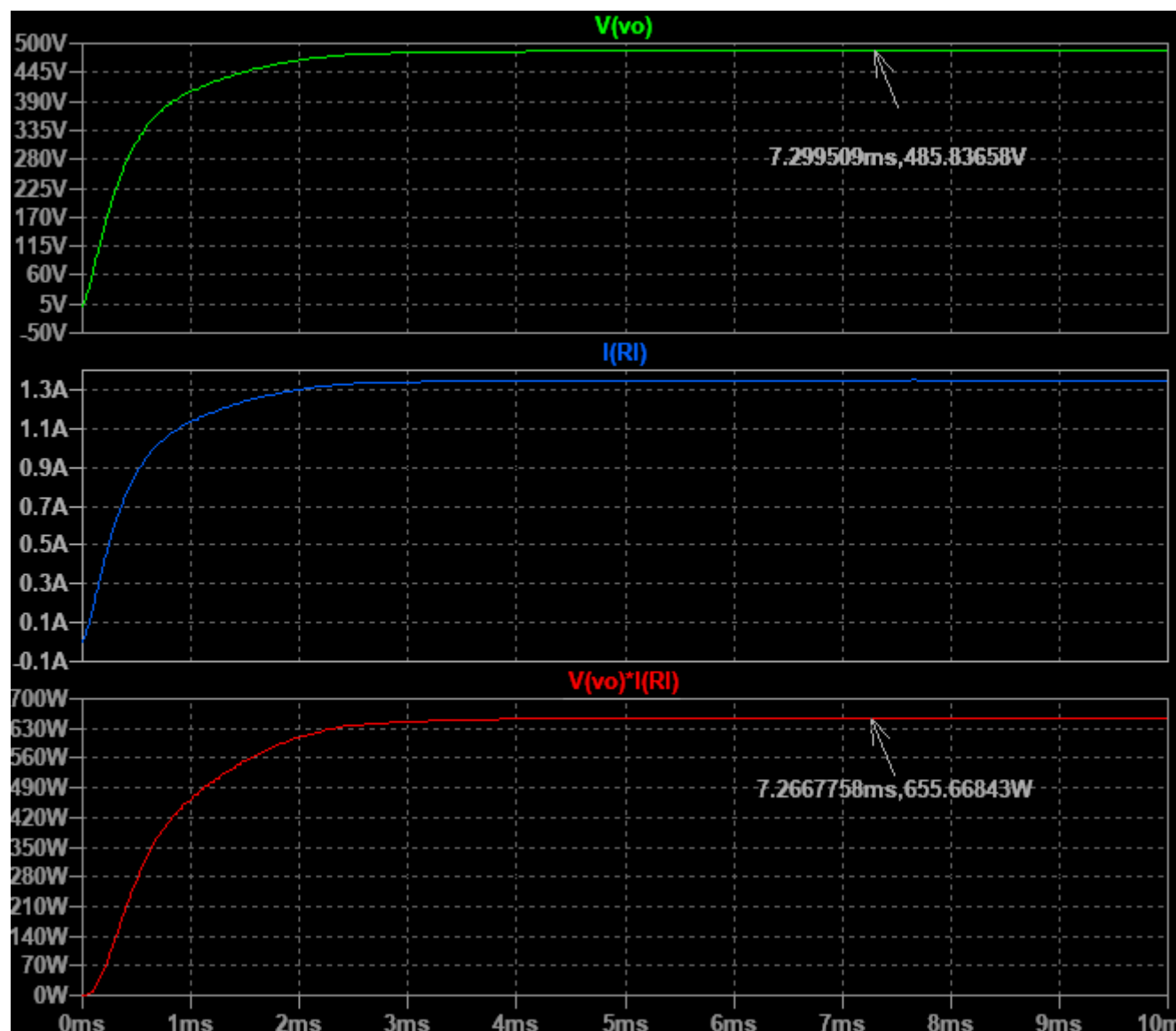
Con lo que las frecuencias superiores a 1kHz serán atenuadas considerablemente.

Red snubber:

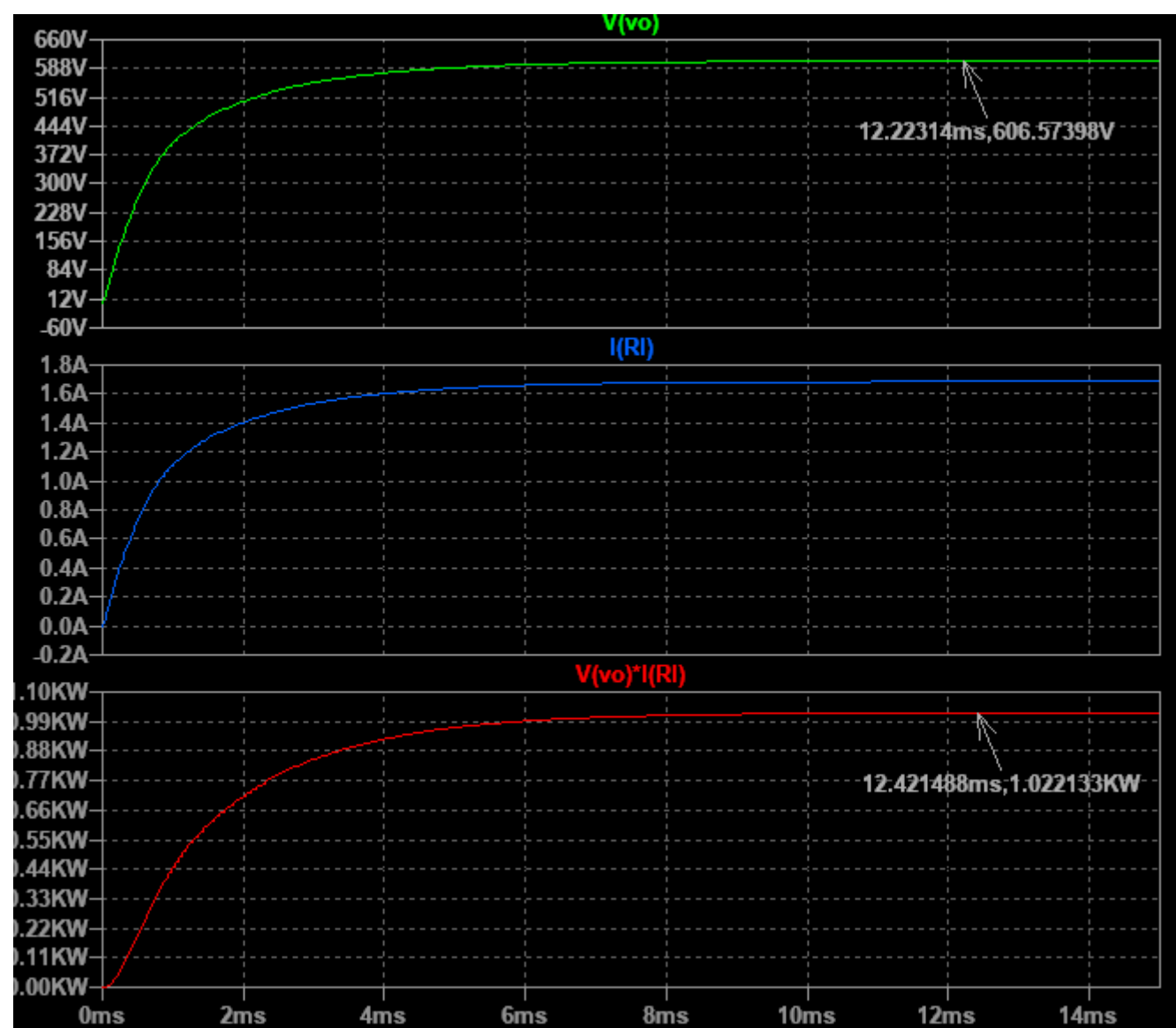
Por último la red Snubber tiene la función de disipar la energía en la conmutación debida a **oscilaciones de alta frecuencia**, por lo que se eligió un capacitor chico de 100pF.

Simulaciones finales.

Cerrado el diseño y seleccionados los componentes primeramente se **simulo con modelos ideales el circuito sin la red snubber** para estudiar la tensión corriente y potencia sobre la carga.



Esta es un poco baja debido a diversas pérdidas por lo que **se ajusto la relacion de transformacion** para alcanzar los 600V de salida. Por medio de un barrido parametrico se ajusto L2 a 140mH y se obtuvo:



Valores mucho mas cercanos a las especificaciones.

Ademas se simulo para Dcy de 10, 25, 40 y 50% la tension y potencia sobre la carga para visualizar la variacion en funcion del Dcy:

