

PROCESAMIENTO DIGITAL DE SEÑALES Laboratorio N°3: FFT con FRDM-K64

DOCENTES:

Parlanti, Gustavo. Rossi, Roberto.

Molina, German.

ALUMNOS:

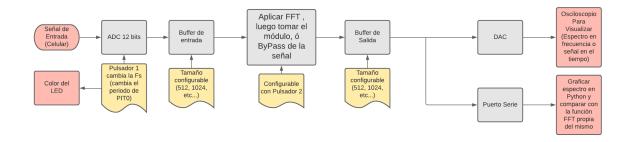
Gomez Augusto Rodrigo, matricula: 39807998

Ferraris, Domingo Jesús, matricula: 36656566

Alaniz Franco, matricula: 37234066



Diagrama de bloques simplificado de funcionamiento:

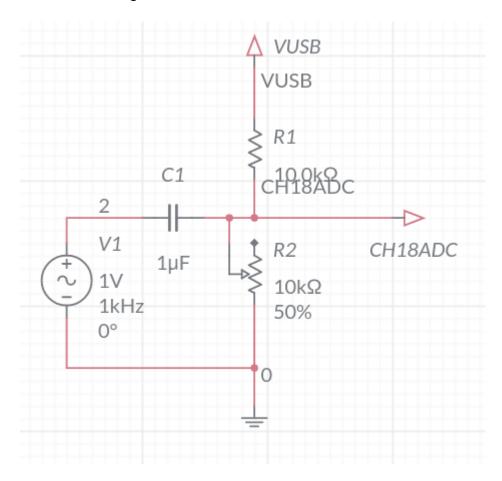


El sistema consta del ADC, trabajando en modo 12 bits SE, al que le se le ingresa la señal a muestrear, que en este caso se generó con la placa de sonido de la PC (o el celular). Además consta con un pulsador selector de velocidades e indicador de las mismas por medio de los colores de un led RGB, de un pulsador con función de start/stop para la FFT y de otro que cambia la cantidad de puntos de la FFT de forma cíclica. Finalmente se envía por UART el resultado de la FFT y se gráfica con Python. Además por medio del DAC de 12 bits se puede reconstruir el espectro para observar en el osciloscopio.

Fotos tomadas del trabajo

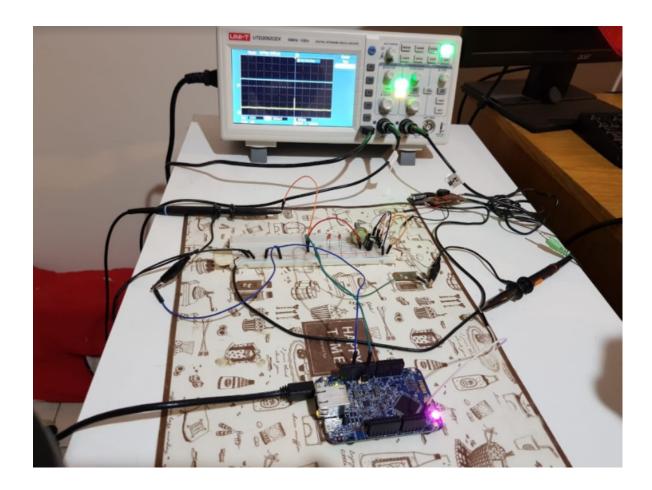
La señal de entrada, es la especificada en el párrafo anterior, es la misma que la de los trabajos anteriores, y el circuito de acondicionamiento también. El diagrama circuital mostrado a continuación lo indica:



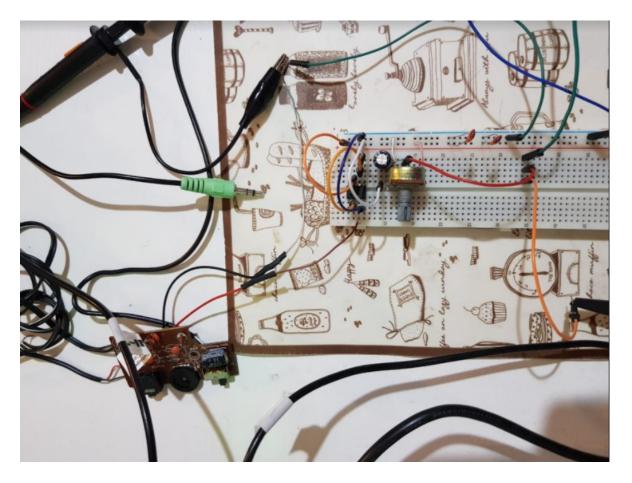


También se adjunta una imagen de todo el sistema implementado físicamente:







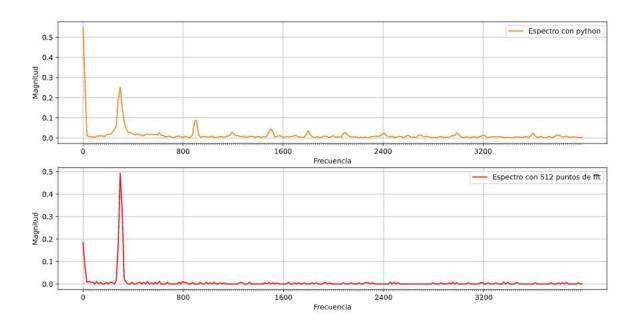


Para poder visualizar los resultados, los datos en el buffer de salida se transmiten por puerto serie a un Script de Python, para que allí se pueda graficar el espectro y además, computar la FFT en el propio entorno para poder compararlo con la que resulta del DSP.

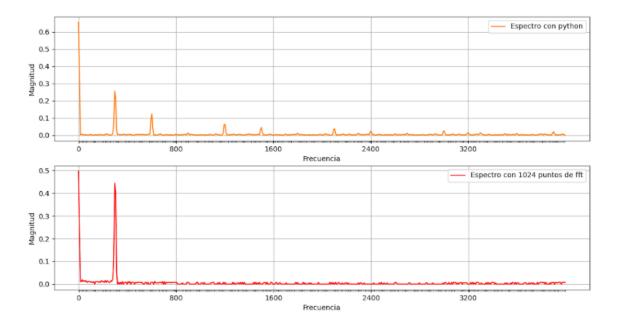
Señal de entrada senoidal de f=300Hz

Para Fs= 8kHz, N= 512



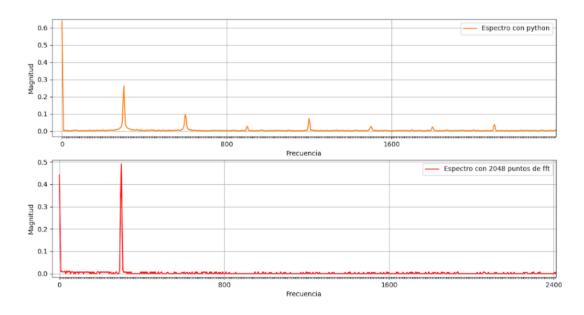


Para Fs= 8kHz, N= 1024

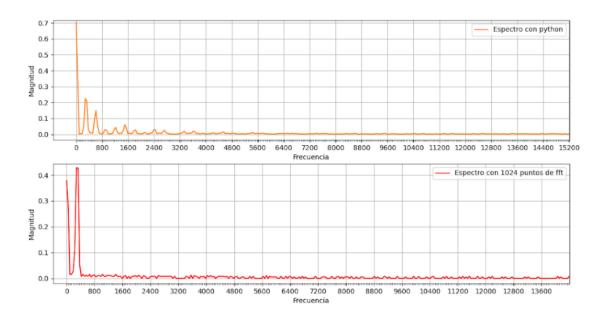


Para Fs= 8kHz, N= 2048



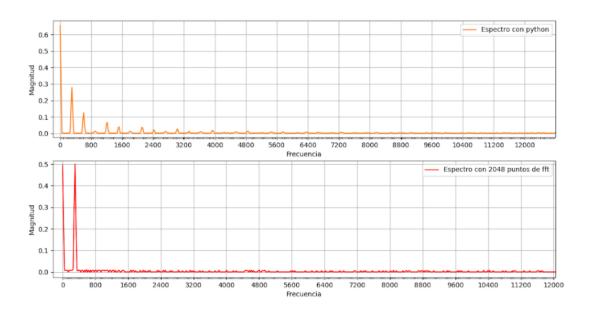


Para Fs= 48kHz, N= 1024



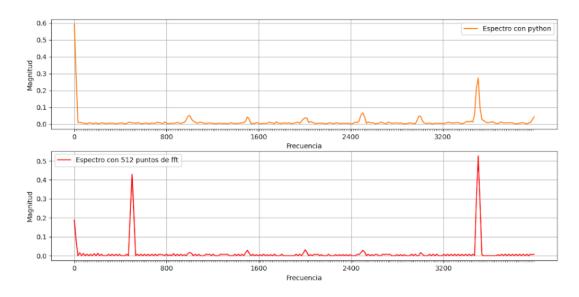
Para Fs= 48kHz, N= 2048



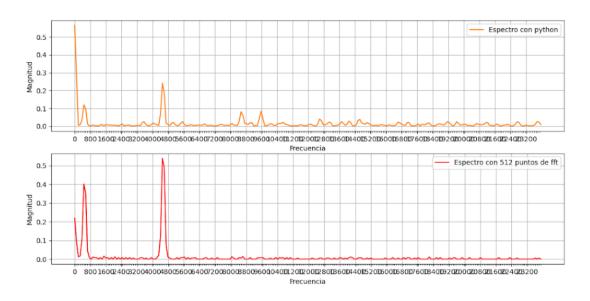


Es interesante también destacar que el fenómeno del aliasing también puede estar presente si no se escoge una Fs adecuada o se muestrea una señal sin satisfacer el teorema del muestreo, esto se pudo observar cuando excitamos con una señal que es la suma de dos sinusoides de frecuencias f1= 500 Hz y f2= 4500 Hz, y obteniendo el espectro para un mismo N, pero cambiando Fs=8kHz y luego Fs=48kHz. En el primer caso, las frecuencias de mayor módulo se dan en f1=500 Hz aproximadamente (lo cual es verdadero), pero el otro pico se da en f2= 3500 Hz lo cual es incorrecto, este es un aliasing de la señal de entrada, que sale de hacer f alias=Fs-f2= 8000Hz- 4500 Hz= 3500 Hz:





Este problema se soluciona cuando se cambia Fs= 48kHz, pudiéndose ver los picos en f1= 500 Hz, y f2= 4500 Hz como es debido:

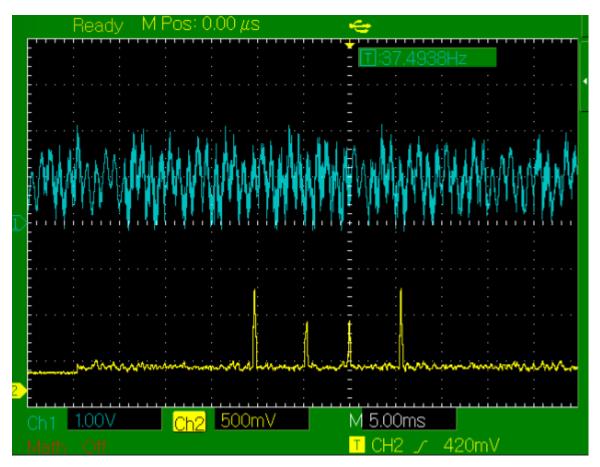




Adicionalmente el buffer de salida es transmitido al DAC, pudiéndose visualizar el espectro de la señal de entrada, en el osciloscopio.

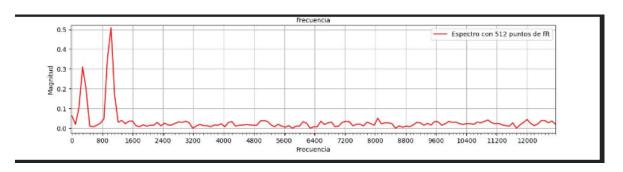
Señal de entrada senoidal de f=300 Hz+1000 hz+noise

Para Fs= 8kHz, N= 512



Para Fs= 48 kHz, N= 512

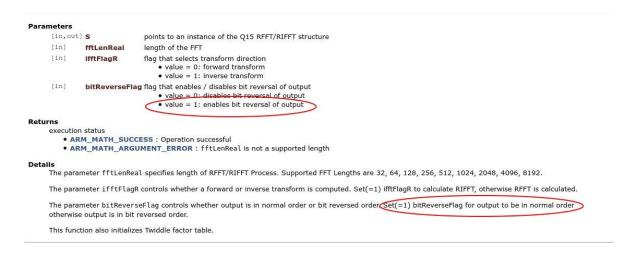




Proyecto en formato .zip

Conclusión:

El saber cómo implementar una transformada de Fourier discreta es una herramienta vital y básica en toda aplicación de DSP, el proceso para llevarlo a cabo tuvo algunos inconvenientes principalmente por las inconsistencias encontradas en la API de CMSIS sobre la aplicación del algoritmo FFT, donde se contradice qué valor debe tener el flag correspondiente al orden en bit inverso para que los valores de la salida posean valores normales o expresados en bit inverso. Solucionada la cuestión el resto del trabajo fue relativamente sencillo.





Un concepto importante aprendido a lo largo del trabajo, es que a mayores puntos tomados en la FFT (N), la resolución en el dominio de la frecuencia aumenta (bin) esto también se puede lograr disminuyendo la frecuencia de muestreo, pero muchas veces no conviene hacer eso porque se corre riesgo de obtener aliasing de la señal de entrada (todo depende de la frecuencia máxima de la señal a analizar).