

OBJETIVOS

Como objetivo general tenemos que diseñar y construir un circuito combinacional decodificador de BINARIO a 7-SEG con compuertas NAND y NOR de 2 entradas, con el menor número de componentes posible. Además como objetivo particular perseguimos el tratar de implementarlo con solo un circuito integrado en lo posible.

DESARROLLO

Al ser el grupo nº 9, los datos de entrada que nos interesan son las combinaciones para el 9, 12, 15, 2 y 5 en BINARIO y sus correspondientes 9, C, F, 2 y 5 en HEX. Todos los demás datos serán combinaciones sin cuidado. Trabajando con lógica positiva, realizamos la tabla de verdad en función de los datos que nos interesan en la entrada y los que necesitamos visualizar a la salida:

	D	C	B	A	a	b	c	d	e	f	g
1	0	0	0	1	x	x	x	x	x	x	x
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	x	x	x	x	x	x	x
4	0	1	0	0	x	x	x	x	x	x	x
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	x	x	x	x	x	x	x
7	0	1	1	1	x	x	x	x	x	x	x
8	1	0	0	0	x	x	x	x	x	x	x
9	1	0	0	1	1	1	1	1	0	1	1
A	1	0	1	0	x	x	x	x	x	x	x
B	1	0	1	1	x	x	x	x	x	x	x
C	1	1	0	0	1	0	0	1	1	1	0
D	1	1	0	1	x	x	x	x	x	x	x
E	1	1	1	0	x	x	x	x	x	x	x
F	1	1	1	1	1	0	0	0	1	1	1

Notamos que el segmento (a) estará siempre encendido para todas las combinaciones de interés.

Para obtener las expresiones lógicas trazamos los mapas de Karnaugh y agrupamos de manera más conveniente, con la referencia BA para datos de la primera fila y DC para los de la primera columna, en ese orden:

a	00	01	11	10
00	x	x	x	1
01	x	1	x	x
11	1	x	1	x
10	x	1	x	x

-Seg. A constante.

b	00	01	11	10
00	x	x	x	1
01	x	0	x	x
11	0	x	0	x
10	x	1	x	x

-Como único grupo.

c	00	01	11	10
00	x	x	x	0
01	x	1	x	x
11	0	x	0	x
10	x	1	x	x

-Indep. de CD.

d	00	01	11	10
00	x	x	x	1
01	x	1	x	x
11	1	x	0	x
10	x	1	x	x

-Como dos grupos.

e	00	01	11	10
00	x	x	x	1
01	x	0	x	x
11	1	x	1	x
10	x	0	x	x

f	00	01	11	10
00	x	x	x	0
01	x	1	x	x
11	1	x	1	x
10	x	1	x	x

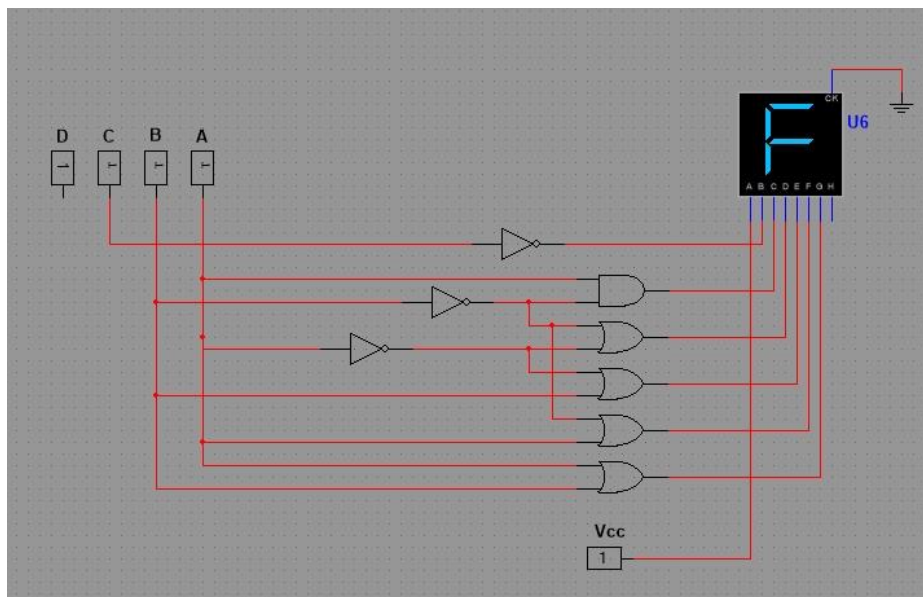
g	00	01	11	10
00	x	x	x	1
01	x	1	x	x
11	0	x	1	x
10	x	1	x	x

Los 3 indep. de CD también.

Luego de elegir los grupos más convenientes, tratando de dejar todas las expresiones en función de A y B solamente, llegamos a las expresiones lógicas:

Funciones lógicas
$a = 1$
$b = \bar{C}$
$c = \bar{B}A$
$d = \bar{B} + \bar{A}$
$e = B + \bar{A}$
$f = \bar{B} + A$
$g = B + A$

Llegamos a independizarnos totalmente de la variable D.



Circuito que necesita de 3 integrados y además en uno de ellos solo usaremos una compuerta AND, desperdiciando el resto.

Buscando reducir las expresiones y tratando de encontrar patrones de combinaciones que se puedan aprovechar, aplicamos el teorema de De Morgan:

$$a = 1$$

$$b = \bar{C}$$

$$c = \overline{\bar{B}A} = \overline{B + \bar{A}}$$

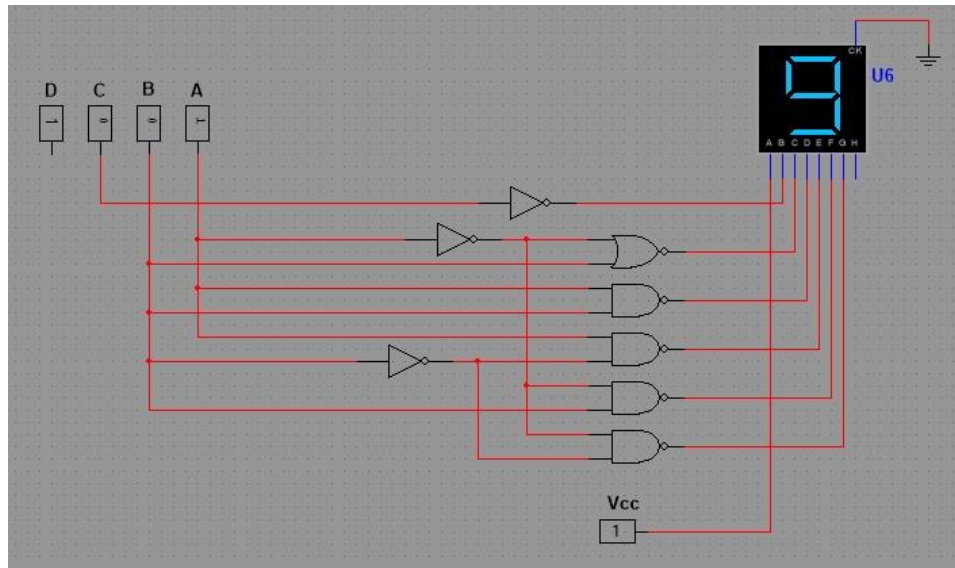
$$d = \overline{\bar{B} + \bar{A}} = \overline{\bar{B}A}$$

$$e = \overline{B + \bar{A}} = \overline{\bar{B}A}$$

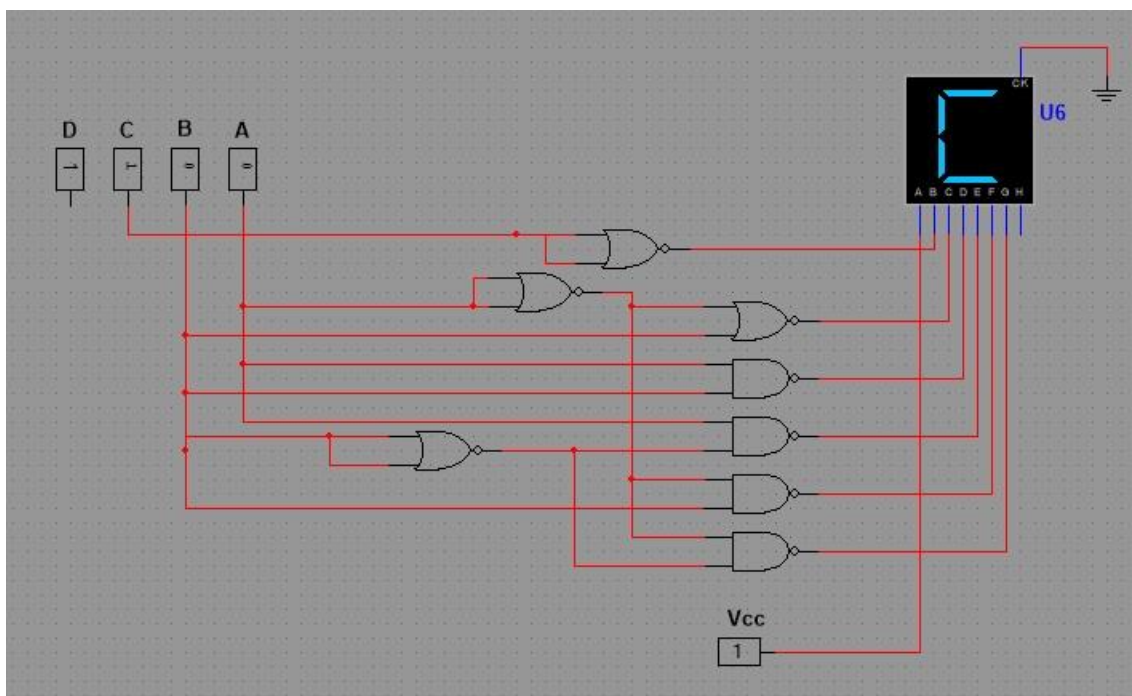
$$f = \overline{\bar{B} + A} = \overline{\bar{B}A}$$

$$g = \overline{A + B} = \overline{\bar{B}A}$$

Que representan el circuito:



Consultando un manual TTL vemos que los integrados 7400 y 7402 se adaptan a nuestras necesidades y como vienen 4 compuertas por cada integrado, y solo usaremos una compuerta NOR, optamos por convertir las restantes en los inversores necesarios, quedando:



Así que necesitaremos solo 2 integrados para la implementación.

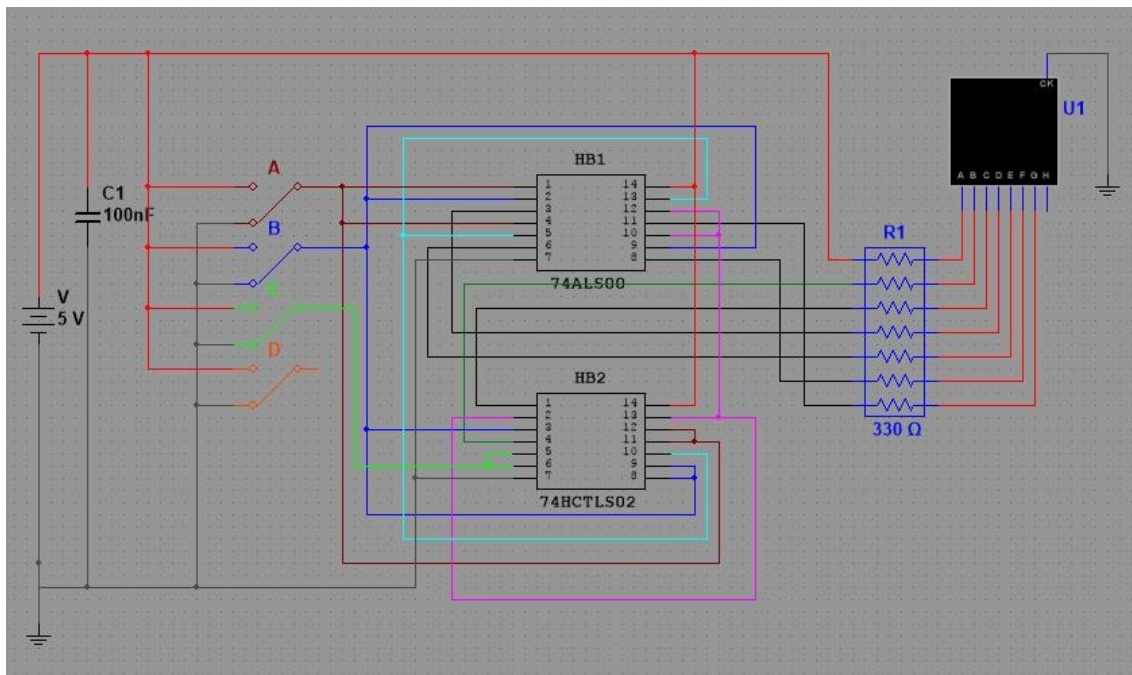
CALCULOS

Consultando las datasheets, notamos que los integrados nos entregan 5V en estado alto en las salidas, y que además el display necesita una corriente I_{algo} para funcionar, por tanto calculamos las resistencias necesarias para completar la lista de materiales:

$$R = \frac{V}{I} = \frac{5V}{15mA} = 333,333\Omega \cong 330\Omega \rightarrow P = RI^2 \cong 74mW \rightarrow \text{Res de } \frac{1}{4}W \text{ funcionan.}$$

Además como utilizaremos una fuente de 5V, 700mA para la alimentación, optamos por poner un capacitor de 100nF en paralelo para estabilizar cualquier posible variación.

Quedando el diagrama final:



LISTA DE MATERIALES

IC 7400 Quad NAND-2 Input	1
IC 7402 Quad NOR-2 Input	1
Switch SPDT Display-7 Seg. C-5615R. Cat.Com	1
Resistencia 330Ω a 1/4 de vatio	7
Capacitor 104	1

CONCLUSIONES

No logramos simplificar lo suficiente las funciones para cumplir el objetivo particular con nuestras condiciones de interés. Sin embargo, si cumplimos el objetivo general del problema y nos independizamos de la variable D, disminuyendo la cantidad de integrados y el espacio de circuito impreso, bajando costos de implementación.

Además los integrados que conseguimos son el 74LSA00, un TTL de bajo consumo y el 74HCTLS02 un CMOS de bajo consumo y alta velocidad, compatible con TTL por lo que no debería traer inconvenientes en este caso.

DATASHEETS: