

Nr. 1**Examen: Arhitectura
sistemelor de calcul
Gr 134, 18-Ian-2010**

Nume si prenume

Email

T1: Dați răspunsuri scurte (1-2 fraze) la următoarele întrebări:

1. Enumerați 5 programe incluse în benchmark-ul SPEC'95.
2. Descrieți 2 tipuri de organizări de magistrale.
3. Listați semnalele de control pentru schema de procesor cu cicluri multiple dată în curs, fără branch și jump.
4. Descrieți principalii pași ai primei metode de împărțire în hardware.
5. Ce intrări și ieșiri are componenta ALU descrisă în curs?
6. Ce este "TCP/IP"?
7. Cum se modifică metoda de înmulțire în hardware a numerelor întregi fără semn pentru a o aplica la numere cu semn?
8. Ce este o "tabelă de adevăr"?
9. Ce linii de control folosește protocolul de arbitrare secvențială "Daisy chain arbitration"?
10. Enunțați 2 caracteristici ale arhitecturii MIPS prin care este favorizată tehnica de pipeline.

fiecare, 1.5 puncte**T2:** Prezentați pe scurt (1 pagină) memoria cache. Includeți o analiză cu argumente pro/contra a schemei de adresare set-asociativă comparată cu adresarea directă.**7.5 puncte****T3:** Aplicați primul algoritm de împărțire în hardware dat în curs pentru a împărți pe 8 la 3 (valori din baza 10) și descrieți pas cu pas conținutul regiștrilor folosiți.**7.5 puncte****P1:** Scrieți un program MIPS care să calculeze $\lfloor n^{1/3} \rfloor$, anume partea întreagă a radicalului cubic al unui număr natural $n \geq 1$. (Faceți și o descriere informală a metodei folosite.)**10 puncte**

The diagram illustrates the MIPS processor architecture with the following components and connections:

- Control Unit:** Receives external control signals (PCWriteCond, PCSource, PCWrite, IorD, MemRead, MemWrite, MemtoReg, IRWrite, Op [5-0], RegWrite, RegDst, ALUOp, ALUSrcB, ALUSrcA) and manages the execution of instructions.
- PC (Program Counter):** Holds the current instruction address. It is updated from the ALU result or the jump address.
- Memory:** Receives the address from the PC and provides data back to the registers or the ALU.
- Registers:** Store data from instructions. They are read from or written to based on the instruction's register fields.
- ALU (Arithmetic Logic Unit):** Performs operations on data from registers or memory, controlled by the ALUOp signal.
- Shifters:** Perform logical shifts (left or right) on data, controlled by the Shift [5-0] signal.
- Muxes (Multiplexers):** Select between different data sources (PC, registers, memory, ALU result) to be used in subsequent stages.

The diagram shows the flow of data and control signals between these components, including the instruction register, memory data register, and the final ALU result.

Completați valorile regiștrilor și ale semnalelor de control în fiecare ciclu în punctele A-J când se procesează instrucțiunea de mai sus și \$2 conține 2005, iar \$3 conține 2006; folosiți simbolul NA (Not-Appl) pentru cazul când valorile sunt nedefinite/irelevante.

10 puncte

```

Loop    add $t1,$t0,$t0;
        add $t1,$t1,$t1;
        add $t1,$t5,$t1;
        lw  $t2,0($t1);
        lw  $t3,4($t1);
        sw  $t3,0($t1);
        sw  $t2,4($t1);
        addi $t0,$t0,2;
        bne $t0,$t4,Loop;

```

1. Determinați timpul de execuție (numărul de cicli de ceas) când se rulează **exact 1 buclă** pe un procesor cu pipeline cu tehnicile de “avansare” și “întârziere” incluse.
2. Se poate rearanja codul astfel încât să se reducă timpul de execuție, păstrându-se funcția calculată de program? **10 puncte**