

# 논리 설계 및 실험

Date : 2016 . 04 . 15

김영대

#### ■ 다음 진리표에 알맞은 회로를 그리고 결과 값 확인

А	В	С	Υ
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	0
1	1	1	0

### ■ 다음 진리표에 알맞은 회로를 그리고 결과 값 확인

 Α	В	C	D	Υ
 0	0	0	0	0
0	0	0	1	0
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Hallym Univ. Operating SystemLAB

A BC	00	01	11	10
0	1	1		
1			1	1

# 실습 3 결과

A BC	00	01	11	10
0	1	1		
1			1	1

$$A'B' + AB$$

A BC	00	01	11	10
0		1	1	
1		1		

A BC	00	01	11	10
0	1			1
1	1			1

# 실습 b

A BC	00	01	11	10
0	1	1		1
1	1	1		

A BC	00	01	11	10
0	1	1	1	1
1	1			1