

7049150003

09/05/2025 10:26



Nome:	Matrícula:
Disciplina: ARA0125 / CONTROLADORES LÓGICOS PROGRAMÁVEIS	Data://
Período: 2025.1/SM1	Turma: 3001 NSQ: 13328994

Leia com atenção as questões antes de responder.

É proibido o uso de equipamentos eletrônicos portáteis e consulta a materiais de qualquer natureza durante a realização da prova.

Boa prova.

____de **0,10**

No esquema de acionamento apresentado na figura abaixo, a lógica desenvolvida em linguagem ladder está utilizando alguns tipos de lógica combinacional comumente utilizadas em sistemas digitais.

Selecione qual das opções melhor representa a lógica combinacional utilizada no esquema A e C:

- ▲ Xor e And
- **B** Note Or
- © □ Or e And
- □ Not e And
- **E** ☐ Xor e Or

_____de **0,10**

A parte do CLP que apresenta como função armazenar o programa do usuário é:

- A interface de rede
- **B** ☐ A Fonte alimentação
- **CX** A memória Flash
- D O módulo de entradas e saídas
- **E** □ A CPU

_____de **0,10**

A linguagem de programação mais utilizada para desenvolvimento de sistemas de automação em Controladores Lógicos Programáveis (CLPs) é chamada Ladder. Essa linguagem se baseia em que componente?

- **A** ☐ Resistor
- **■** Transistor

© Potenciômetro ■ Relé
E□ Capacitor
de 0,10
Dado o diagrama Ladder abaixo, marque a alternativa correta.
M01 M01 T01 T01 Q01
 Não há temporização no diagrama Ladder. B ☒ O diagrama Ladder representa um circuito com temporização do tipo atraso para ligar. C ☐ O diagrama Ladder representa um circuito com temporização do tipo atraso para ligar e atrasado para deligar. D ☐ Deve utilizar uma botoeira normalmente fechada como chave de parada na implementação do circuito. E ☐ É do tipo atraso para desligar.
de 0,10
Dentre os itens abaixo, qual deles é um dispositivo de entrada em um CLP:
A□ IHM B□ Válvula
C Contator
□ Motor E Sensor indutivo
6de 0,10
Marque a alternativa que corresponde a linguaguem utilizada para programação de CLPs.
A□ Python.
B□ Java. C□ C#.
□□ C.
E 🗷 Ladder.
7de 0,10 Em um CLP o elemento Q0 representa:
▲ Uma saída física em um CLP
B□ Uma saída lógica em um CLP C□ Uma entrada analógica em um CLP
Uma entrada lógica em um CLP
■ Uma entrada física em um CLP

Quando a comutação executada por um sinal digital de corrente contínua na entrada de um CLP ocorre através do potencial positivo da fonte de alimentação, podemos afirmar que:

- ▲ Este CLP possui entrada tipo NPN ou *Sink*;
- **B** Este CLP possui entrada tipo PNP ou *Source*;
- c ☐ Este CLP possui entrada tipo *Source* ou *Sink*;
- Este CLP possui entrada tipo PNP ou *Sink*;
- E

Este CLP possui entrada tipo NPN ou Source;

9.

__ de **0,10**

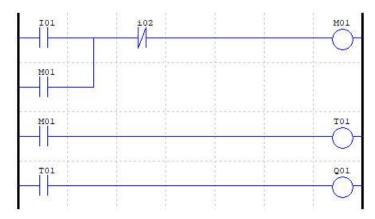
Normalmente para uma entrada analógica de um CLP tem-se os intervalos de:

- **▲** 4 a 20mA
- **B** □ 0 a 50mA
- c □ 0 a 34V
- □ 2 a 30mA

10.

____ de **0,10**

Dado o diagrama Ladder abaixo, marque a alternativa correta.



- A O diagrama Ladder representa um acionamento com temporização do tipo atraso para ligar e atraso para desligar.
- Representa um acionamento com temporização do tipo atrasado para ligar a saída Q01.
- $^{\complement}\square$ Representa um acionamento com contador M01 e temporizador T01.
- D C temporizador T01 tem associado a ele um contato normalmente fechado representado por t01.
- Representa um acionamento com temporização do tipo atrasado para desligar.

Campus.

Prova Impressa em 09/05/2025 por

SALVADOR - IMBUÍ - PARALELA

HELENO CARDOSO DA SILVA FILHO

Ref.: 7049150003 Prova Montada em 25/04/202