

세미나 보고서

학 과	학 년	학 번	성 명	일 시
전기전자공학부	4	12191529	장준영	03/19
세미나 주제	반도체 기술 트렌드 & 산업 생태계 개요 (1)			

세미나 핵심내용

1) 목적: DRAM 메모리의 동작 원리와 구조, 개발 역사를 이해하고 추후 메모리 산업의 발전 방향을 논하는 것.

2) 주요 내용

- DRAM: Dynamic Random Access Memory
- DRAM의 기본 구조: 1 Transistor + 1 Capacitor
- 미묘한 전압 변화를 증폭하기 위해 Sensing Amplifier가 필요하다.
- Transistor: 게이트 역할.
- Capacitor: 정보 저장 역할.
- 실제 공정에서: Transistor는 맨 밑에, 위에는 모두 배선.
- Flash Memory 종류: NOR, NAND
- 메모리 발전 방향: 크기 감소, "Application 종류 다양화!"
- Application 종류: DDR, GDDR, LPDDR, HBM 등
- AI 반도체에서의 핵심: 병렬연산
- Cell Transistor 발전사: Planer Cell -> RCAT -> BCAT
- RCAT 등장 배경: Short Channel Effect 방지, DIBL 방지.
- BCAT 등장 배경: GIDL 방지.
- Planer Cell -> Stack Cell -> Cylinder Cell -> Pillar Cell(현재) -> 3D DRAM(미래)
- Isolation: 모든 반도체 공정의 첫 단계. Si에 도랑을 판다.
- Device 발전사: 개인용 컴퓨터 -> 모바일 -> 클라우드 -> AI -> ...
- AI 반도체 구조: HBM, GPU, Laminate substrate, Interposer, Metal Frame

고찰

이번 세미나를 통해 DRAM 메모리의 기본 원리와 구조, 그리고 발전 과정에 대해 심도 있게 이해할 수 있었다. DRAM은 1개의 트랜지스터와 1개의 커패시터로 구성된 기본적인 구조를 가지며, 미묘한 전압 변화를 증폭하기 위해 센싱 앰플리파이어가 필요하다는 점이 특징적이다. 특히, 트랜지스터는 게이트 역할을 수행하고, 커패시터는 데이터를 저장하는 역할을 담당하는데, 이러한 구조가 메모리 성능과 밀접하게 연결되어 있음을 확인할 수 있었다.

메모리 기술의 발전 과정에서 중요한 점은 크기 감소와 애플리케이션 종류의 다양화이다. 기존의 Planer Cell에서 RCAT, BCAT을 거쳐 Pillar Cell로 발전하는 과정은 단순한 크기 축소를 넘어서, Short Channel Effect, DIBL, GIDL과 같은 물리적인 한계를 극복하는 과정이었다. 이러한 기술적 진보가 3D DRAM으로 이어질 것으로 예상되며, 이는 기존 2D DRAM의 물리적 한계를 뛰어넘는 핵심 기술이 될 것으로 보인다. 또한, 메모리 기술은 단순한 데이터 저장을 넘어서 AI 반도체의 필수적인 요소로 자리 잡고 있다. 특히 병렬 연산이 중요한 AI 반도체에서 DRAM의 발전은 연산 성능을 좌우하는 중요한 요인이다. 이를 위해 HBM(High Bandwidth Memory)과 같은 새로운 메모리 기술이 도입되었으며, 이를 통해 GPU 및 AI 반도체의 성능을 극대화할 수 있는 방향으로 발전하고 있다.

메모리 발전의 또 다른 핵심 요소는 애플리케이션의 다양화이다. DDR, GDDR, LPDDR, HBM 등 다양한 종류의 메모리가 개발되면서, 용도에 따라 최적화된 메모리 구조가 요구되고 있다. 특히 모바일, 클라우드, AI 환경에서는 각각의 특성에 맞춘 메모리 설계가 필수적이며, 이에 따라 DRAM 기술이 점점 더 세분화되고 있다.

결론적으로, DRAM 기술의 발전은 단순한 크기 축소를 넘어서, 새로운 공정 기술과 아키텍처 변화를 통해 성능을 극대화하는 방향으로 나아가고 있다. 앞으로 3D DRAM과 같은 새로운 기술이 도입되면서, AI 반도체와의 결합이 더욱 긴밀해질 것으로 예상된다. 이에 따라 반도체 업계는 단순한 집적도 증가를 넘어서, 새로운 패키징 기술과 설계 최적화를 통해 차세대 메모리 반도체 시장을 선도해야 할 것이다.