2024년도 하계 학부연구생 프로그램

조성근 / 서유권 / 박현재

System Integrated Circuit Design

•연구내용:

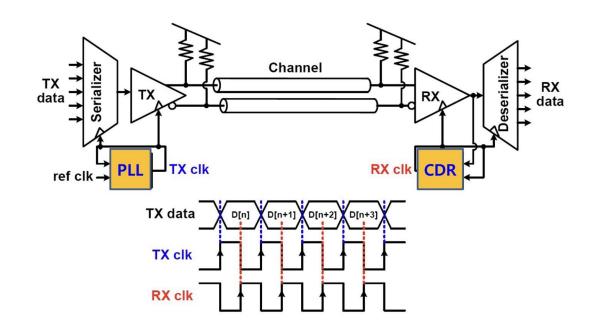
- 고속 인터페이스 VLSI 회로 설계
 - 클럭 및 데이터 복원회로(CDR)
 - 등화기(Equalizer), 대역확산 클럭 생성기(SSCG)
- 딥러닝 알고리즘 경량화 및 가속화
 - Quantization (양자화), Pruning (프루닝)
 - 경량화 모델 설계
 - 하드웨어 가속기 설계
- 고속 디지털 VLSI 회로 설계, FPGA 이용 디지털 시스템 설계
 - 8/10B & 64/66B encoder and decoder
 - Interface(Digital Link layer) 신호처리 시스템 설계
- 초 미세 타이밍 제어 회로 설계
 - DLL 회로, Vernier Delay



System Integrated Circuit Design

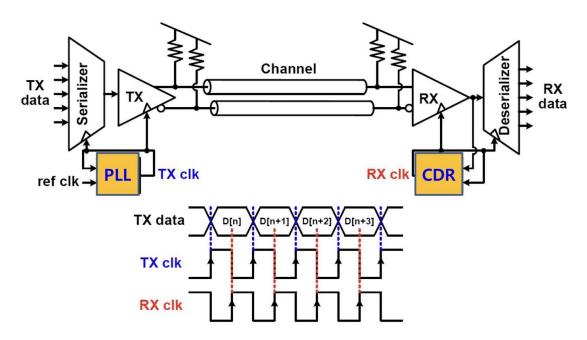
- Analog Part
- 주로 Wireline Transceiver (Transmitter + Receiver) 설계
 - Ex) Display port

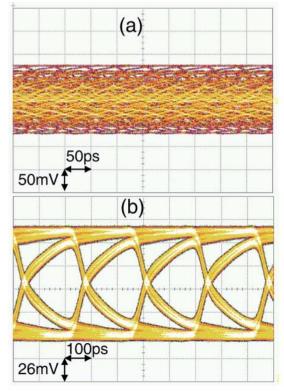
- Digital Part
 - FPGA
- Analog Part (Mixed signal)
 - Chip Layout



System Integrated Circuit Design

- Analog Part
 - Receiver





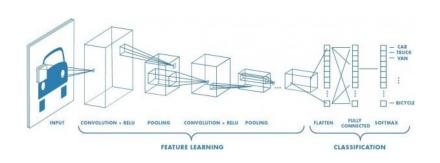
Channel 통과 후 Data

Equalizer 통과 후 Data

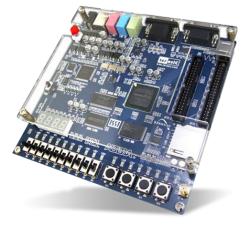
Equalizer를 통과한 Data를 바탕으로 CDR을 통해서 Data 사용

System Integrated Circuit Design

• Digital Part



Deep Learning Part



FPGA



RISC-V

Schedule

System Integrated Circuit Design

주차	내용
1주차 (12/18 ~ 12/24)	OT / cadence 사용법
2주차 (12/25 ~ 12/31)	PLL 이론
3주차 (1/1 ~ 1/7)	PLL 설계 1
4주차 (1/8 ~ 1/14)	PLL 설계 2
5주차 (1/15 ~ 1/21)	PLL 발표
6주차 (1/22 ~ 1/28)	MIPS 파이프라인 구조 소개
7주차 (1/29 ~ 2/4)	MIPS 제어 구조 설계
8주차 (2/5 ~ 2/11)	MIPS 메모리 설계
9주차 (2/12 ~ 2/18)	프로젝트
10주차 (2/19 ~ 2/25)	프로젝트 발표