

공학석사 학위논문

BIS(Built-In Sensor) 기반 사출성형
시스템을 위한 전하 증폭기
설계 및 제작에 관한 연구

A Study on Design and Fabrication of Charge Amplifier
for BIS(Built-In Sensor) based Injection Molding System

2014년 8월

서울과학기술대학교 NID융합기술대학원
나노·IT융합프로그램

권 오 성

공학석사 학위논문

BIS(Built-In Sensor) 기반 사출성형
시스템을 위한 전하 증폭기
설계 및 제작에 관한 연구

A Study on Design and Fabrication of Charge Amplifier
for BIS(Built-In Sensor) based Injection Molding System

2014년 8월

서울과학기술대학교 NID융합기술대학원
나노·IT융합프로그램

권 오 성

BIS(Built-In Sensor) 기반 사출성형
시스템을 위한 전하 증폭기
설계 및 제작에 관한 연구

A Study on Design and Fabrication of Charge Amplifier
for BIS(Built-In Sensor) based Injection Molding System

지도교수 장동영

이 논문을 공학석사 학위논문으로 제출함
2014년 7월

서울과학기술대학교 NID융합기술대학원
나노·IT융합프로그램

권 오 성

권오성의 공학석사 학위논문을 인준함
2014년 7월

심사위원장 차재상 (인)

심사위원 안효석 (인)

심사위원 장동영 (인)

목 차

요 약	i
표 목 차	ii
그림목차	ii
기호설명	v
I. 서론	1
II. 센서의 선정과 전하 증폭기	2
1. 금형의 캐비티 내압 측정을 위한 센서의 선정	2
2. 전하 증폭기의 기본 개념	3
3. 센서와 전하 증폭기의 동작 원리	6
III. 전하 증폭기 설계 및 제작	8
1. 회로 설계	8
2. 회로 시뮬레이션	12
3. 전하 증폭기 제작 및 실험	20
IV. 전하 증폭기의 검보정 및 캐비티 내압 측정	32
1. 전하 증폭기의 검보정	32
2. 금형 캐비티 내압 측정을 위한 시스템 구성	34
3. 캐비티 내압 측정 결과 및 분석	39
V. 결 론	44
참고문헌	45
영문초록(Abstract)	46
감사의 글	

요 약

제 목 : BIS(Built-In Sensor) 기반 사출성형 시스템을 위한 전하 증폭기 설계 및 제작에 관한 연구

본 연구는 모바일 기기용 소형 카메라 렌즈 사출 시스템의 금형 캐비티 내 압 측정용 전하 증폭기 설계 및 제작에 관한 것이다. 금형의 내부에 설치되어 있는 압전센서에서 출력되는 신호는 수백 ns이하의 구간을 가지는 전하 신호인 전자-정공 쌍을 순간적인 펄스 형태로 생성시킨다. 이와 같은 신호의 검출을 위해 사용되는 시스템은 높은 비용, 큰 부피 그리고 많은 전력을 소모하는 단점을 가지고 있어, 산업 현장 적용을 앞두고 있는 시점에서 이러한 단점들을 극복하는 새로운 증폭기의 개발이 요구되었다.

전하증폭기 회로의 설계에서 고려해야 할 사항을 시뮬레이션을 통한 신호 출력으로 확인하였고, 이를 제작하여 출력신호의 비교를 통하여 검증하였다. 이때 발생한 전류 누설에 관한 문제들은 전하증폭기의 제작에서 회로적인 문제가 아닌 PCB의 제작을 위한 설계와 부품의 선택 및 실장 과정에의 문제가 더 컸음을 이론을 바탕으로 실험을 통해 확인하였다.

최종적으로 센서가 장착된 금형을 이용하여 사출을 진행하고, 기존의 상용 증폭기와의 비교를 통하여 산업 현장 적용의 가능성을 확인하였다.

표 목 차

Table. 2.1 Specification of force sensor	2
Table. 4.1 Specification of data aquisition equipment	36

그림목차

Fig. 2.1 9130B series force sensor	2
Fig. 2.1 Basic schematic of ideal charge amplifier	3
Fig. 2.2 Inverting amplifier and current-voltage transducer	4
Fig. 2.3 Operation of current-voltage transducer	4
Fig. 2.4 Ideal charge amplifier in DC of view	5
Fig. 2.5 Schematic of real charge amplifier	5
Fig. 2.6 Operation of piezo-electric force sensor	6
Fig. 2.7 Operation of charge amplifier	6
Fig. 2.8 Final output signal of charge amplifier at low R_f value	7
Fig. 3.1 Block diagram of charge amplifier	8
Fig. 3.2 Schematic of charge amplifier (Ver. 1)	9
Fig. 3.3 Charge amplifier part	10
Fig. 3.4 Low pass filter part	11
Fig. 3.5 2 nd amplifier part	11
Fig. 3.6 Simulation model of piezo-electric sensor	12
Fig. 3.7 Schematic of charge amplifier for simulation	12
Fig. 3.8 Result of simulation	13
Fig. 3.9 Time constant (discharge time) of charge	14
Fig. 3.10 Output signal variation by changing R_f value	14
Fig. 3.11 Output signal variation by changing R_f value at 100 ms input	15
Fig. 3.12 Schematic of real charge amplifier for simulation	15
Fig. 3.13 Simulation result comparison among parts of amplifier	16
Fig. 3.14 Time constant variation of real amplifier simulation by R_f value changes	16
Fig. 3.15 Simulation result of elimination discharge	17

Fig. 3.16 Changing position with low pass filter and 2 nd amplifier	17
Fig. 3.17 Simulation result after position changed	18
Fig. 3.18 Optimal combination of R_f , C_f for measuring cavity pressure	19
Fig. 3.19 Top layer PCB layout of charge amplifier	20
Fig. 3.20 Bottom layer PCB layout of charge Amplifier	20
Fig. 3.21 Manufactured charge amplifier (Ver. 1)	21
Fig. 3.22 Sensor for simplicity experiment and mimetic diagram	21
Fig. 3.23 Measuring result using Kistler type 5019	22
Fig. 3.24 Result of using manufactured amplifier	22
Fig. 3.25 Guard ring design for eliminating leakage current	23
Fig. 3.26 Guard ring design on PCB and extended figure	23
Fig. 3.27 Schematic of charge amplifier (Ver. 2)	24
Fig. 3.28 Charge amplifier (Ver. 2) and shield can	24
Fig. 3.29 Result of charge amplifier (Ver. 2)	25
Fig. 3.30 Occurrence of parastic resistance	26
Fig. 3.31 Fabricating process of charge amplifier using ceramic PCB	26
Fig. 3.32 PCB layout (Ver. 3) of top and bottom	27
Fig. 3.33 Al_2O_3 based ceramic PCB and component assembly	27
Fig. 3.34 Output signal result of ceramic charge amplifier	28
Fig. 3.35 Charge amplifier of removed R_f	29
Fig. 3.36 Hysteresis curve of piezo-electric sensor	30
Fig. 3.37 Discharging switch for residual electric charge	30
Fig. 3.38 Ceramic based multi-channel charge amplifier	31
Fig. 4.1 Como Injection and calibration set of Kistler	32
Fig. 4.2 Output signal from Como Injection during calibration	33
Fig. 4.3 Output signal from charge amplifier during calibration	33
Fig. 4.4 Camera lens for mobile equipment by injection molding	34
Fig. 4.5 Mimetic diagram of mold for measuring cavity pressure	34
Fig. 4.6 Sensor assembling for measuring cavity pressure	35
Fig. 4.7 Assembled mold	35
Fig. 4.8 Data aquisition equipment	36
Fig. 4.9 Injection molding machine of Smitomo and experiment system	37
Fig. 4.10 Monitoring process for injection molding	37
Fig. 4.11 Program for injection molding	38

Fig. 4.12 Variation of cavity pressure	39
Fig. 4.13 Details of cavity pressure for each channel	40
Fig. 4.14 Cavity pressure variation in continuous process by channel	41
Fig. 4.15 Sliding force at core	42
Fig. 4.16 Output signal by abnormal molding condition	43
Fig. 4.17 Occurrence of burr during injection mold process	43

기호설명

Q	: Amount of charge	[C]
V	: Voltage	[V]
C	: Capacitance	[pF]
F	: Force	[N]
τ	: Time constant	[s]
V_{os}	: Offset voltage	[V]
I_{os}	: Offset current	[A]
C_f	: Feedback capacitance	[pF]
R_f	: Feedback resistive	[Ω]
R_{board}	: Insulation resistive on PCB	[Ω]
R_{f-Tot}	: Total feedback resistive	[Ω]
ΔQ_{in}	: Input charge	[C]
ΔV_{out}	: Output voltage	[V]
ΔV_o	: Total offset voltage	[V]
ΔI_{in}	: Input current	[A]
a	: Coefficient of sensitivity	
b	: Coefficient of offset	

I . 서 론

1. 연구 배경

사출성형은 플라스틱 원료를 가공하는 중요한 성형 공법중 하나로 사출성형에 의해서 가공된 플라스틱 제품들은 우리의 생활 주변에 밀접하게 관계되어 있으며, 더 나아가 최첨단 산업의 필수적인 부품으로도 이용되고 있다. 이와 같이 많은 분야에 널리 사용되고 생산되는 사출성형 제품들은 금형의 캐비티(Cavity)내에서 그 생산이 이루어지는데, 러너(Runner)와 게이트(Gate)를 통해 들어온 용융수지들이 충전, 보압, 냉각, 취출 순의 공정을 통해 제품을 생산하게 되며 이 과정을 사이클이라고 한다. 캐비티 내에서 이루어지는 충전, 보압, 냉각의 공정에서 중요한 변수는 사출압력, 사출속도와 온도이다. 사출압력과 속도는 수지의 유동성에 영향을 미치며 온도는 사출품의 수축과 변형에 영향을 미친다. 이러한 변수들이 적절하지 않을 경우 제품의 여러 가지 결함이 발생하며 수많은 연구와 실험, 유한요소 해석을 기반으로 이러한 문제들을 해결하기 위하여 노력하고 있다[1-5].

사출 공정과 변수들 간의 상관관계를 알아보기 위한 수많은 실험에서 반드시 필요 한 것이 수지의 유입에 대한 압력의 변화를 측정하기 위한 센서와 증폭기이다. 높은 온도에서 사용 가능한 압력센서는 대부분 수백 ns이하의 구간을 가지는 전하 신호인 전자-정공 쌍을 순간적인 펄스 형태로 생성시킨다. 이와 같은 신호의 검출을 위해 사용되는 시스템은 높은 비용, 큰 부피 그리고 많은 전력을 소모하는 단점을 가지고 있다[6, 7]. 이러한 시스템은 연구용 목적을 위하여 널리 사용되어왔으나, 산업 현장 적용을 앞두고 있는 시점에서 손쉬운 접근을 막는 큰 요소가 되어, 이러한 단점들을 극복하는 새로운 증폭기의 개발이 요구되었다[8].

본 연구에서는 모바일 기기용 소형 카메라 렌즈 렌즈의 사출 시스템에서 금형의 캐비티 내압 변화 측정을 위한 전하 증폭기를 설계 및 제작하고자 한다. 시뮬레이션을 바탕으로 한 전하 증폭기 설계는 최소한의 부품 사용을 목표로 시뮬레이션 결과와 전하 증폭기 제작후의 실험결과가 다른 점을 이론을 바탕으로 실험을 통하여 검증하고, 측정 환경에 따른 노이즈 및 신호 품질의 향상은 최종적으로 PCB(Printed Circuit Board)제작상의 레이아웃 설계에서 고려된다. 특히 힘이나 압력 측정을 위한 긴 적분시간을 갖는 전하 증폭기의 제작에 있어 회로에 대한 이해와 더불어 PCB의 제작 및 부품의 실장시 고려 대상에 대한 기준을 마련하고자 한다.

II. 센서의 선정과 전하 증폭기

1. 금형의 캐비티 내압 측정을 위한 센서의 선정

압력을 측정하기 위해 수많은 센서가 사용되고 있으나, 사출성형 시스템의 내압 측정을 위해서는 높은 온도에서 장시간 사용이 가능하며, 사용 온도 범위에서 선형성이 유지되어야 한다. 특히, 사출성형을 이용하여 제작된 제품 중 모바일 기기용 소형 카메라 렌즈와 같은 광학 기능을 위한 사출품들은 접촉식 압력센서를 이용할 경우 제품의 광학기능 면에 눌림이 발생하여 광학제품으로서의 기능에 치명적 영향을 미친다. 이와 같은 여러 제약조건들로 인하여, Kistler사의 힘센서 Type 9130B (Fig. 2.1)를 선택하였다.



Fig. 2.1 9130B series force sensor

Table. 2.1 Specification of force sensor

	Unit	Value
Measuring Range	kN	0~3.0
Overload	kN	3.5
Sensitivity	pC/N	≈ -3.5
Linearity (preloaded)	%/FSO	$\leq \pm 1.0$
Hysteresis (preloaded)	%/FSO	≤ 1.0
Response threshold	N	< 0.01
Operating temperature range	°C	-20~120
Preloading force (recommended)	%/FS	≈ 50

Table. 2.1은 사용된 센서의 사양을 나타낸 표이다[9]. 센서는 최대 3 kN의 힘을 -3.5 pC/N으로 측정 가능하며, $-20 \sim 120$ °C의 온도 범위에서 사용이 가능하고, 전체 측정 범위에서 ± 1.0 %의 선형성을 가지고 있다. 선정된 센서는 Quartz 타입의 압전소자를 사용한 센서이며, 인가된 힘에 해당하는 전하가 출력된다. 출력되는 전하를 수집하여 증폭하기 위한 장치가 전하 증폭기이며, 서론에서 밝힌바와 같이 사용자의 접근성을 높인 시스템 구성을 위하여 상용 증폭기의 사용을 배제하고, 모바일 기기용 소형 카메라 렌즈 사출 시스템을 위한 전용의 증폭기를 제작하였다.

2. 전하 증폭기의 기본 개념

센서에서 출력되는 신호만으로는 그 크기가 대부분 식별하기 힘들 정도로 너무 작다. 선정된 센서의 출력을 예로 들면, 측정 최대 힘인 3.0kN이 가하여졌을 때, 수백 ns안에 10.5nC의 전하가 센서로부터 펄스 형태로 출력된다. 때문에, 원 신호 그대로를 사용하기에는 어려움이 있어, 사용자가 다루기에 용이한 크기로 목적에 맞게 신호 크기를 크게 만들어 사용 할 필요성 이 있다. 이러한 역할을 하는 것이 증폭기 이며, 이때 증폭기는 센서의 신호를 이론적 근거 없이 조작 또는 왜곡하여서는 안 된다. 증폭기는 연산증폭기 (Operational Amplifier : 이하 OP-AMP)의 발달에 따라, 트랜지스터를 이용한 증폭기에서 OP-AMP소자를 이용한 증폭기로 변화하고 있는 추세이며, 이는 회로의 단순화 및 증폭기의 소형화에 큰 기여를 하고 있다.

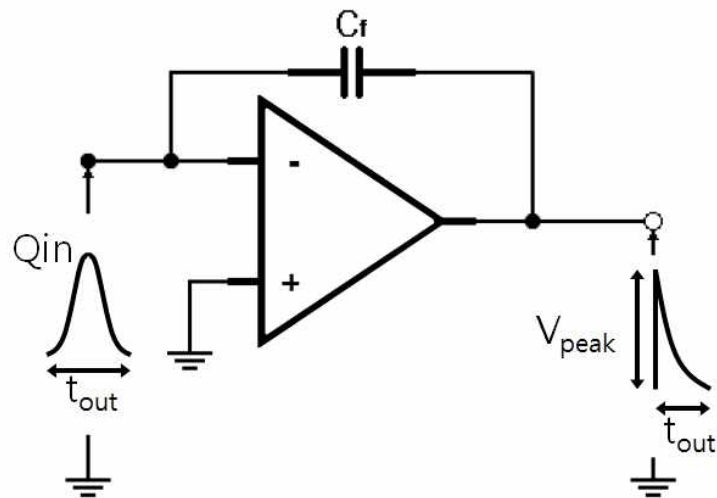


Fig. 2.1 Basic schematic of ideal charge amplifier

전하 증폭기는 Fig. 2.1과 같이 C_f 에 의한 부귀환 회로로 센서에서 출력되는 전하 펄스를 측정하여 증폭한 신호를 전압의 형태로 출력하는 증폭기이다. 식 (2.1)에서와 같이 OP-AMP의 개루프 게인이 충분히 클 때, 출력 ΔV_{out} 은 C_f 의 값에 의하여 결정된다[10, 11].

$$\Delta V_{out} = Q/C_f \quad (2.1)$$

이상적인 전하 증폭기는 일반적인 전압 증폭기와는 다른 전류-전압 교환기와 같은 형태를 갖는다. 이상적 전하 증폭기를 이해하기 위해서는 전류-전압 교환기의 동작을 알아볼 필요가 있다. Fig. 2.2의 좌측과 같은 반전 증폭기에서 입력 저항인 R_s 를 제거하면 우측과 같은 전류-전압 교환기가 된다.

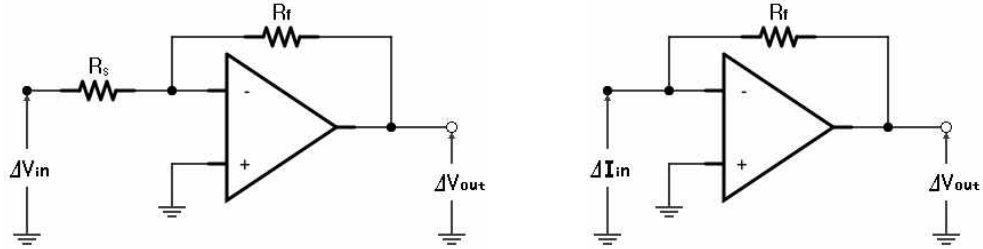


Fig. 2.2 Inverting amplifier (left) and current-voltage transducer (right)

여기서 R_s 를 제거하는 이유는 전류 또는 전하 입력의 증폭을 위해 입력되는 신호의 손실을 없애기 위함이며, R_s 를 제거한 증폭회로는 Fig. 2.3의 노드 ①에 가상접지가 발생하고 그 전위는 ΔI_{in} 에 관계없이 그라운드 레벨로 된다. 이 상태에서는 부하의 대소와는 관계없이 R_f 를 흐르는 것은 I_s 만이라고 볼 수 있으므로, 전류에서 전압신호로의 정확한 변환을 할 수 있다. 이러한 전류-전압 변환기에 피드백 저항 R_f 를 제거하고 커패시터 C_f 를 연결하면 이상적 전하증폭회로가 된다[12].

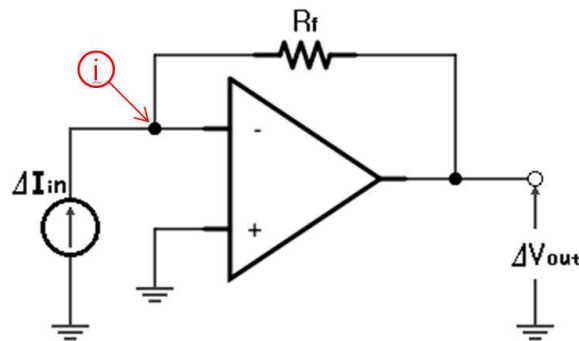


Fig. 2.3 Operation of current-voltage transducer

이상적 전하 증폭기의 피드백 부분은 C_f 만으로 이루어져 있지만, 실제 회로의 구현에 있어서 DC (direct current) 경로가 있어야만 정상적인 동작이 가능하다[11]. 이상적인 전하 증폭기를 DC적 관점에서 볼 때, 이는 개루프 회로 (Fig. 2.4)와 동일하기 때문에, 이상적으로는 무한대 증폭기와 같은 역할을 하고, 실제의 증폭기는 오픈 루프 게인에 해당하는 증폭률을 갖는다.

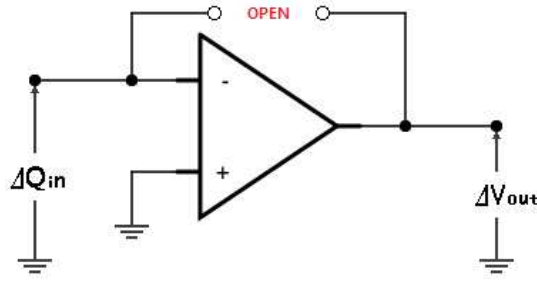


Fig. 2.4 Ideal charge amplifier in DC of view

증폭률이 무한대에 가깝다는 것은 입력에서 작은 신호의 변화만 있어도 출력은 무한대의 변화를 보인다는 뜻으로, OP-AMP의 특성인 오프셋 전압 (V_{os})과 오프셋 전류 (I_{os})에 의한 출력의 전압 오프셋이 문제가 된다. 출력의 오프셋 전압 (ΔV_o)은 식 (2.2)와 같이 정의 되며, 입력이 0이어도 OP-AMP의 특성 편차에 의하여 출력이 0에서 벗어나는 성질을 이야기 한다[12].

$$\Delta V_o = \left(1 + \frac{R_f}{R_s}\right) V_{os} + R_f I_{os} \quad (2.2)$$

식 (2.2)에서 OP-AMP 입력저항 R_s 는 전하 증폭기에서는 존재하지 않으므로 0이 되고 피드백 부분에 커패시터만이 존재하므로 피드백 저항 R_f 는 ∞ 가 된다. 이들을 식 (2.2)에 대입하면 V_{out} 과 전체 오프셋 전압 (ΔV_o)가 더해져 OP-AMP의 출력이 결정된다. 즉, 입력전압 (V_{in})이 0이어도 V_{out} 은 OP-AMP 출력 한계 전압인 외부 전원 전압 크기로 출력된다. 때문에, 실제 회로에서는 Fig. 2.5와 같이 피드백 저항 R_f 를 피드백 커패시터 C_f 에 병렬로 연결 한다[13].

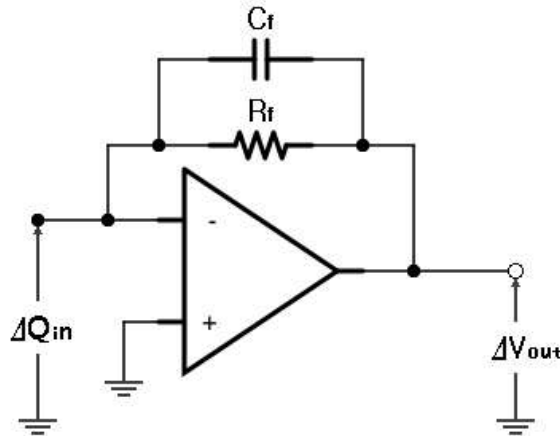


Fig. 2.5 Schematic of real charge amplifier

3. 센서와 전하 증폭기의 동작 원리

금형 캐비티의 내압측정을 위해 선정된 전하를 출력하는 힘센서는 가하여진 힘에 의하여 전하가 출력되었다가, 힘이 제거되면 출력했던 만큼의 전하를 흡수한다. Fig. 2.6는 힘이 가해지고 제거되기까지 전하의 흐름을 도식화 한 것이다. 여기서 알 수 있듯이, 힘이 가해지거나 제거되는 동안만 전하의 흐름이 발생 된다.

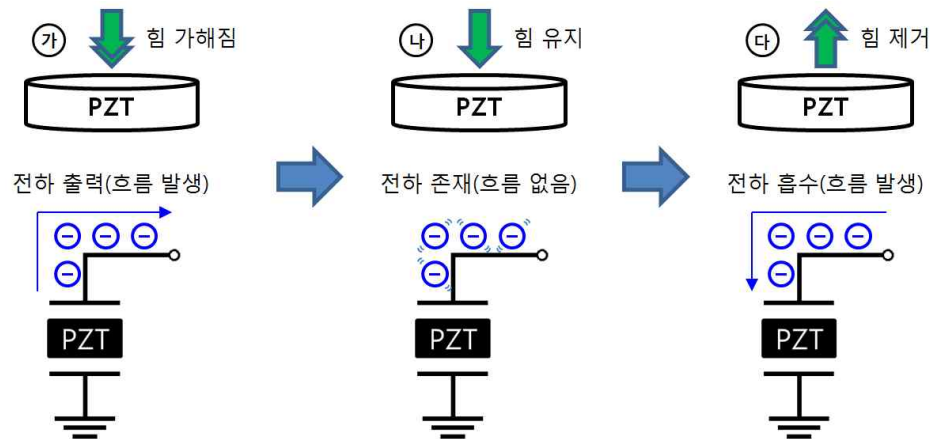


Fig. 2.6 Operation of piezo-electric force sensor

센서의 동작을 전하 증폭기와 함께 살펴보면 다음과 같다. Fig. 2.6의 ㉠과 같이 힘이 가해지면, Fig. 2.7의 ㉠과 같이 전하가 센서에서 출력되어 적분기 와 같이 피드백 커패시터 C_f 에 쌓이게 되고 이때 노드 ㉠의 전압을 0으로 만들기 위하여 ㉡의 경로로 상쇄전류가 출력되고, 이 전류에 의해 ΔV_{out} 이 관측 된다. 이후, ㉢와 같이 힘이 제거되면, ㉢과 같이 센서에서 전하를 흡수하게 되며, 출력은 원상태로 돌아가게 된다.

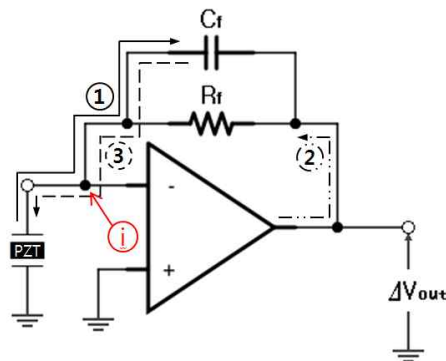


Fig. 2.7 Operation of charge amplifier

반면, ㉔와 같이 힘이 가해진 상태에서 유지된다면, C_f 에 쌓여있던 전하는 피드백 저항 R_f 의하여 서서히 빠져나가게 되며, 그 시간은 식 (2.3)과 같다. 그러므로 R_f 를 충분히 크게 하여 C_f 에 축적된 전하가 힘이 제거될 때까지 소모되지 않도록 하여야 한다[14].

$$\tau = R_f C_f \quad (2.3)$$

R_f 의 값이 충분히 크지 않을 때 센서에 힘이 가해지고 유지된 후, 힘이 제거되기까지의 최종 출력신호 변화는 Fig. 2.8과 같다. 전하 증폭기의 R_f 값이 작아 센서에 힘이 작용하여 최종출력이 올라가는 동안에도 전하가 소모되어 출력이 선형이 아닌 곡선으로 올라가는 것을 알 수 있으며, 힘이 유지되는 동안 전하의 소모에 의하여 출력이 점차 떨어짐을 보인다. 힘이 제거되기 전에 소모된 전하의 양만큼 힘이 제거되었을 때 출력신호가 떨어짐을 알 수 있다. 출력이 올라갈 때 전하의 소모가 없다고 가정한 이상적인 곡선을 보면 힘이 가해져 출력이 올라간 량과 힘이 제거되고 출력이 떨어진 량이 거의 일치함을 알 수 있다.

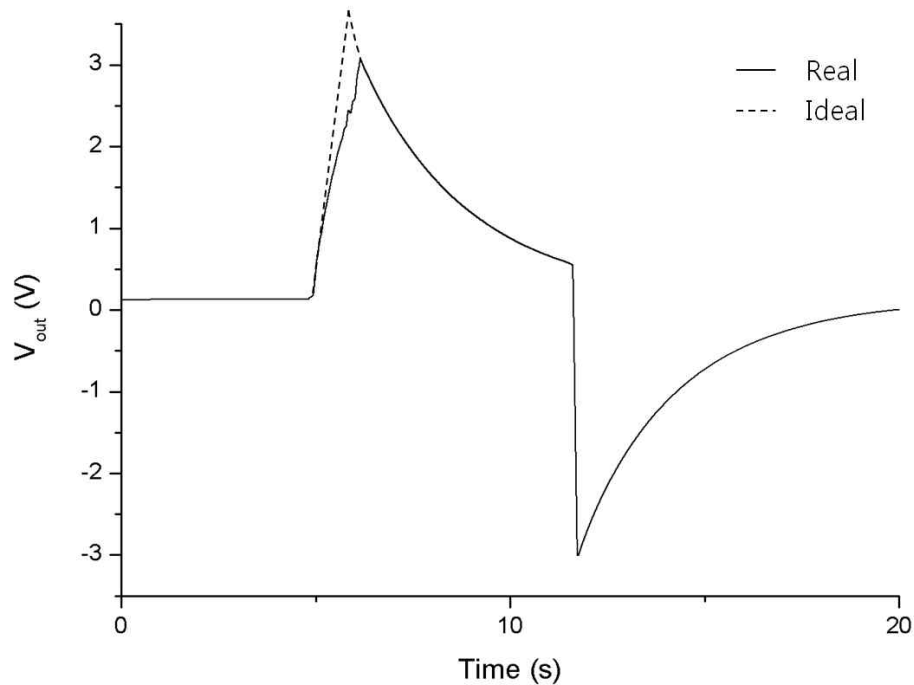


Fig. 2.8 Final output signal of charge amplifier at low R_f value

III. 전하 증폭기 설계 및 제작

1. 회로 설계

전하 증폭기를 위한 회로 설계에 있어, 이상적인 전하 증폭기의 회로를 바탕으로 전하 증폭기, 저역통과필터, 2차 증폭기를 Fig. 3.1과 같이 구성하였다.

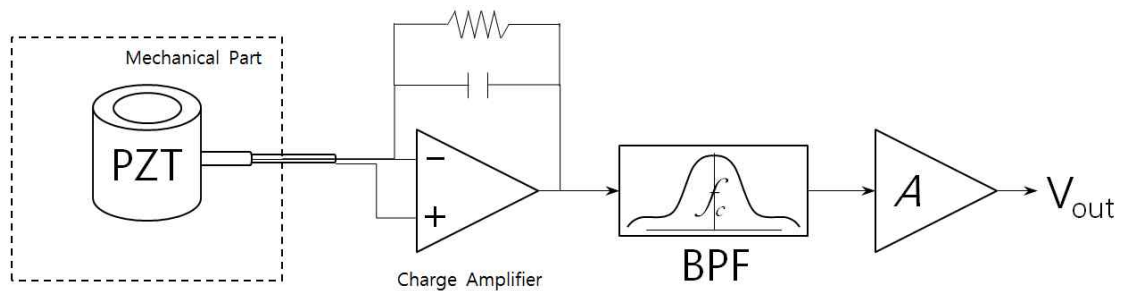


Fig. 3.1 Block diagram of charge amplifier

금형의 냉각수를 위한 인덕션 히터에서 방사되는 대전류 노이즈 및 모터 노이즈 등을 제거하기 위한 저역통과필터와 이후의 추가 신호 증폭 및 신호 레벨 조정용 2차 증폭기를 추가하였다. Fig. 3.2는 Mentor Graphics사의 회로 설계 프로그램인 PADS Logic을 이용하여 설계한 전하 증폭기의 첫 번째 회로이다. 전하 증폭기 (Fig. 3.3)에서 측정 힘의 크기에 따라 측정 범위를 달리 하기 위하여 민감도에 영향을 미치는 C_f 값을 선택 할 수 있도록 하였으며, 모바일 기기용 소형 카메라 렌즈의 사출은 캐비티의 크기가 작아 수지의 사출시간이 0.1초 내외로 진행되기 때문에, 10 kHz의 저역 통과 필터 (Fig. 3.4)를 설계하고, 추가적인 증폭을 위하여 2차 증폭기 (Fig. 3.5)를 추가하였다.

각 회로별 특성을 고려하여 부품을 선정하였다. 증폭부의 OP-AMP는 오프셋 전류에 의한 영향이 작은 소자를 우선으로 채용하고, 필터를 위한 OP-AMP는 저잡음 특성을 가지는 소자를 선택하였다. 증폭부의 커패시터와 저항들은 정확한 민감도 조정과 오프셋의 영향 및 온도에 따른 값 변화를 줄이기 위하여, 낮은 오차율과 온도 계수를 가지는 소자를 선택하였다.

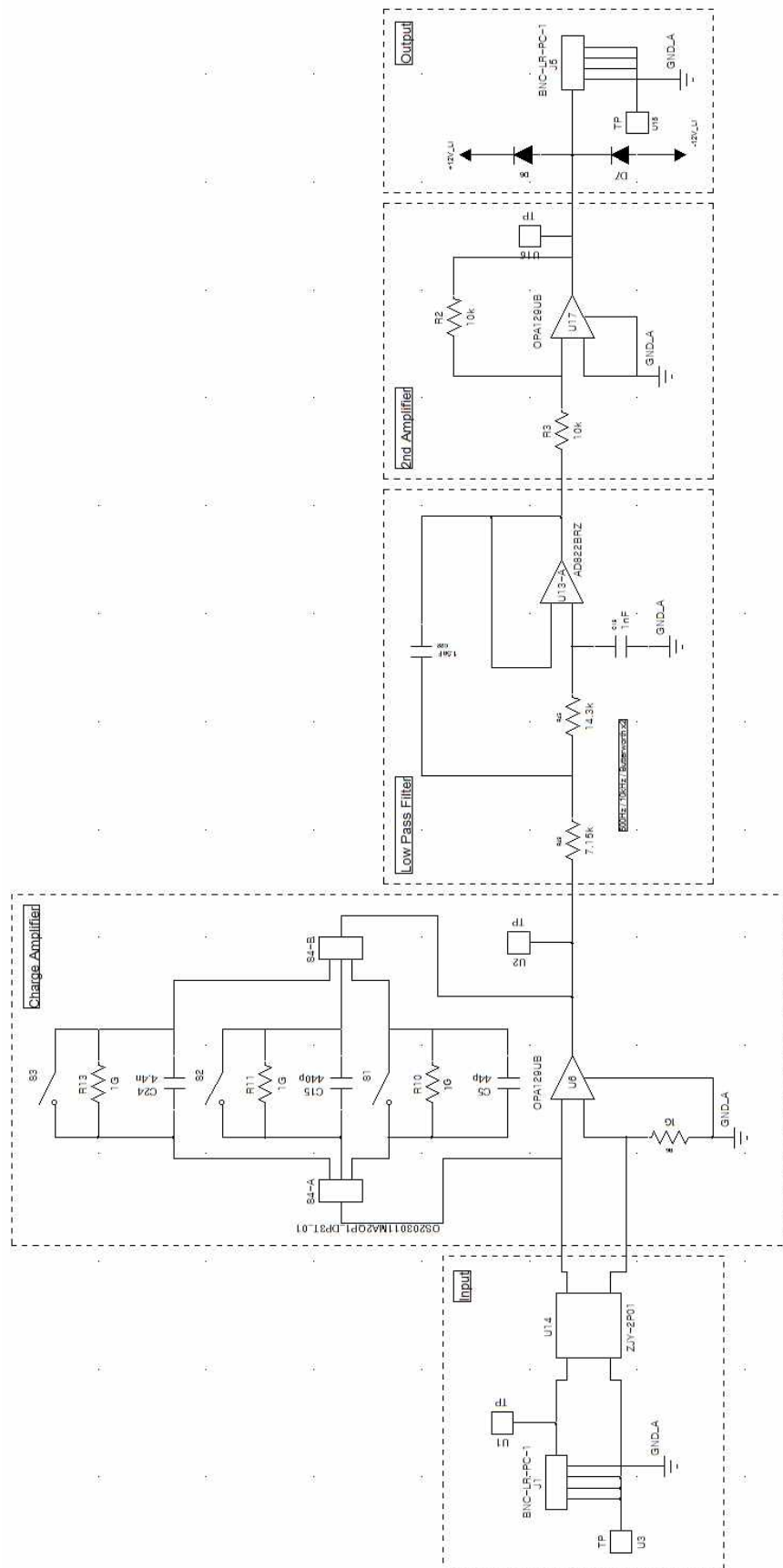


Fig. 3.2 Schematic of charge amplifier (Ver. 1)

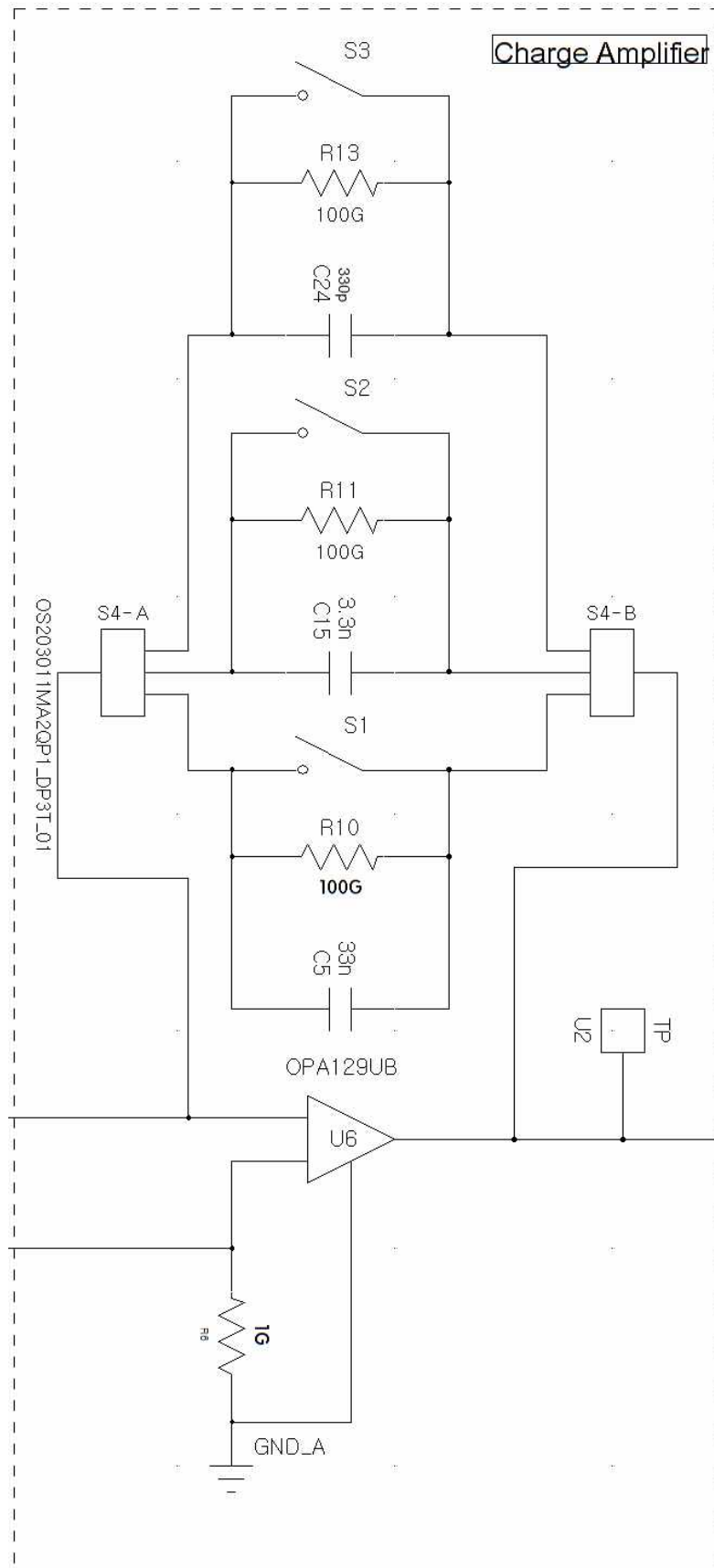


Fig. 3.3 Charge amplifier part

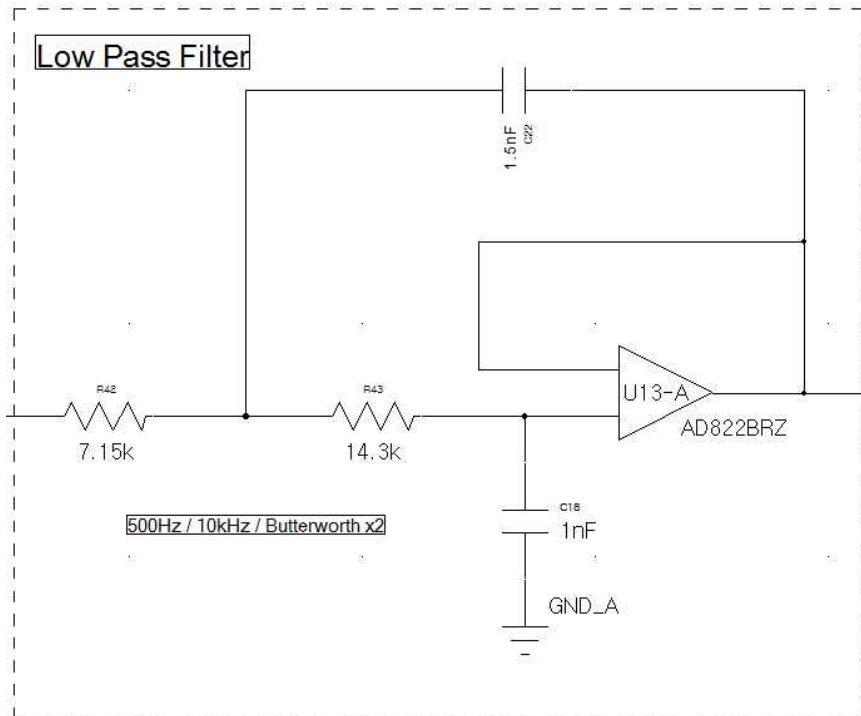


Fig. 3.4 Low pass filter part

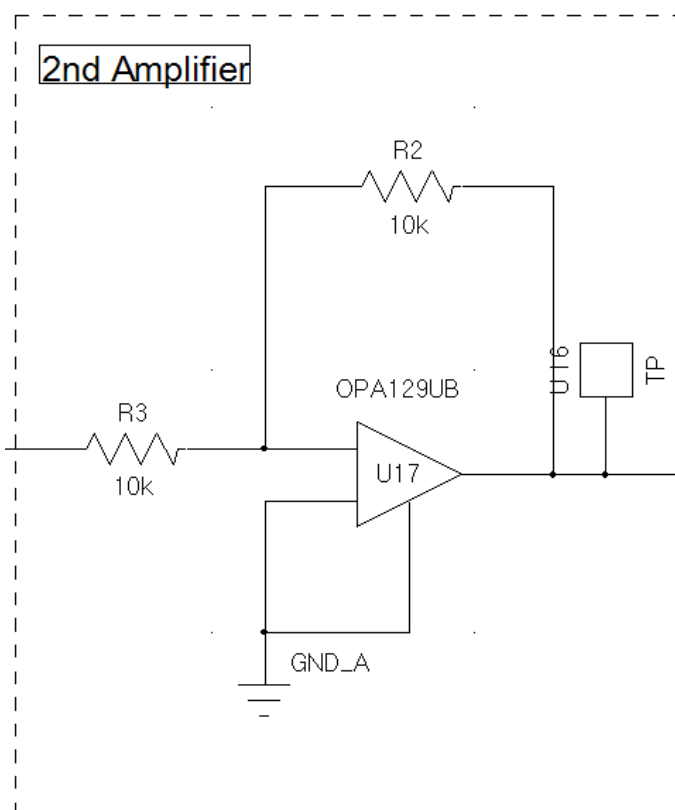


Fig. 3.5 2nd amplifier part

2. 회로 시뮬레이션

1) 압전센서의 시뮬레이션 모델 설계

회로를 제작하기에 앞서, 설계한 회로의 시뮬레이션을 진행 하였다. 회로 시뮬레이션에서 압전센서의 회로 모델을 Fig. 3.6과 같이 만들었다.

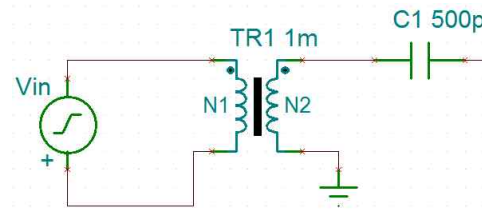


Fig. 3.6 Simulation model of piezo-electric sensor

전압원에서 1 V의 전압을 5 ns동안 펄스의 형태로 출력하고 이를 1000:1 변압기를 거쳐 1 mV신호로 변환하면 식(3.1)에 의하여 0.5 pC의 전하가 C1에 쌓이게 되고 C1의 반대쪽에는 -0.5 pC의 전하흐름이 발생한다[10, 11].

$$Q = CV \quad (3.1)$$

2) 이상적 OP-AMP를 이용한 회로 시뮬레이션

시뮬레이션 프로그램은 Texas Instruments사에서 제공하는 Spice를 기반으로 한 Tina-TI를 사용하였으며, Fig. 3.7과 같이 회로를 구성하였다. 피드백 커패시터 C_f 는 1 pF, 피드백 저항 R_f 는 1 k Ω 으로 설정하였으며, 이상적 OP-AMP를 사용하였다.

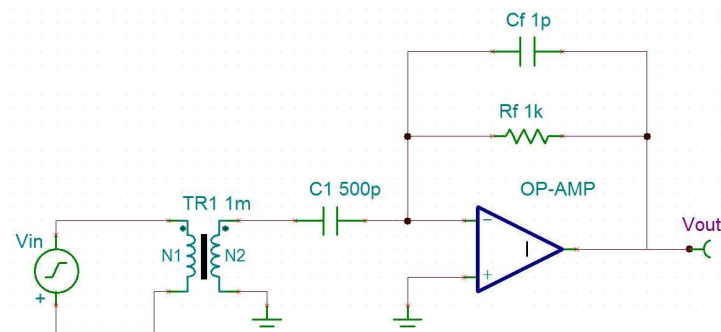


Fig. 3.7 Schematic of charge amplifier for simulation

설정된 C_f 와 R_f 를 식 (2.1)과 식 (2.3)에 대입하면, -0.5 pC 의 전하가 전하 증폭기에 유입될 때, V_{out} 은 0.5 V 에서 -0.5 V 로 변화할 것이며, 전하의 방전시간은 1 ns 가 될 것임을 알 수 있다. 그러나 시뮬레이션 결과 (Fig. 3.8)와 같이 입력으로 1 V 의 전압을 5 ns 동안 주었을 때, 출력전압 V_{out} 은 최대 454.55 mV 에서 최소 -494.70 mV 까지의 변화를 보인다. 이는 앞서 이야기한 입력이 상승하는 동안 전하의 방전에 의한 오차이며, 회로의 R_f 를 크게 할수록 오차는 줄어든다.

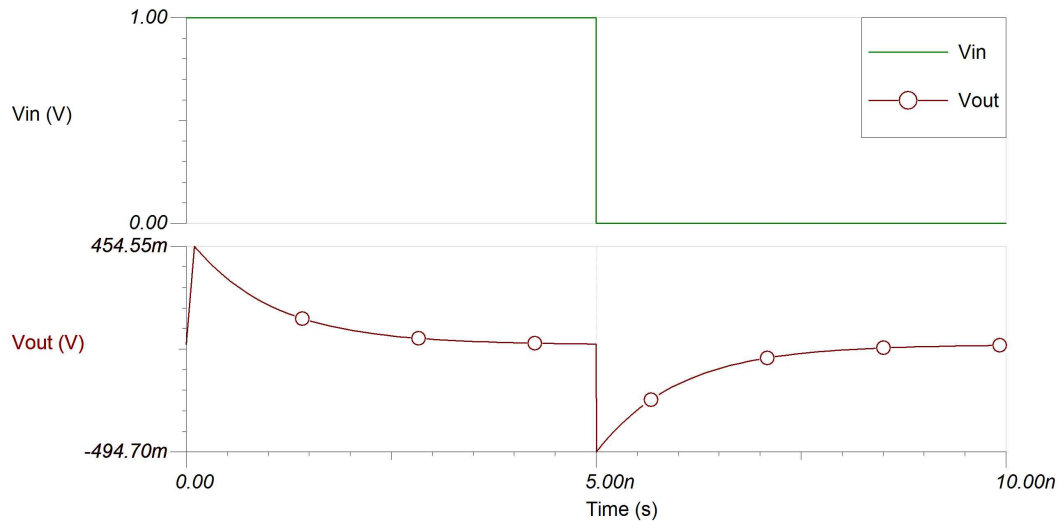


Fig. 3.8 Result of simulation

전하의 방전시간을 확인하기 위하여, 최소 출력과 Fig. 3.9과 같이 6 ns 의 전압 값의 차이를 보았다. 6 ns 지점인 a점에서의 전압 값은 -182.57 mV 이고, 최소 출력 -494.70 mV 와는 -312.13 mV 가 차이를 보이며, 최소 출력으로부터 63.1% 에 해당하는 값이다. 방전 시간을 계산한 식 (2.3)의 τ 는 시작 값으로부터 63.2% 차이가 나는 값까지 걸리는 시간이므로, 계산 값과 이상적 OP-AMP를 사용한 시뮬레이션 값과의 차이는 거의 없음을 알 수 있다.

센서에 가해진 힘이 빠져나가기 전까지 전하의 방전이 일어나면 가해지는 힘이 더 증가 하거나 힘이 줄어들었을 때 정확한 압력 값을 알 수 없다. 때문에 전하 증폭기의 피드백 저항 R_f 의 값을 증가시켜 전하의 방전을 막아야 비로소 금형 캐비티 내압 측정을 위한 힘센서용 전하 증폭기가 된다. Fig. 3.10은 같은 입력 조건에서 피드백 저항 R_f 의 값을 $1 \text{ k}\Omega$ 에서 $1 \text{ M}\Omega$ 까지 증가시키며 시뮬레이션 한 결과이다. 전하의 방전이 사라지면서 입력 전압이 내려갈 때, 출력값도같이 내려가는 현상이 사라짐을 알 수 있다.

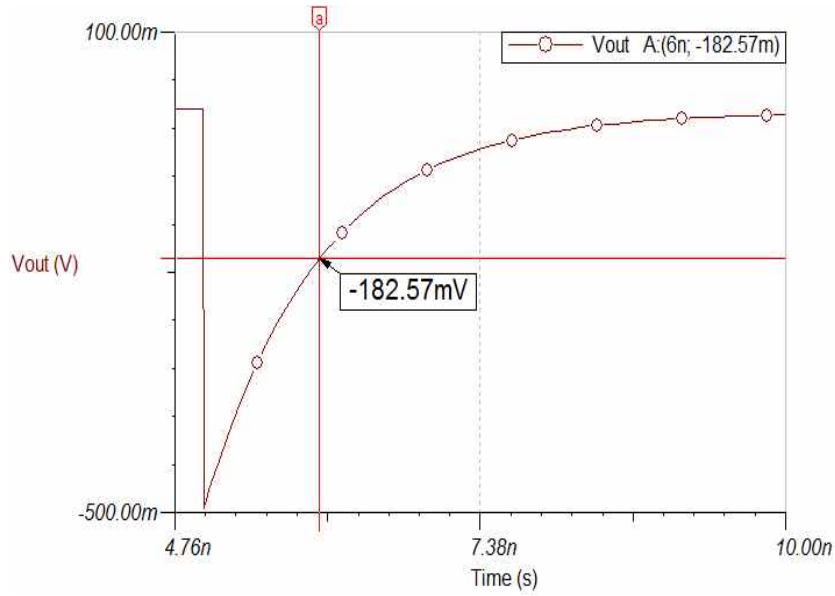


Fig. 3.9 Time constant (discharge time) of charge

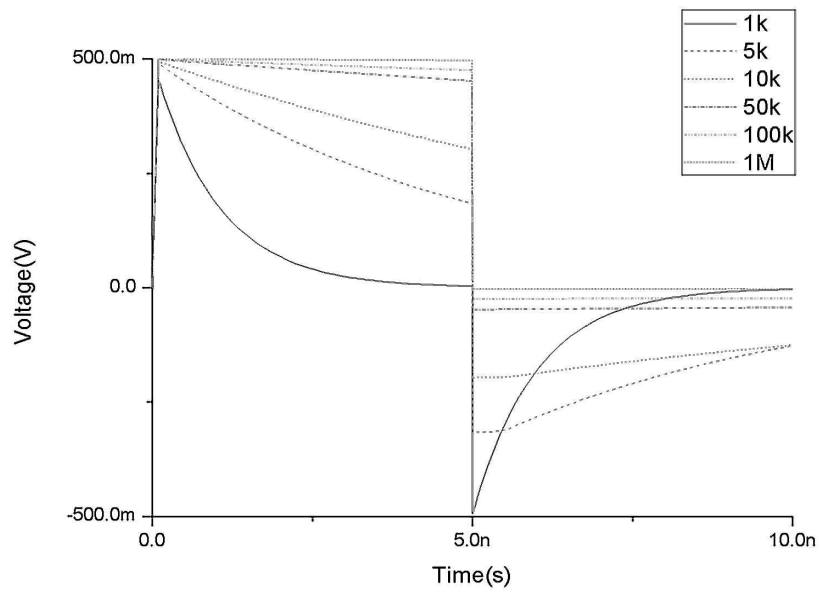


Fig. 3.10 Output signal variation by changing R_f value

모바일 기기용 소형 카메라 렌즈 금형에서 수지의 사출시간은 0.1 초 내외이기 때문에 펄스 입력 시간이 0.1 초일 때 필요한 R_f 의 값을 이전과 같은 방식으로 알아보았다. Fig. 3.11에서 R_f 의 값을 10 G Ω 에서 증가시켜 100 T Ω 이 되었을 때 전하 방전이 발생하지 않음을 알 수 있다. 하지만 이 결과는 이상적 OP-AMP에서의 결과로, 실제의 OP-AMP에서는 높은 R_f 값에 의하여 OP-AMP의 바이어스 전류보다 낮은 전류가 흐르게 되고, 앞서 이야기한 DC 경로가 사라지게 되어, 정상적인 OP-AMP 동작을 할 수 없게 된다.

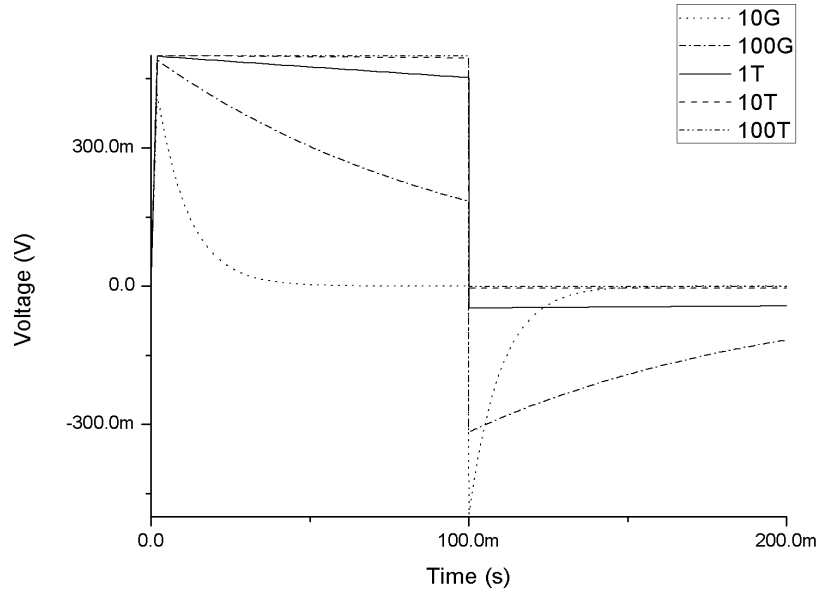


Fig. 3.11 Output signal variation by changing R_f value at 100 ms input

3) 상용 OP-AMP 모델을 사용한 회로 시뮬레이션

이상적 OP-AMP는 이론의 검증 또는 회로의 올바른 초기 설계를 위해 사용 가능하나, 실제의 OP-AMP와는 많은 차이가 있다. 이는 이상적 OP-AMP에서 가정하고 있는 것들이 실제 OP-AMP에서는 충족되지 않기 때문이다. 시뮬레이션 회로에서 이상적 OP-AMP를 OP-AMP제조사에서 제공하는 Spice Model로 교체하였다. 시뮬레이션을 위한 회로 (Fig. 3.12)는 초기 설계한 회로의 일부를 사용하였다.

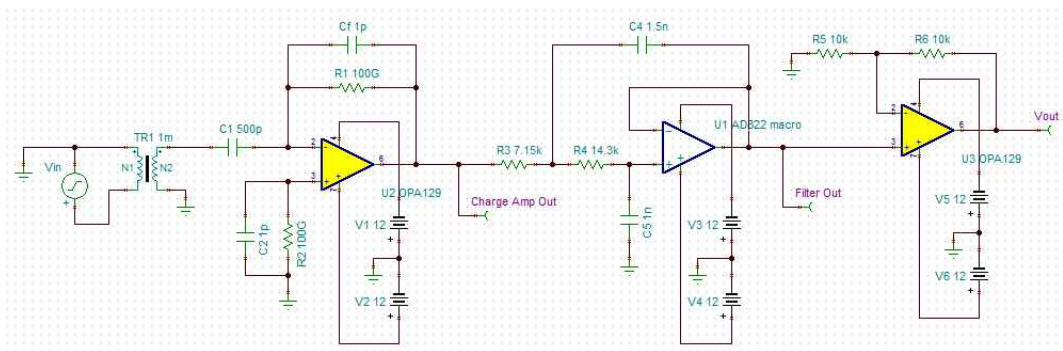


Fig. 3.12 Schematic of real charge amplifier for simulation

시뮬레이션 결과 (Fig. 3.13)를 살펴보면 전하 증폭기 부분의 출력과 그 출력이 필터를 통과했을 때의 신호, 그리고 2차 증폭기를 거쳤을 때의 신호 차이

를 보았다. 그래프 범례에 3개의 출력이 표시되어있으나, 세 출력의 파형이 모두 같아 하나의 그래프로 보인다. 이는 전하 증폭기에서 출력된 신호가 다른 부분에서 왜곡 없이 최종출력까지 도달함을 보여준다.

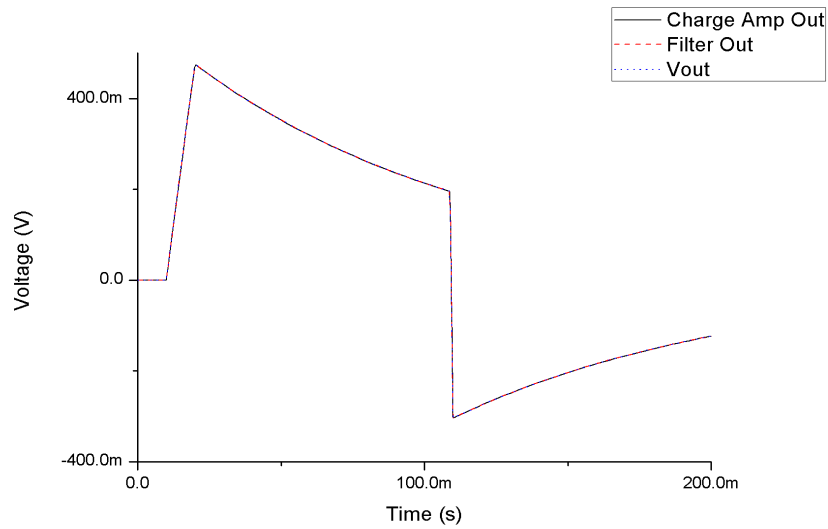


Fig. 3.13 Simulation result comparison among parts of amplifier

실제의 OP-AMP 모델을 사용한 회로에서 전하의 방전을 막기 위하여 어느 정도의 피드백 저항 R_f 가 필요한지를 시뮬레이션을 통하여 알아보았다. 피드백 저항 R_f 를 $100\text{ G}\Omega$ 에서 $1\text{ T}\Omega$ 까지 변화시키며 알아본 결과 $900\text{ G}\Omega$ 에서도 전하의 방전은 나타났으며, $1\text{ T}\Omega$ 은 DC 경로의 상실로 시뮬레이션이 불가능했다.

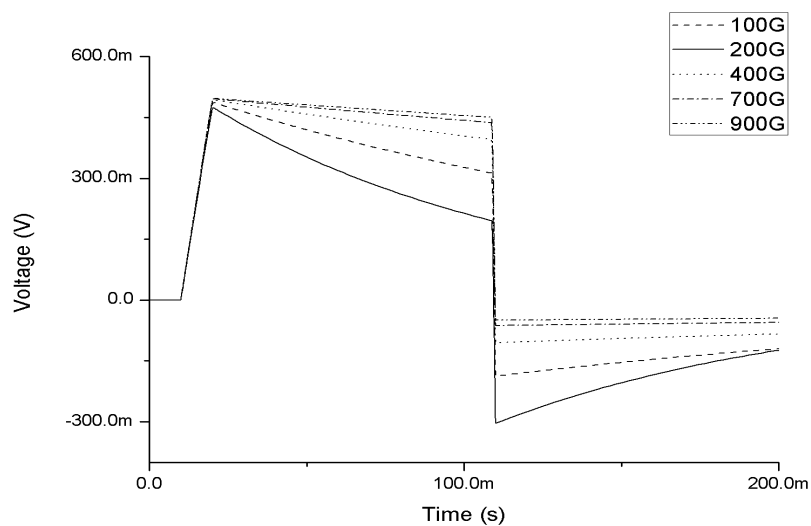


Fig. 3.14 Time constant variation of real amplifier simulation by R_f value changes

하지만, 전하의 방전시간은 R_f 와 C_f 의 곱으로 표현되기 때문에, C_f 의 값을 증가시켜 전하의 방전을 막고, 2차 증폭부에서 증폭률을 높여 C_f 의 증가로 낮아진 민감도를 높여준다. 시뮬레이션을 통하여 결과를 알아보았다.

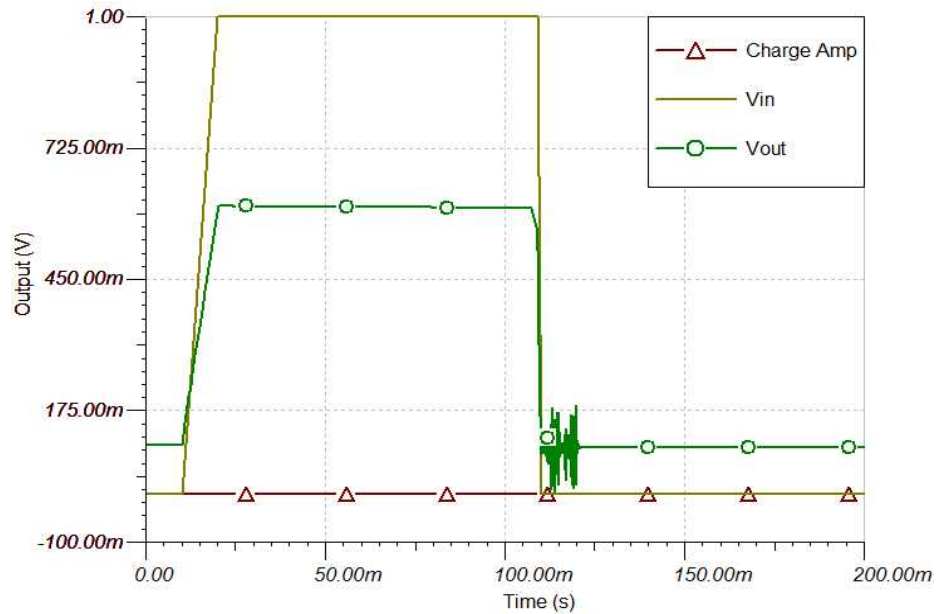


Fig. 3.15 Simulation result of elimination discharge

R_f 를 $100\text{ G}\Omega$ 에서 $10\text{ G}\Omega$, C_f 를 1 pF 에서 1 nF 으로 설정하였다. 이는 R_f 만을 $10\text{ T}\Omega$ 을 사용하였을 때와 같은 값이며, 손실된 민감도를 보상하기 위하여 2차 증폭부의 증폭률을 1000배로 설정하였다. Fig. 3.15의 V_{out} 에서 이전의 전하 방전이 제거된 것을 확인 할 수 있다. 그러나 전체 신호 레벨의 오프셋과 노이즈가 발생하였다. 이는 2차 증폭기의 무리한 증폭률 설정으로 빚어진 것이라 할 수 있다. 이를 제거하기 위하여 2차 증폭부와 저역 통과 필터의 위치를 교체하였다 (Fig. 3.16).

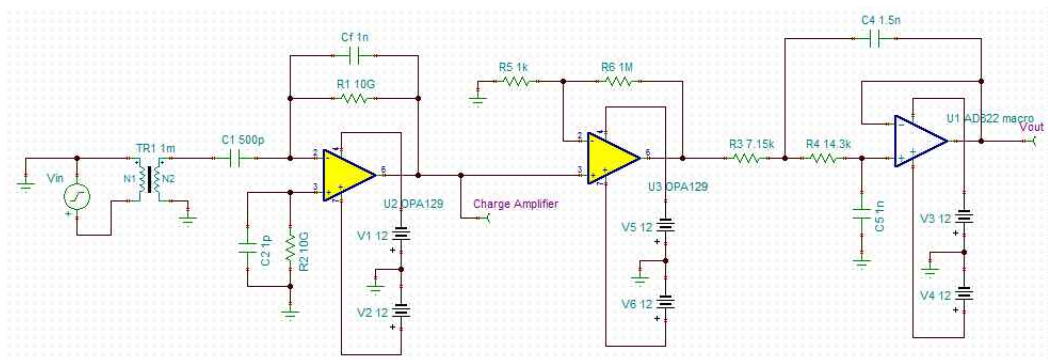


Fig. 3.16 Changing position with low pass filter and 2nd amplifier

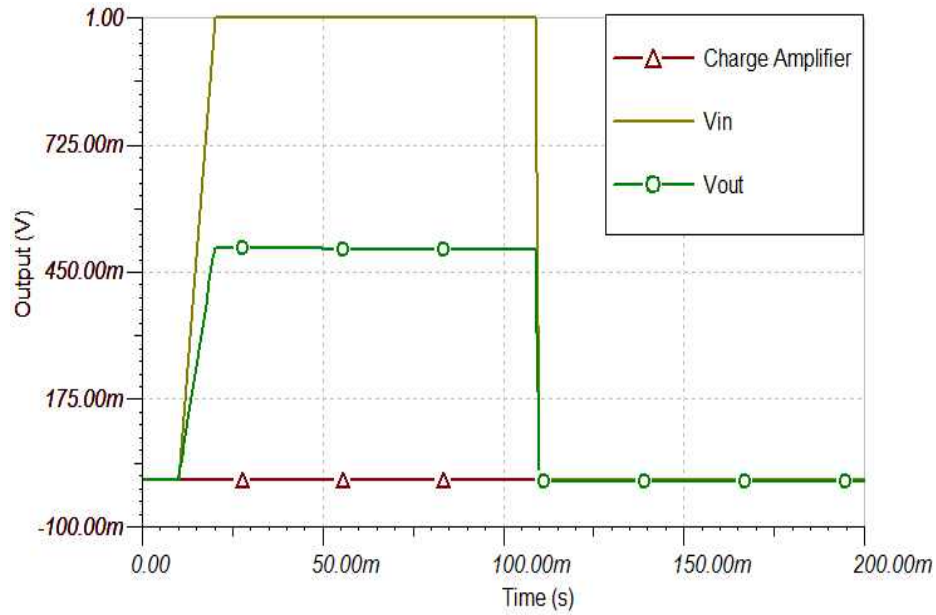


Fig. 3.17 Simulation result after position changed

Fig. 3.17의 V_{out} 에서 신호의 오프셋과 노이즈가 제거되었음을 확인하였다. 그러나 OP-AMP를 운용하는데 있어 저항 배분 증폭기의 증폭률은 한 스테이지에서 10배를 넘기지 않는 것이 좋다. 따라서 1000배의 증폭률을 얻기 위해 2개의 스테이지를 추가로 구성하는 것이 좋다.

금형 내압 측정용 센서는 -3.5 pC/N 의 민감도를 가지고 있으며, 측정 가능 레인지는 3000 N에 이른다. 하지만, 금형에 장착하여 측정하는 캐비티 내압은 약 600 N정도이므로 1000 N의 힘이 센서에 가해졌을 때 센서에서는 -3500 pC 의 전하가 생성되며, 이때 10 V의 전압 출력이 나오도록 설정한다. 이를 위한 피드백 커패시터 C_f 의 값은 식 (2.1)에 의하여 350 pF이 되어야 함을 알 수 있다. 또한 공정에서 수지 사출시간은 0.1 초 내외이지만 한 공정의 시작부터 끝까지 압력 측정이 이루어져야 하기 때문에, 전하 방전이 최대 60 초가량 일어나서는 안 된다. 때문에 공정시간 내에서 전하방전이 일어나지 않게 하기 위한 R_f 와 C_f 의 조합을 찾기 위하여 시뮬레이션을 수행하였다.

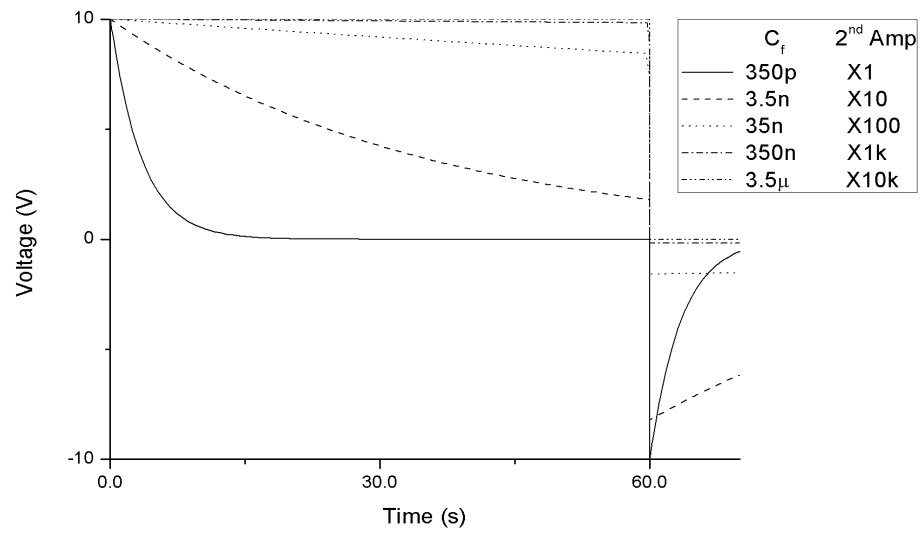


Fig. 3.18 Optimal combination of R_f , C_f for measuring cavity pressure

시뮬레이션 수행을 위하여 입력 Q 는 -3500 pC, R_f 는 10 G Ω 으로 고정시키고, C_f 의 값과 2차 증폭기의 증폭률을 같은 비율로 증가시켰다. 시뮬레이션 결과 Fig. 3.18를 통하여 최적 R_f , C_f 의 값 10 G Ω , 3.5 μ F과 2차 증폭기에서의 증폭률 1000배를 찾아내었다.

3. 전하 증폭기 제작 및 실험

1) FR-4 PCB를 사용한 전하 증폭기

시뮬레이션 결과를 바탕으로 2차 증폭기와 저역 통과 필터의 순서를 교체하고 2차 증폭기를 두 개의 Stage로 수정하여 PCB를 제작하였다. PCB는 2층으로 설계 되었으며, PCB (Fig. 3.19, 3.20)의 좌측에는 OP-AMP의 구동을 위한 전원부를 구성하고, 우측에 전하 증폭기를 실장 하였다.

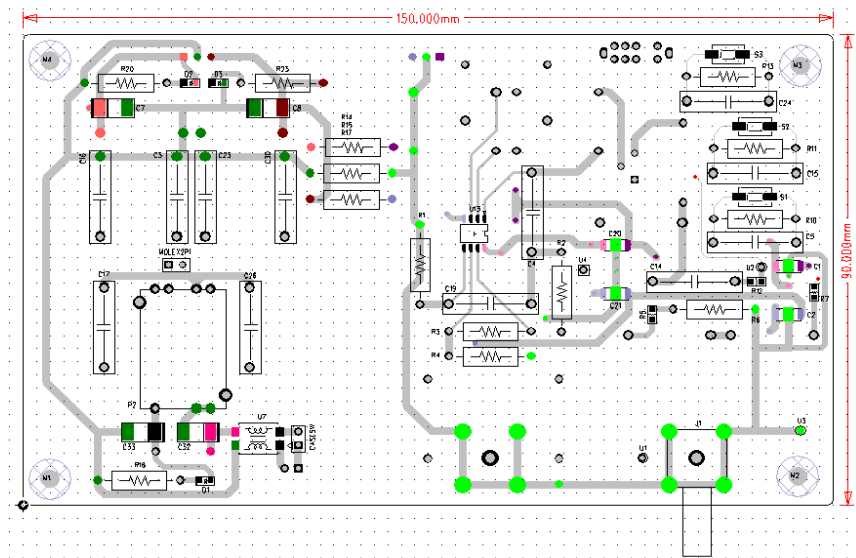


Fig. 3.19 Top layer PCB layout of charge amplifier

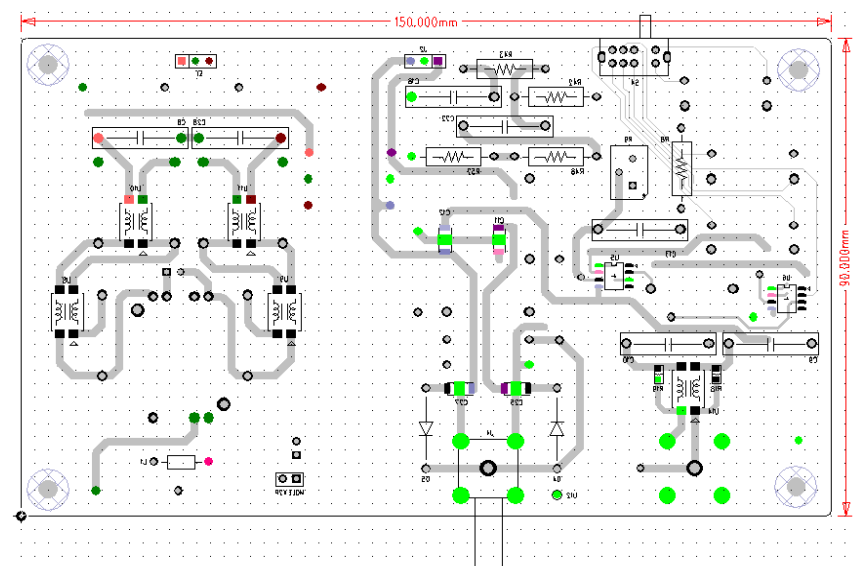


Fig. 3.20 Bottom layer PCB layout of charge amplifier

시뮬레이션에서 구해진 C_f 와 R_f 의 값은 실제 사출공정시의 조건을 만족하는 값으로 전하 증폭기를 제작해서 최초 성능 테스트를 하기에는 신호를 확인하기 위하여 가해야 하는 힘의 크기가 너무 커 테스트에 어려움이 있다. 따라서 C_f 의 값을 500 pF으로 설정하고 2차 증폭기에서 증폭률을 100배로 설정하여 약 0.7 V/N의 민감도를 가지게 부품을 실장 (Fig. 3.21) 하였다.

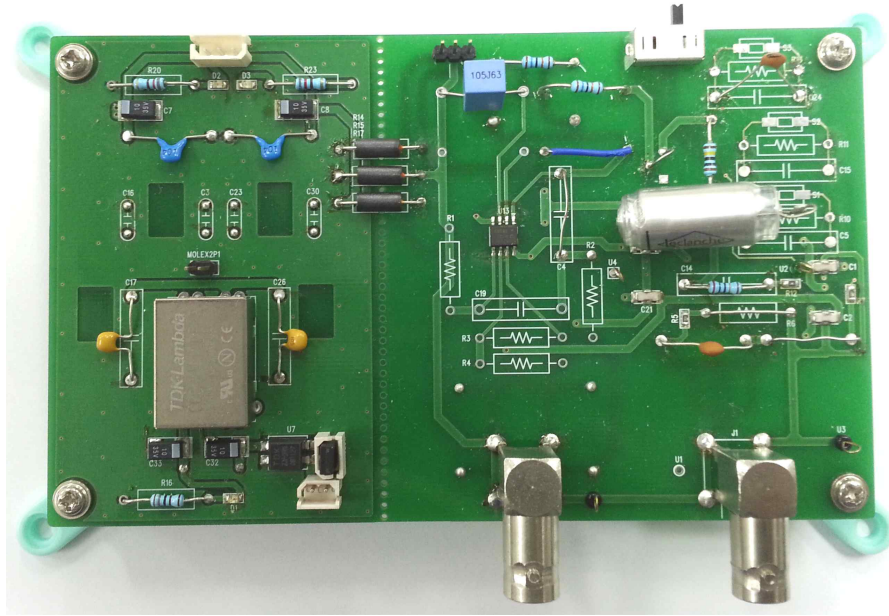


Fig. 3.21 Manufactured charge amplifier (Ver. 1)

완성된 전하 증폭기의 간단한 실험을 진행하기 위하여 센서의 치구를 제작하고 그 위에 500 gf의 추를 올려놓아 약 4.9 N의 힘을 측정하는 것과 같은 효과로 Kistler사의 Type 5019와 신호를 비교하였다.

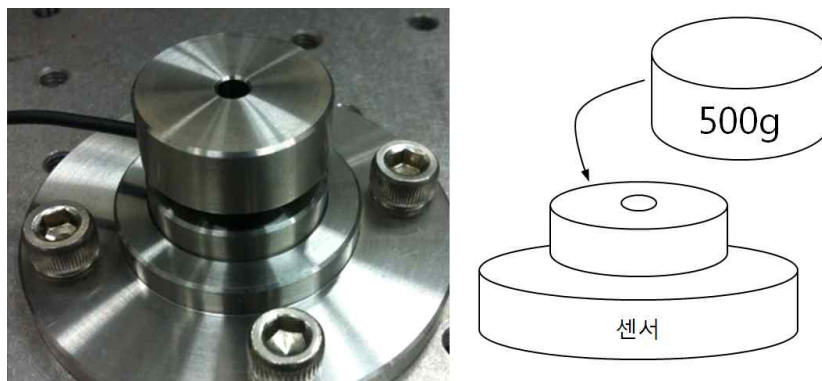


Fig. 3.22 Sensor for simplicity experiment (left) and mimetic diagram (right)

Fig. 3.22은 Kistler사의 전하 증폭기로 측정한 오실로 스코프 신호 파형이며, Fig. 3.23는 제작된 전하 증폭기의 출력 파형이다. 스케일의 차이는 1000배 차이로 신호 레벨의 차이를 Peak to Peak로 보면, 제작된 증폭기는 상용 증폭기 신호크기의 1/1000 수준이었다. Fig. 3.24에서 보면 신호레벨의 차이 외에 전하 방전에 따른 지연도 큰 차이를 보임을 알 수 있다. 제작된 증폭기의 낮은 민감도는 전하 방전 시간이 회로 설계보다 현저히 떨어져 충전된 전하가 바로 빠져나가 버려 발생하는 것으로 판단되었다. 이 결과는 시뮬레이션과는 큰 차이가 있는 것으로 회로적인 문제보다 PCB 실장이 문제의 큰 영향으로 판단되었다.

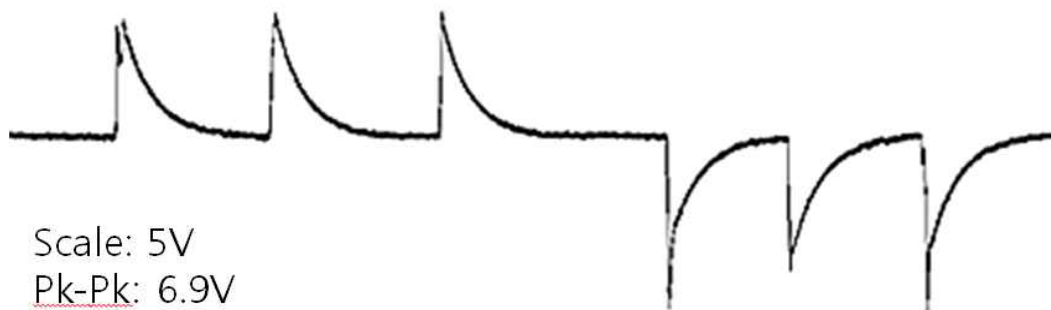


Fig. 3.23 Measuring result using Kistler type 5019



Fig. 3.24 Result of using manufactured amplifier

전하 증폭기는 전류 전압 변환기이자, 일종의 고성능 적분기 이다. 이와 같은 증폭기중 본 논문에서와 같이 적분 시간이 수 초 이상의 적분기를 제작하기 위해서는 OP-AMP의 입력단자 주변의 누설전류 존재를 잊어서는 안 된다 [14]. OP-AMP의 입력단자 주변으로 전원 신호선이 지나가고 입력과 전원신호 사이에 흐르는 누설전류가 발생한다. 때문에 누설전류를 제거하기 위하여 OP-AMP의 입력단에 가드링을 설계하였다. Fig. 3.25와 같이 가드링을 설계하

고 그라운드와 연결하면, 전원과 입력신호 사이에 발생하는 누설전류를 제거할 수 있다.

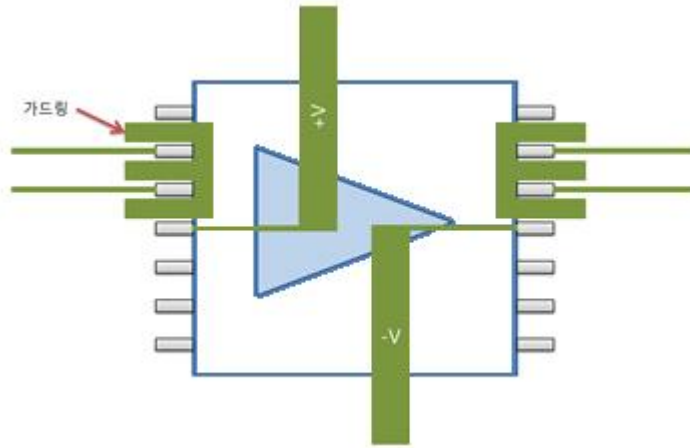


Fig.3.25 Guard ring design for eliminating leakage current

가드링을 설계한 PCB를 제작하였다. Fig. 3.26의 PCB 레이아웃과 OP-AMP를 중심으로 확대한 그림에서 신호선 주위로 가느다란 선으로 된 가드링을 확인할 수 있다. 가드링은 입력 핀을 시작으로 해서 첫 번째 부품이 연결된 곳 까지 설계하였다.

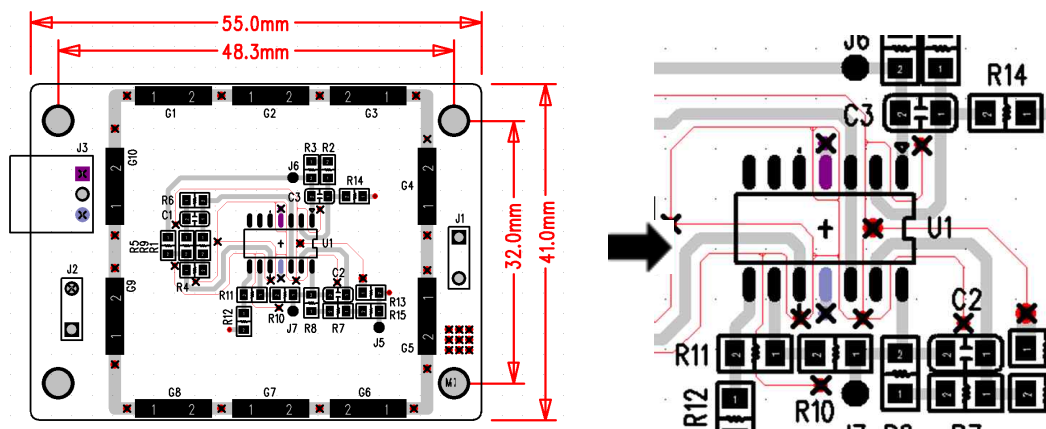


Fig. 3.26 Guard ring design on PCB (left) and extended figure (right)

두 번째로 제작한 전하 증폭기는 누설전류의 제거 유무를 알아보기 위해 제작되었다. Fig. 3.27과 같이 다른 회로들의 신호선 교차로 신호에 미칠 수 있는 영향을 줄이기 위하여 필터를 제거하고 전하증폭회로와 2차 증폭기만을 실장 하였으며, 외부 환경 요인을 배제시키기 위하여 Fig. 3.28의 하측과 같이 실드 캔을 적용하였다.

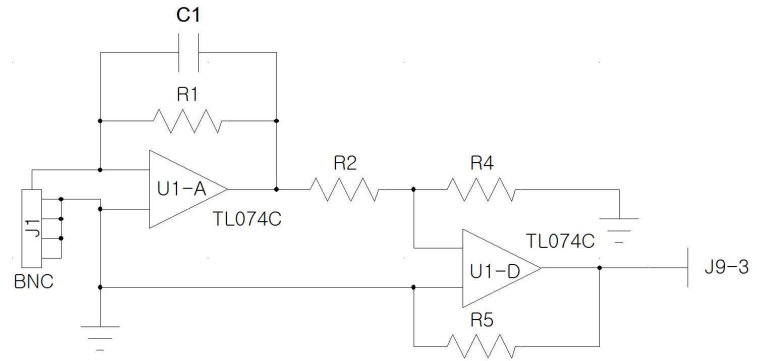


Fig. 3.27 Schematic of charge amplifier (Ver. 2)

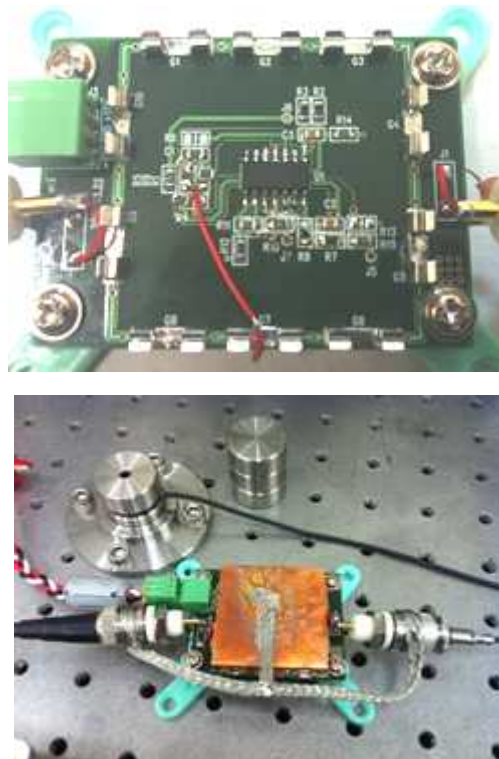


Fig. 3.28 Charge amplifier (Ver. 2) (up) and shield can (down)

제작된 증폭기 (Ver. 2)를 이용하여 입력된 힘에 따른 출력신호를 관찰하였다. 전하 증폭기의 민감도 설정과 입력된 힘은 앞의 전하 증폭기 (Ver. 1)의 실험과 같게 진행되었다. Fig. 3.29의 실험 결과에서 누설 전류를 제거하기 위한 가드링의 역할로 인해 출력 신호의 파형이 개선되었음을 알 수 있다. 그러나 전하의 방전을 완전히 막을 수는 없었다. 전하의 방전을 막기 위하여 C_f 와 R_f 의 조합으로 시정수를 60 초로 설정 하였으나 결과는 목표치의 약 1/12 수준이었다. 이는 PCB에서 전원과 신호 입력선 사이의 누설 전류 외에도 전하가 새어나가는 부분이 존재함을 뜻한다.

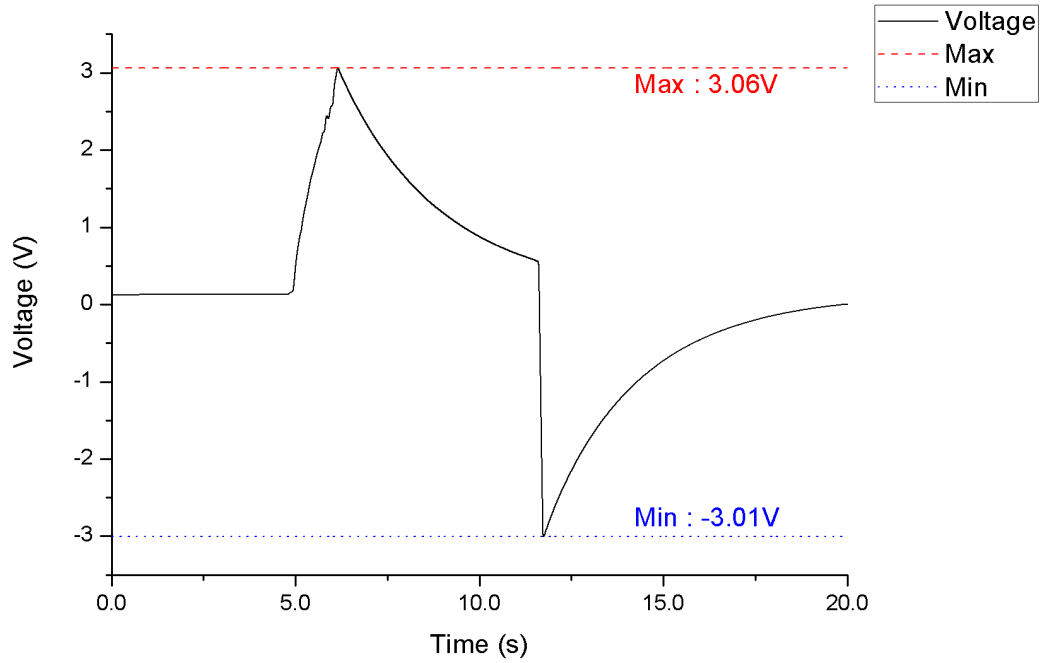


Fig. 3.29 Result of charge amplifier (Ver. 2)

2) Al_2O_3 을 사용한 전하 증폭기

전하 증폭기는 피드백 저항 R_f 를 제거하면 오픈 루프 회로가 된다. 그러나 OP-AMP의 입력과 출력사이의 임피던스, 피드백 커패시터의 내부저항, PCB재질로 인한 절연저항, 또는 표면의 오염정도에 따라 전하 증폭기의 부귀환 경로에 기생 저항이 존재하게 되어 원하는 시정수를 얻지 못하게 된다.

$$\tau = C_f R_{f-Total} \quad (1)$$

$$R_{f-Total} = \frac{R_f R_{board}}{R_f + R_{board}} \quad (2)$$

$$R_f \gg R_{board} \Rightarrow \tau \simeq C_f R_{board} \quad (3)$$

$$\therefore R_{board} \gg R_f \quad (4)$$

앞서 언급한 요인들에 의해서 Fig. 3.30과 같이 R_{board} 라는 기생 저항이 존재하며, 이 저항은 식 (3.2)의 ②에 의하여 $R_{f-Total}$ 이라는 합성저항을 생성한다. 회로에서 R_{board} 의 값이 R_f 에 비해 낮은 값을 가지게 되면 합성저항 $R_{f-Total}$ 은

R_{board} 와 거의 같아진다. 이로 인하여, 시정수를 증가시키기 위하여 R_f 를 조정하는 것은 아무런 의미가 없어진다. 이러한 현상의 원인으로 언급된 요인들을 최대한 조정하여 R_{board} 의 값을 ∞ 로 만들어야 한다. 이는 실장 되는 부품의 성능 외에도, 부품 패키지의 재질, 부품의 실장을 위한 납땜과 이후의 처리까지 고려하여 제작되어야 한다.

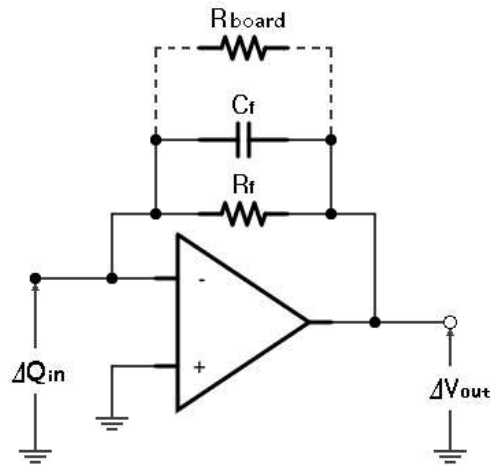


Fig. 3.30 Occurrence of parastic resistance



Fig. 3.31 Fabricating process of charge amplifier using ceramic PCB

R_{board} 를 증가시키기 위하여 높은 OP-AMP 입력 임피던스 가지는 ADA4556-2로 교체하고, 커패시터는 세라믹 패키지를 사용한 소자로 교체 하였다. PCB표

면의 절연저항을 높이기 위해서는 Al_2O_3 을 사용한 세라믹 PCB를 제작하였다. Fig. 3.31의 과정과 같이 표면의 오염을 제거하기 위하여 Solder Paste를 사용해 부품을 실장한 후 Hot Plate위에서 단시간에 구워낸 후, 애칭용액인 TCE (trichloroethylene)를 사용하여 초음파 세척기에서 1분간 세척하였다. 이는 전하 증폭기를 제작하는 동안 표면에 쌓인 먼지 또는 용제(flux)를 제거하기 위함이다. 모든 작업에는 고무재질의 장갑을 착용하여 피부 접촉에 의한 유분이 PCB표면에 남지 않도록 하여 추가적인 저항 성분이 발생하지 않도록 한다.

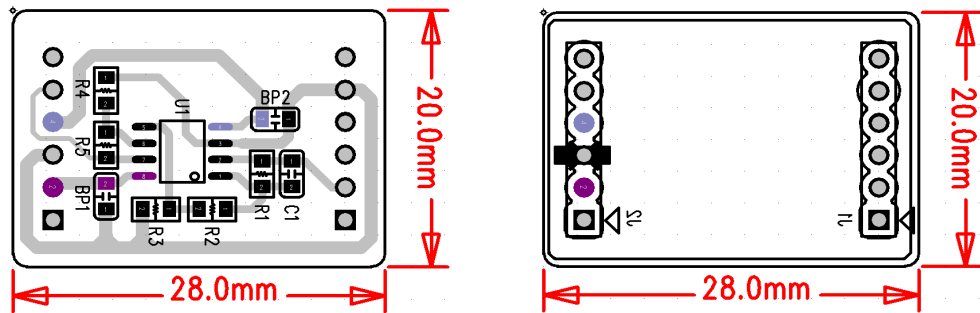


Fig.3.32 PCB layout (Ver. 3) of top (left) and bottom (right)

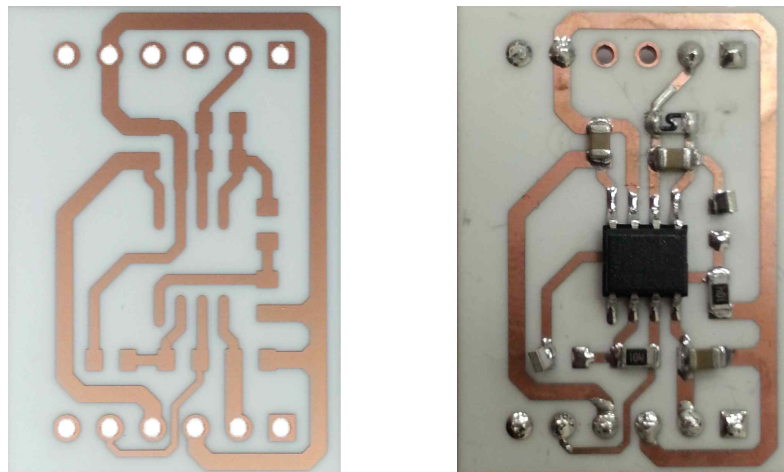


Fig. 3.33 Al_2O_3 based ceramic PCB (left) and component assembly (right)

Fig.3.32은 세라믹 PCB를 제작하기위한 레이아웃이며, Fig. 3.33에 제작된 PCB와 제작 후 세척을 완료한 전하 증폭기이다. 이를 이용하여 입력된 전하에 의한 출력 전압의 변화를 관찰하였다. Fig. 3.34의 결과에서 전하 방전에 의한 출력의 변화는 크게 줄었으나 완전히 없어지지 않는았다. 이는 R_{board} 를 증가시키는데 있어 한계가 존재함을 알 수 있다.

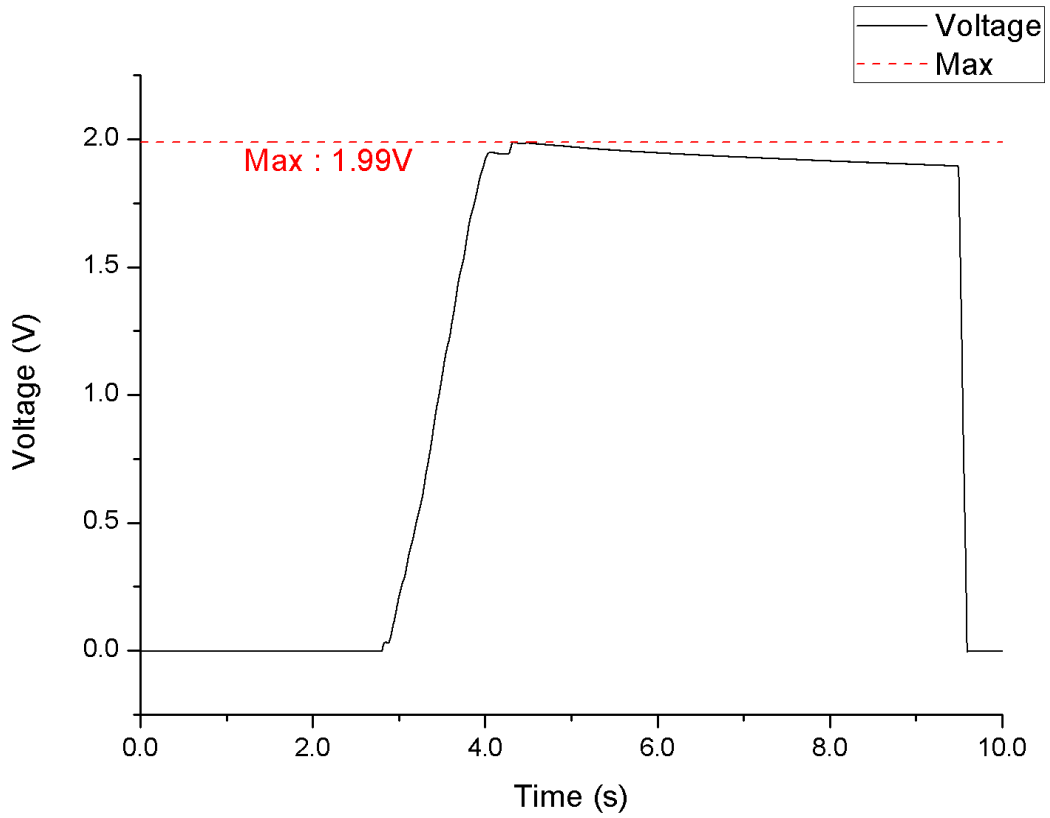


Fig. 3.34 Output signal result of ceramic charge amplifier

R_{board} 를 증가시키는데 있어서의 한계가 OP-AMP의 DC 경로를 상실 시키지 않는 범위에서 R_f 와 같다고 가정하면, 식 (3.3)에 따라 합성저항 $R_{f-Total}$ 은 R_{board} 의 1/2에 해당하는 값이 된다. 이때, R_f 를 제거하면 $R_{f-Total}$ 은 R_{board} 의 값이 되고, 이는 처음 설정한 R_f 와 같다.

$$\begin{aligned}
 & \text{If, } R_{board} \simeq R_f \\
 & \text{Then, } R_{f-Total} \simeq \frac{R_f R_{board}}{R_f + R_{board}} \simeq \frac{R_{board} R_{board}}{R_{board} + R_{board}} = \frac{1}{2} R_{board} \quad (3.3) \\
 & \therefore \text{Eliminate } R_f \Rightarrow \text{Then, } R_{f-Total} = R_{board} \simeq R_f
 \end{aligned}$$

따라서 세라믹 전하 증폭기의 R_f 를 제거한 후 출력 전압을 측정 하였다. Fig. 3.35에서 전하의 방전 또는 누설에 의한 출력신호 변화가 거의 나타나지 않음을 확인 할 수 있었다.

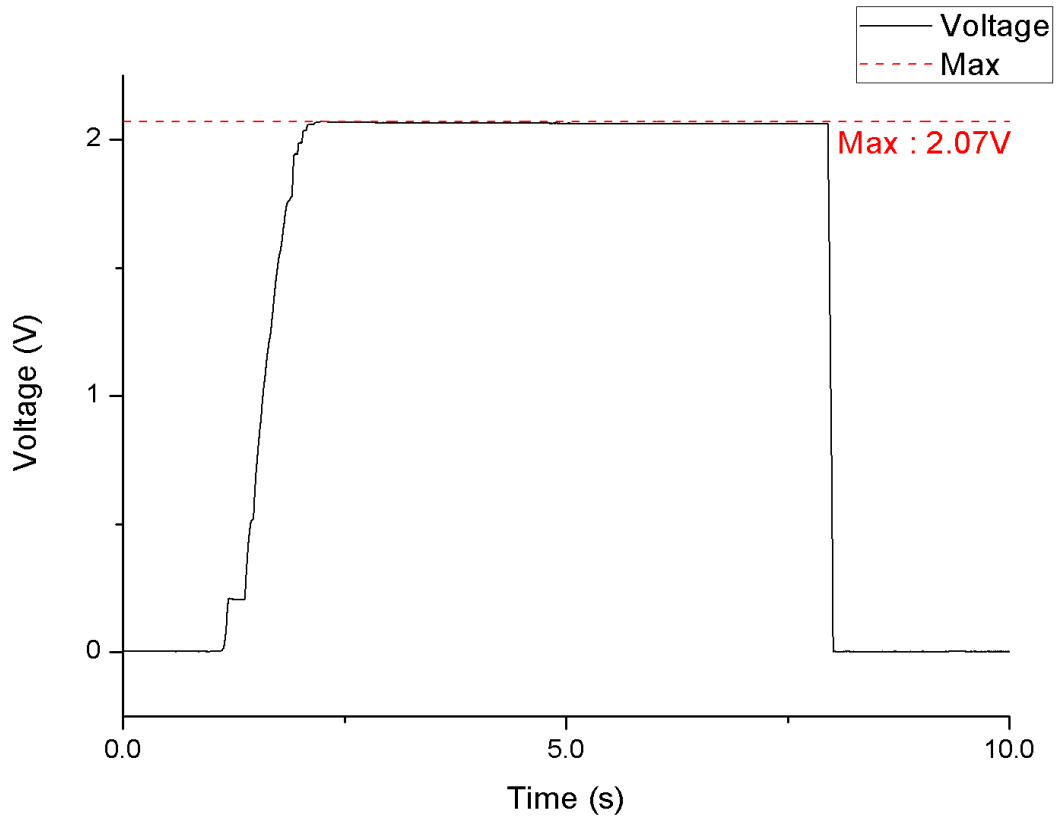


Fig. 3.35 Charge amplifier of removed R_f

3) 연속 공정을 위한 회로 구성

센서를 구성하는 압전소자의 특성중 힘이 가해지고 제거될 때, 전하를 방출하고 흡수하는 량의 차이가 생기는 히스테리시스가 존재한다. 금형의 캐비티 내압 측정에 사용되는 힘센서는 전체 측정 범위의 최고 1 %에 달하는 히스테리시스를 가지고 있으며, 입력되는 힘과 출력되는 전하의 관계는 Fig.3.36의 곡선과 같다. 이러한 히스테리시스의 영향을 제거하지 않으면 반복해서 힘이 가해지고 제거되는 여러 사이클의 사출 공정이 진행되는 동안 출력 신호는 히스테리시스 곡선을 돌며 값이 계속 증가하게 된다. 따라서 연속공정에서의 히스테리시스의 영향을 제거하기 위하여 한 공정이 끝나고 다시 시작하는 중간에 센서와 피드백 커패시터 C_f 사이에 잔류하는 전하를 완전히 제거할 필요가 있다.

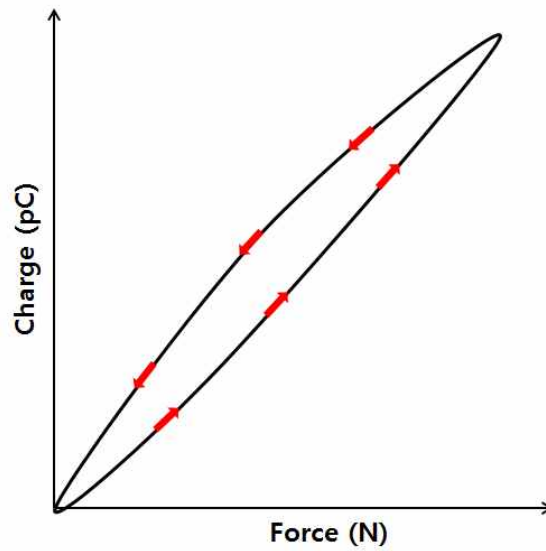


Fig. 3.36 Hysteresis curve of piezo-electric sensor

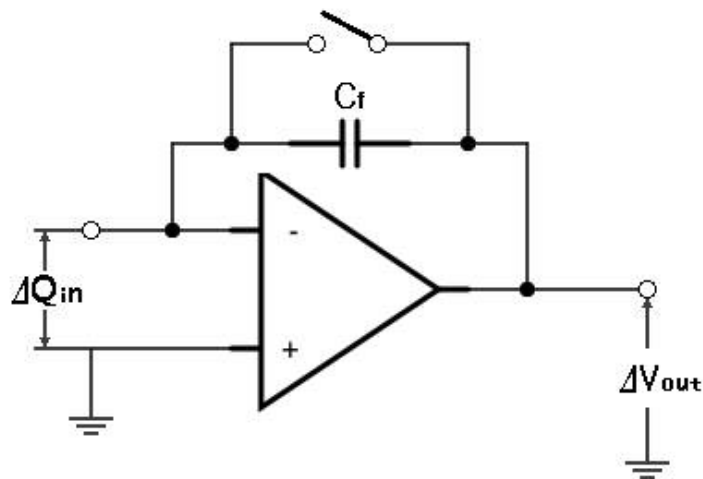


Fig. 3.37 Discharging switch for residual electric charge

Fig. 3.37과 같이 C_f 양단에 스위치를 연결하고 공정과 공정 사이에 스위치를 닫아 잔류 전하를 방전시킨다. 그러나 잔류 전하를 방전하기 위한 스위치의 구조는 또 하나의 잔류 누설 요소이다. 이러한 요소를 제거하기 위하여, IC로 제작된 Analog Switch 대신 기계적 접점을 가지고 있는 기계식 릴레이(relay)를 사용하였다. 기계식 릴레이는 접점이 동작할 때 노이즈를 발생 할 수 있으나, 캐비티 내압을 측정할 때와 같은 장시간 측정에서는 초기의 작은 노이즈는 큰 문제가 되지 않는 것으로 판단되었다.

(4) 다채널 전하 증폭기 제작

모바일 기기용 소형 카메라 렌즈를 위한 금형의 경우 렌즈의 크기가 작아 하나의 금형에 하나의 사출품만을 사용하는 단일 캐비티 (single-cavity)의 경우 스프루와 런너로 인해 버려지는 부분이 많아 생산적인 효율성이 나빠진다. 따라서 모바일 기기용 소형 카메라 렌즈의 사출은 다수 캐비티 (multi-cavity) 방식을 이용하고 장착되는 센서의 수도 증가하게 되어, 여러 채널의 전하 증폭기 (Fig. 3.38)가 필요하게 된다.

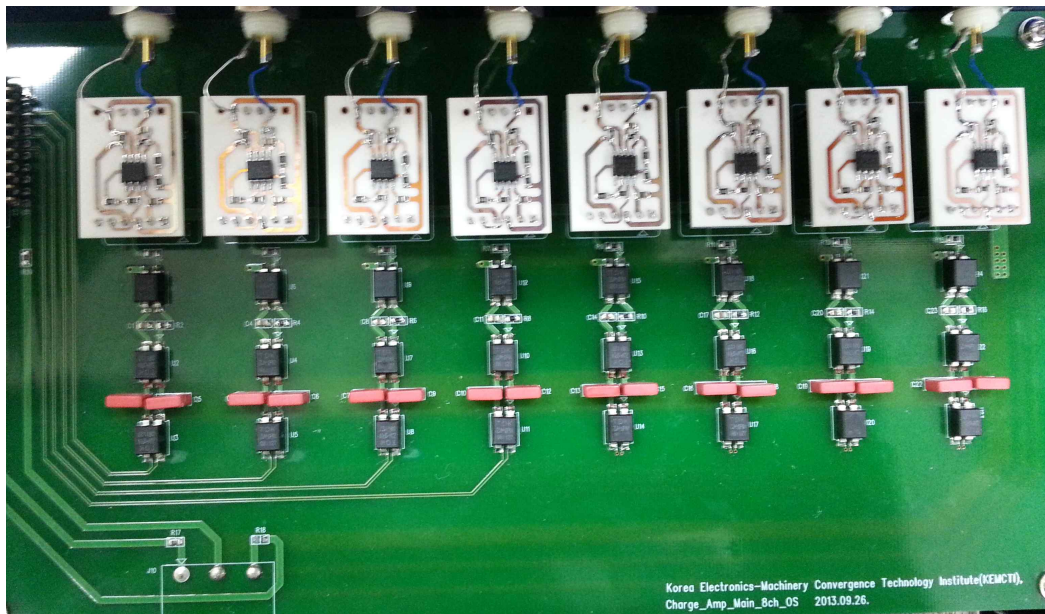


Fig. 3.38 Ceramic based multi-channel charge amplifier

IV. 전하 증폭기의 검보정 및 캐비티 내압 측정

1. 전하 증폭기의 검보정

센서와 증폭기는 일반적으로 하나의 쌍으로 존재하며, 제품으로 출하 또는 사용하기 전에 검보정을 거쳐야 한다. 검보정이라 함은 센서에서 나오는 신호를 증폭기에서 증폭하였을 때, 최종 신호와 입력의 관계를 나타낸 민감도를 구해내고, 기준이 되는 시스템을 이용하여 구해낸 민감도를 검증하고 오차를 보정하는 과정이다. 이러한 검보정을 위하여, 기준 시스템으로는 Kistler사의 Como Injection을 사용하고, 같은 제조사의 검보정 장치를 이용하여 세라믹 기반 전하 증폭기의 검보정을 수행하였다.

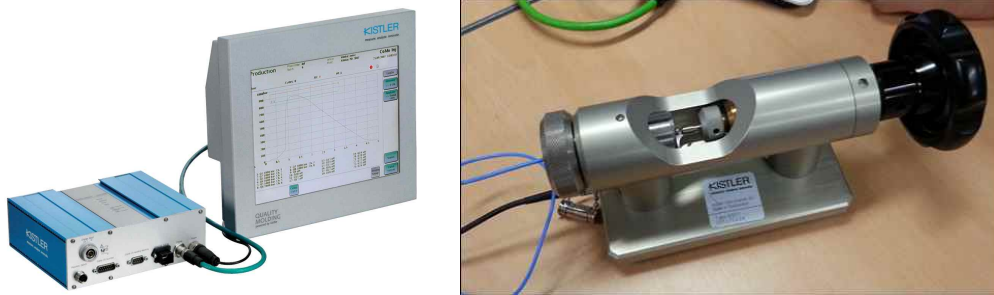


Fig. 4.1 Como Injection (left) and calibration set of Kistler (right)

Fig. 4.1은 Kistler사에서 제공하는 센서 및 증폭기의 검보정을 위한 장치로, 증폭기를 검보정하기 위해서는 같은 특성의 센서 두 개를 마주보게 설치한 후 기준이 되는 증폭기와 검보정을 위한 증폭기를 각각 센서에 연결한 뒤, 레버를 돌려 마주보는 두 센서에 같은 힘이 가하여 졌을 때 두 증폭기에서 출력되는 신호의 크기를 선형적으로 보정한다. 이 방법은 앞서 증폭기의 제작에 고려되었던 모든 문제들이 해결된 후에 가능하다. 기준 (reference) 증폭기로 사용한 Como Injection의 출력 Fig.4.2의 Force와 제작된 증폭기로부터의 출력 Fig. 4.3의 전압을 식 (4.1)과 같이 F (힘)와 V (전압)의 1차 선형 방정식으로 만들어 계수 a , b 를 구하고 이를 데이터 수집장치에서 선형 보정한다.

$$F = aV + b \quad (4.1)$$

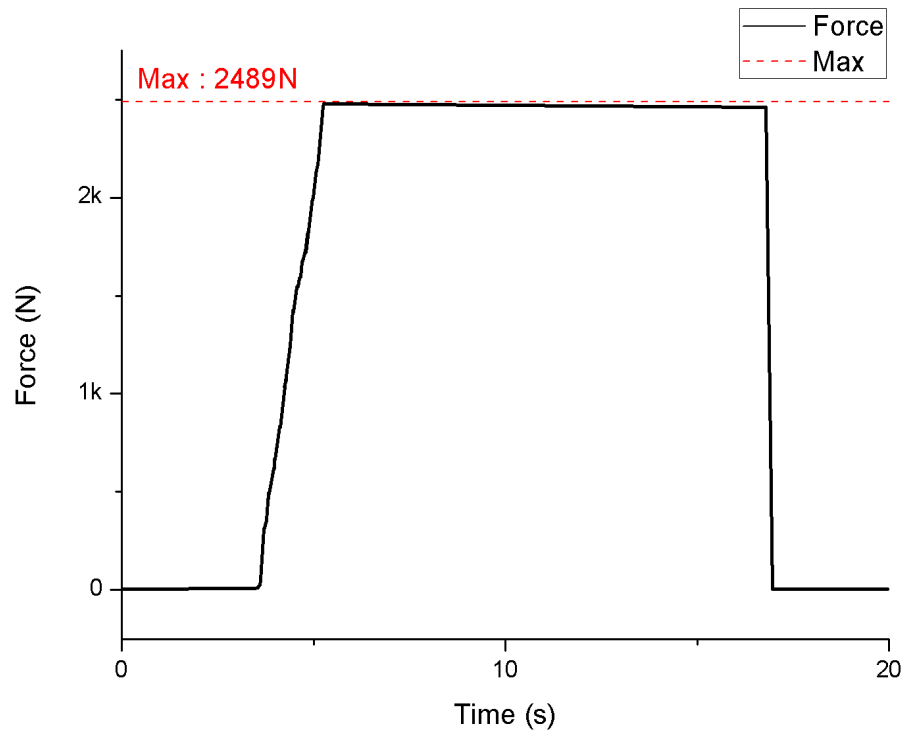


Fig. 4.2 Output signal from Como Injection during calibration

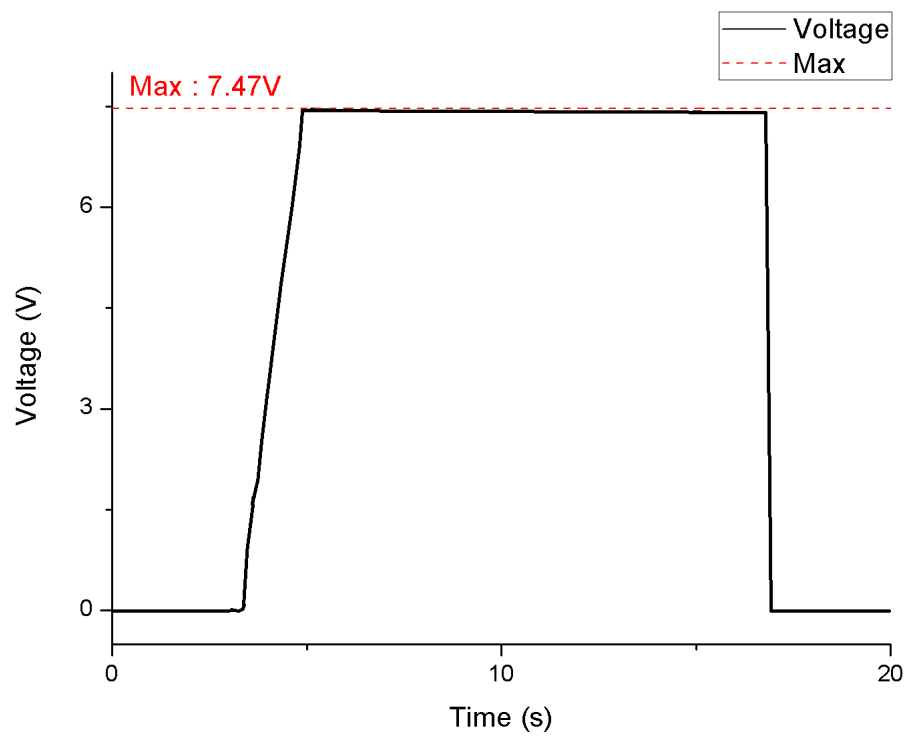


Fig. 4.3 Output signal from charge amplifier during calibration

2. 금형 캐비티 내압 측정을 위한 시스템 구성

1) 센서의 설치

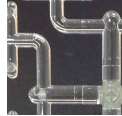


Fig. 4.4 Camera lens for mobile equipment by injection molding

Fig. 4.4와 같은 모바일 기기용 소형 카메라 렌즈와 같은 광학적 기능을 하는 제품은 표면에 센서를 설치할 경우 제품의 광학적 기능면에 악영향을 초래할 수 있다. 이 때문에 종래의 압력센서를 이용하여 제품표면에서 수지의 압력을 측정하는 것이 불가능 하다. 때문에 힘센서를 이용하여 렌즈의 코어가 수지의 압력을 받아 밀어내는 힘을 측정하는 간접식 방법을 사용하게 된다. Fig. 4.5는 간접식 방법으로 힘센서를 이용하여 캐비티 내압을 측정하기 위하여 설계된 금형의 단면 모식도 이다.

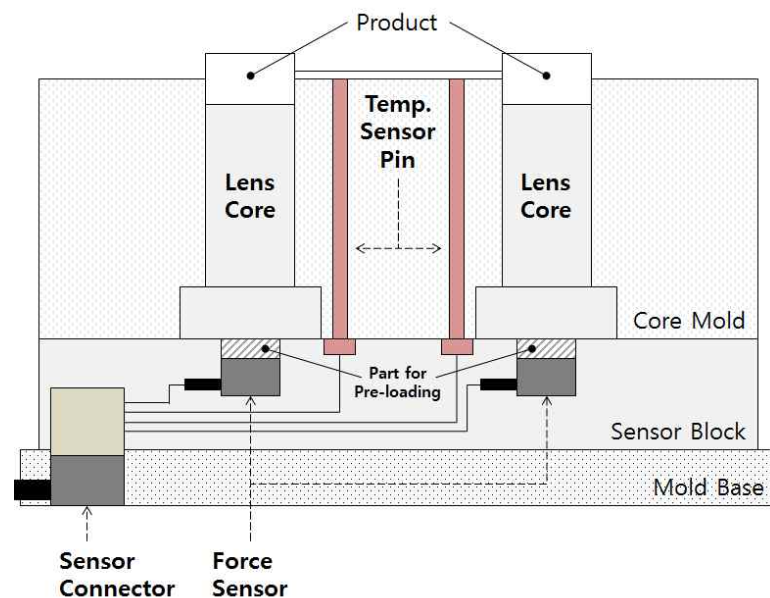


Fig. 4.5 Mimetic diagram of mold for measuring cavity pressure

센서까지 힘을 전달해 주는 렌즈 코어 (lens core)는 코어 금형에 조립되며, 센서는 상측 취부판의 센서 블록 (sensor block)에 장착된다. 조립되는 센서는 금형 내압의 프로파일 모니터링을 위한 힘센서와 캐비티간 수지의 충전 불균형을 감시하기 위한 온도 센서가 있다. Fig. 4.6은 센서 블록에 센서를 조립한 모습이며, Fig. 4.7은 센서 블록과 코어 블록이 조립되어 완성된 금형이다.



Fig. 4.6 Sensor assembling for measuring cavity pressure

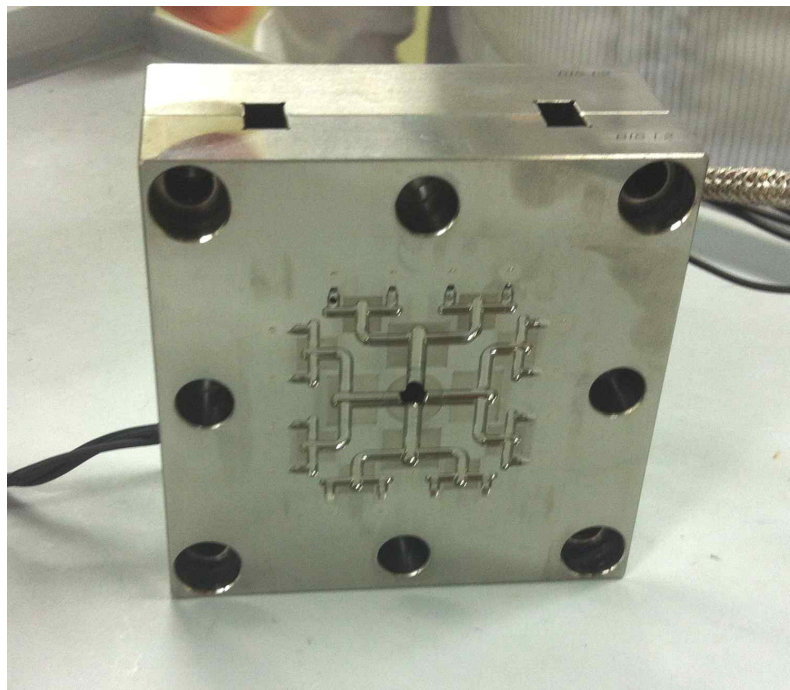


Fig. 4.7 Assembled mold

(2) 내압측정 시스템

캐비티의 내압 측정을 위해서는 센서가 설치된 금형 및 증폭기뿐만 아니라, 데이터 수집장치가 필요하다. 데이터 수집 장치는 증폭기에서 출력되는 아날로그 신호를 디지털화하여 저장장치 쪽으로 전송하는 장치이다.

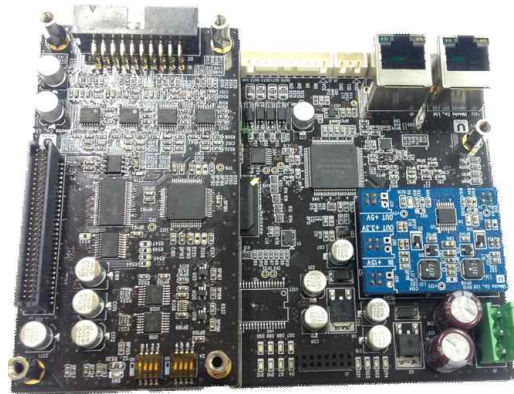


Fig. 4.8 Data aquisition equipment

Fig. 4.8은 본 실험에서 사용하기 위하여 제작된 데이터 수집 장치로 하드웨어 사양은 Table 4.1과 같다. 8채널의 압력과 16채널의 온도를 측정하기 위하여 총 24채널의 아날로그 신호 측정이 가능하며 연속공정에서의 잔류전하 방전 스위치를 제어하기 위하여 디지털 입/출력 포트를 내장하였다.

Table. 4.1 Specification of data aquisition equipment

BIS DAQ. Board		
Main processor	DSP (TMS320C28346)	
Input Power	± 12 [V]	
ADC	Channel : 24 ch	
	Input Range : ± 10 [V]	
	Sampling Frequency 500 [kHz]	
DAC	Channel : 24 ch.	
	Output Range 0~10 [V]	
I/O	Input 4 ch, output 4 ch	
Trigger	+24VDC PNP type	
Communication	Wire	Wireless
	UDP	Wifi
	TCP-IP	Zig-bee

TMS320C2834x

The diagram illustrates the internal architecture of the TMS320C2834x DSP. At the top left is the **C28x 32-bit CPU** operating at **300 MHz**, featuring a **32x32-bit multiplier**, **RMW atomic ALU**, and a **32-bit floating point unit**. To the right of the CPU is the **Memory** block, which includes **516 KB SRAM** and **Boot ROM**. A **Memory interface** block connects the memory to the CPU, supporting a **16-/32-bit EMIF**. Below the memory is a **Debug** block containing **Real-time JTAG**. A **DMA** (Digital Media Access) block is positioned below the memory and debug blocks. Below the DMA is the **Peripheral bus**. At the bottom, the architecture is divided into two main sections: **Communication interfaces** and **Control peripherals**. The communication interfaces include **SPI**, **SCI x3**, **CAN x2**, **I²C**, and **McBSP x2**. The control peripherals include **ePWMx18**, **HR PWM x6**, **QEP x3**, and **eCAPx6**.

Fig. 4.9와 같이 센서가 설치된 금형을 Smitomo사의 사출성형기에 장착하고, 증폭기와 데이터 수집장치를 연결해 모바일 기기용 소형 카메라 렌즈 금형의 캐비티 내압을 측정하며 실제 공정상의 데이터를 수집하였다.



Fig. 4.9 Injection molding machine of Smitomo (left) and experiment System (right)

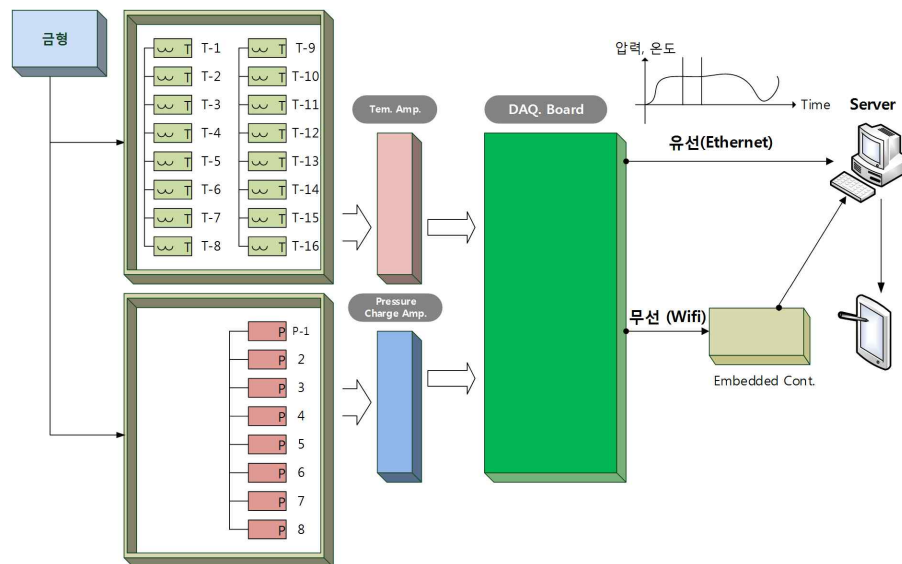


Fig.4.10 Monitoring process for injection molding

Fig. 4.10은 사출공정 모니터링의 프로세스 블록선도이다. 금형에 설치되어있는 센서에서 출력되는 미소신호는 증폭기를 거쳐 아날로그 신호로 데이터 수집장치에 도달되고 데이터 수집 장치에서 아날로그 신호를 디지털화 하고 패킷화하여 무선 또는 유선으로 컴퓨터에 전송하여 데이터를 저장하고, 디스플레이 (Fig. 4.11) 한다. 압력센서 및 증폭기 검보정 후의 계수값은 디스플레이 프로그램에 넣어준다.

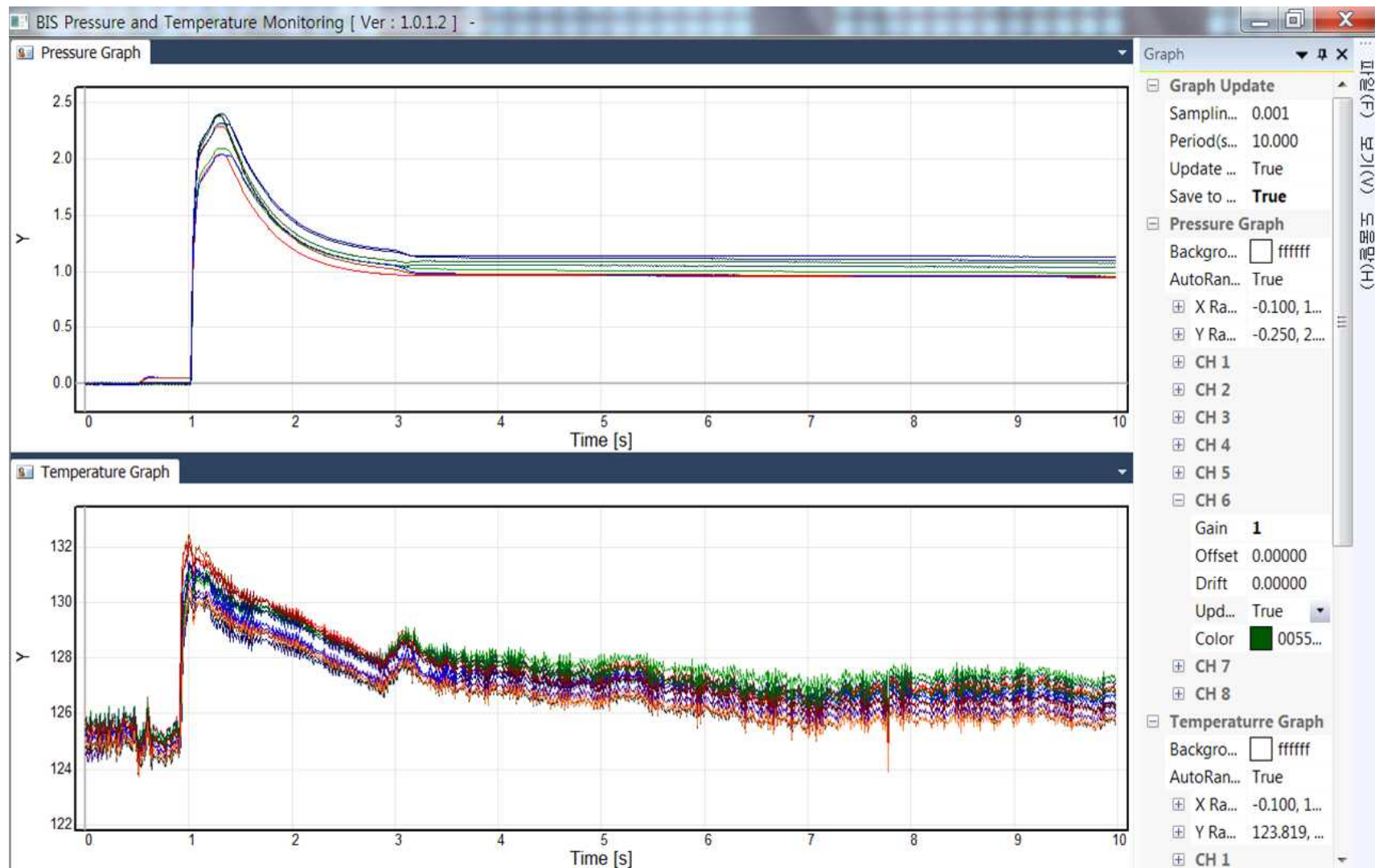


Fig. 4.11 Program for injection molding

3. 캐비티 내압 측정 결과 및 분석

최종적으로 사출공정에서 캐비티 내압을 측정하여, 상용 제품의 출력과 비교하였다. 그러나 사출공정은 프로세스가 사이클 간 연속적이지 않아, 같은 캐비티의 동시 측정이 불가능하다. 때문에, 연속공정에서 데이터를 축적하여 캐비티별 비교 및 사이클별 비교가 필요하다.

1) 금형 캐비티 내압 측정 출력 신호 비교

금형에 장착된 센서 8채널중 채널 1-4는 Kistler사의 증폭기를 사용하였고, 채널 5-8은 제작한 증폭기를 사용하여 측정하였다. Fig. 4.12는 측정 결과 그래프이다. 그래프 중 노이즈가 비교적 더 많은 신호의 굵기가 다른 것을 알 수 있다.

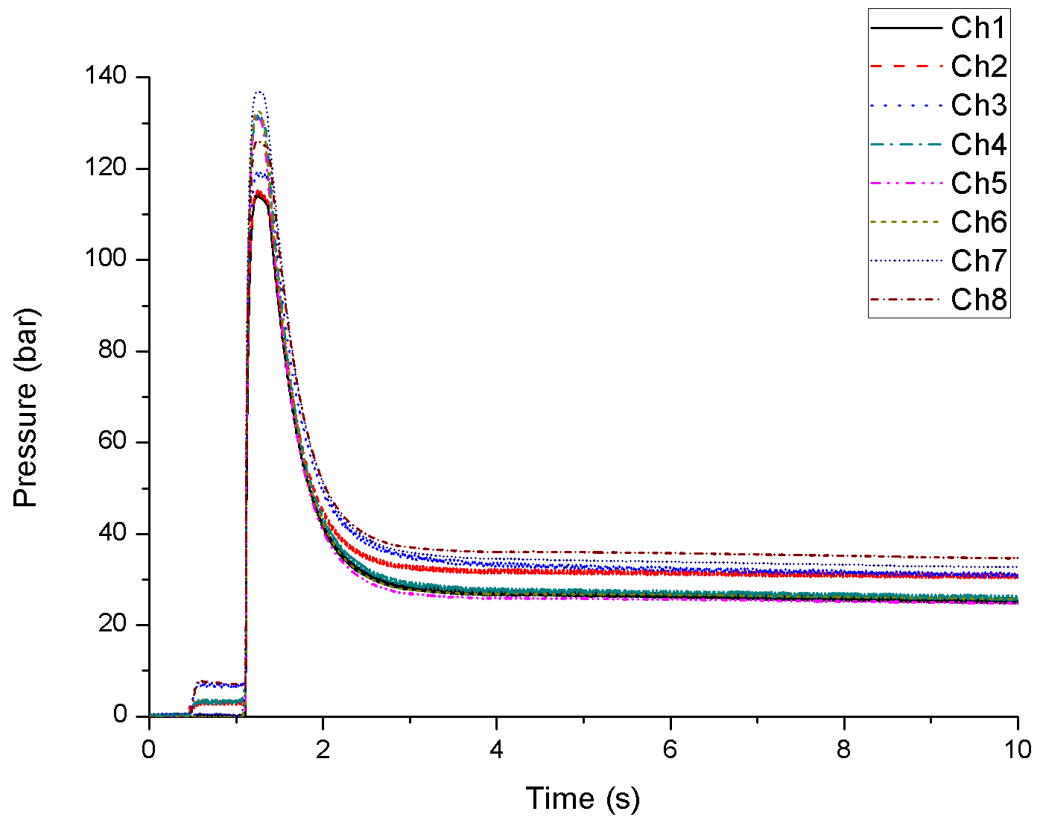


Fig. 4.12 Variation of cavity pressure

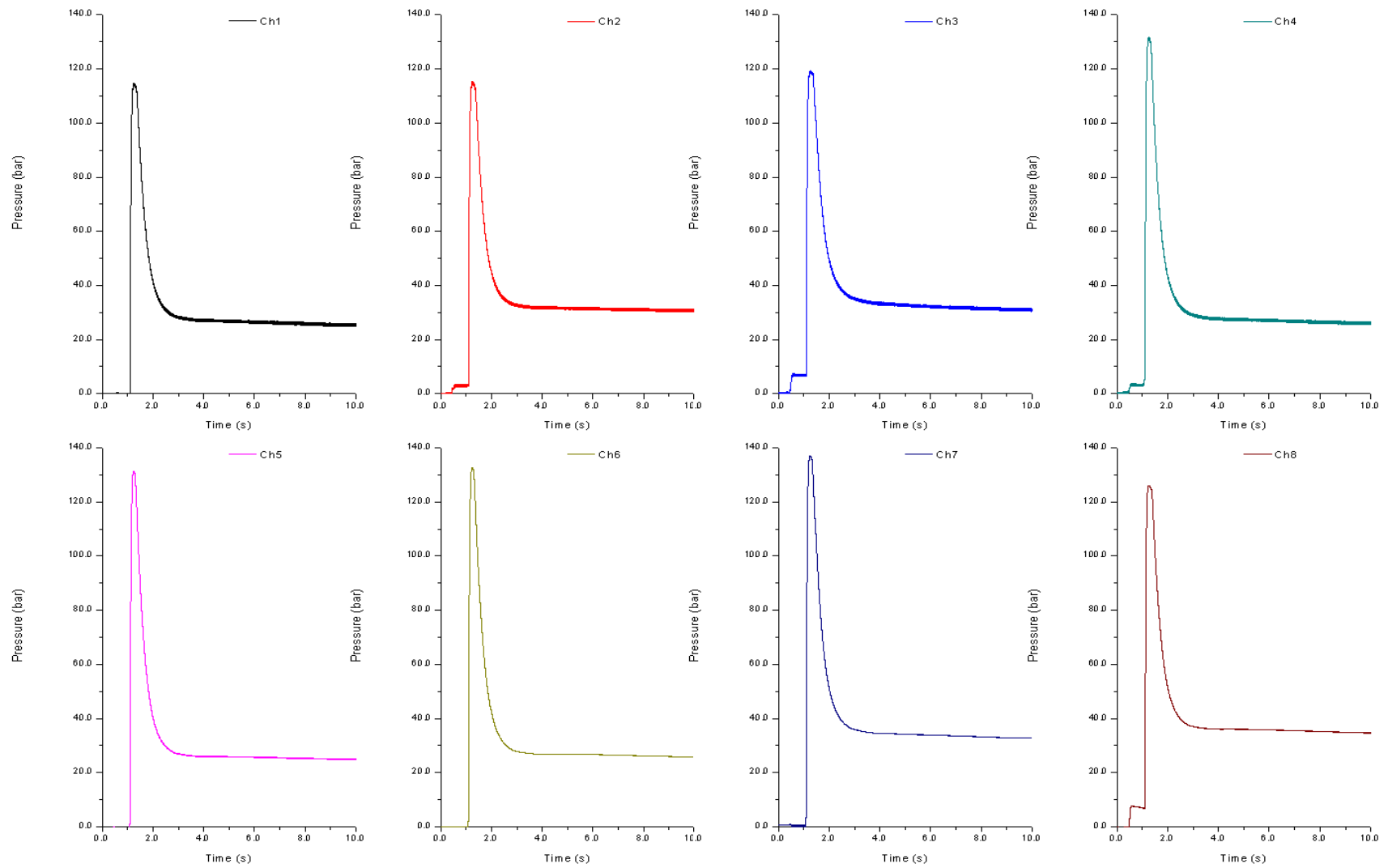


Fig. 4.13 Details of cavity pressure for each channel

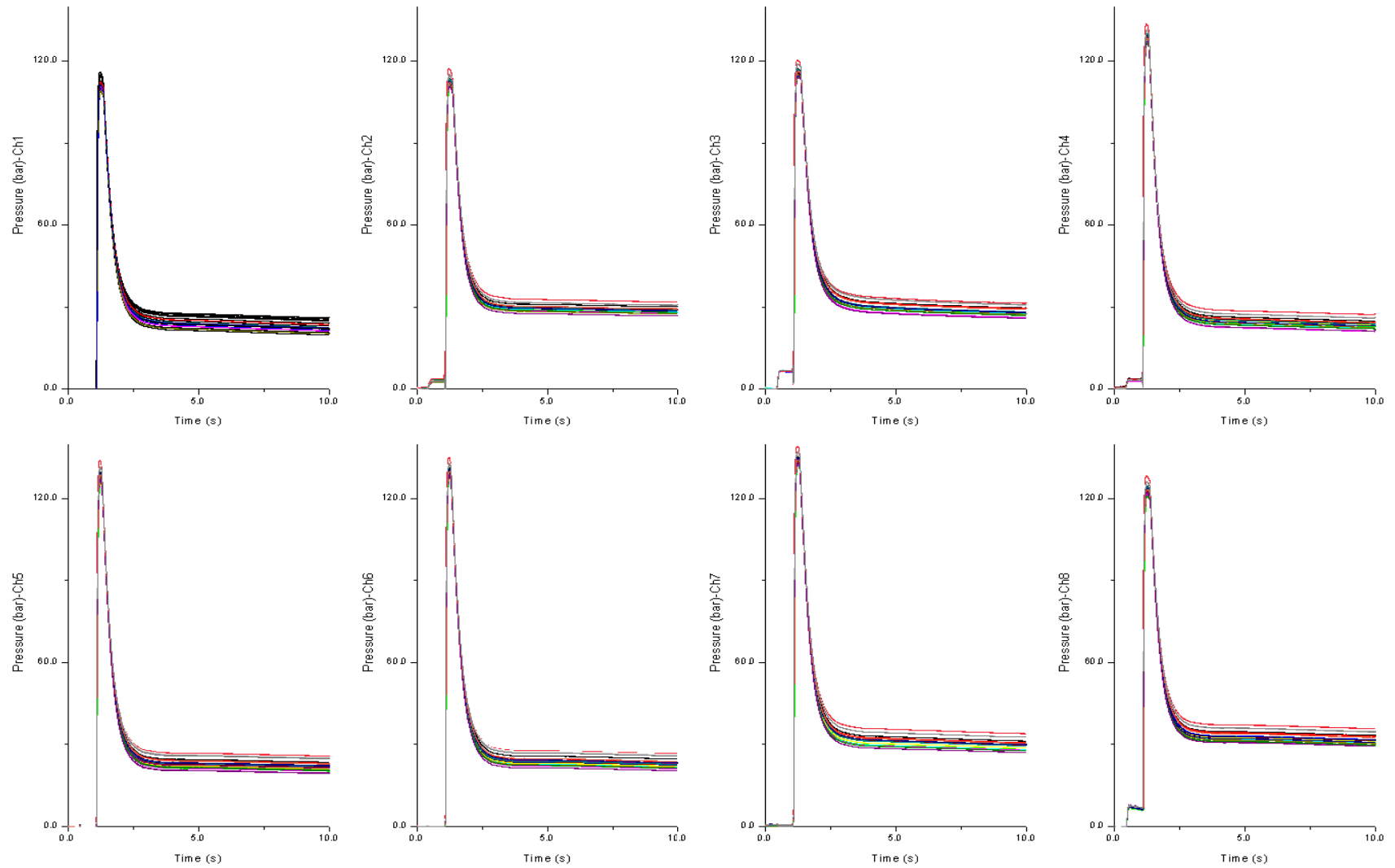


Fig. 4.14 Cavity pressure variation in continuous process by channel

노이즈가 비교적 많은 채널을 분류하기 위하여 Fig. 4.13과 같이 캐비티별 그래프를 보았다. 그래프에서 상용 증폭기의 출력 Ch1에서 Ch4의 신호가 더 많은 노이즈를 가지고 있어 굵은 선으로 표현되었음을 알 수 있다.

Fig. 4.12에서 각 채널별 신호 레벨의 크기가 다름을 알 수 있다. 하지만 이것은 실제 캐비티에 작용하는 압력이 다를 수 있으므로 Fig. 4.14와 같이 20 사이클 (Cycle)의 데이터를 각 캐비티별로 나타내었다. 상용 증폭기의 출력 신호 채널 1-4의 노이즈는 신호의 편차를 알아보는데 방해요소로 작용하기 때문에 Smoothing 기능을 활용하여 필터링 한 값을 그래프화 하였다. Fig. 4.14에서 수지의 사출로 인하여 압력이 올라갔다가 떨어지며 보압이 시작되는데, 이때 수지의 수축 양상에 따라 다소 랜덤한 보압이 걸리게 된다. 그러나 여러 사이클의 캐비티별 압력 편차의 폭은 거의 일정함을 알 수 있다.

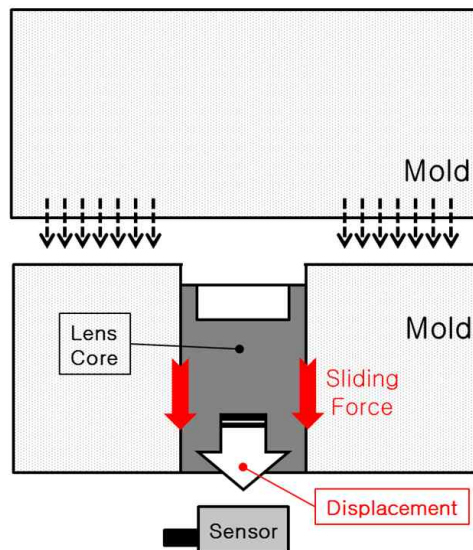


Fig. 4.15 Sliding force at core

또한, 금형의 코어를 정밀하게 가공한다 해도 Fig. 4.15와 같이 금형의 형폐시에 위에 있는 금형이 밑에 있는 금형을 누르게 되고 눌린 금형의 미세 움직임에 의하여 코어에 마찰에 의한 Sliding Force가 작용하게 된다. 코어에 작용한 힘은 코어 밑에 있는 센서에 작용하게 되고, 이로 인하여 Fig. 4.14의 신호 출력에서 앞부분에 약간의 압력이 올라가는 캐비티가 있음을 알 수 있다. 이 부분은 압력에 대한 수축률이 수지의 수축률에 비하여 현저하게 적은 금속에 걸리는 힘이기 때문에 연속 공정상에서 항상 일정한 변화를 보여야 하고, 이를 캐비티별 그래프 0-1 초 사이에서 확인 가능하다.

2) 공정상의 이상신호 측정

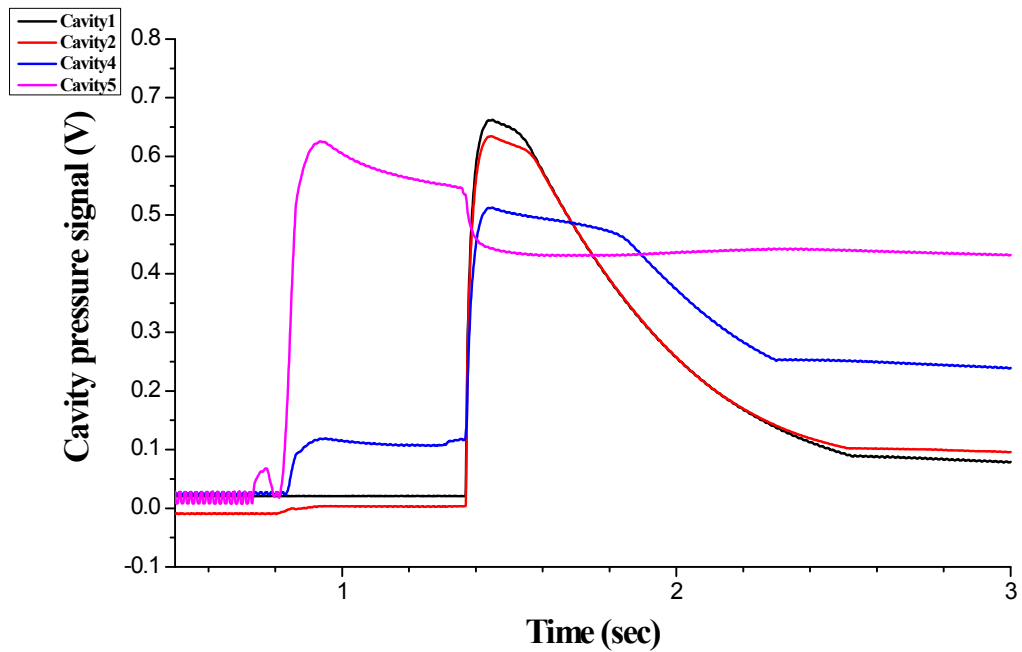


Fig. 4.16 Output signal by abnormal molding condition

Fig. 4.16은 사출공정시 취출 불량으로 인하여 금형에 이전 사출물의 잔존물이 끼는 돌발 상황이 발생하여 (Fig. 4.17) 사출공정의 압력 변화가 기준 프로파일에서 벗어난 파형을 보인다. 이러한 끼임 불량 발생 시 압력신호를 통하여 불량 발생을 감지할 수 있고, 이러한 이상 신호를 모니터링 하여 제어에 활용 가능함을 알 수 있다.



Fig. 4.17 Occurrence of burr during injection mold process

V. 결 론

본 연구에서는 모바일 기기용 소형 카메라 렌즈의 사출 성형 공정 모니터링 방법 중의 하나인 금형의 캐비티 내압을 측정을 위한 센서의 증폭기를 설계하고 제작하였다. 금형의 높은 온도에서도 선형성을 유지하는 압전소자 힘센서는 전하의 형태로 입력에 대한 출력을 내보낸다. 출력되는 전하는 수 nA에 해당하는 미소 신호로 전하 증폭기를 사용하여 신호를 증폭한다. 전하 증폭기의 설계 및 제작에 있어, 회로적인 이해보다 제작에서의 회로 실장, 부품의 선정, 제작 환경 및 제작 후의 후처리의 비중이 더 크다. 본 논문에서는 전하 증폭기 설계 및 제작에 있어서, 최소의 부품 사용을 목표로 하여 산업 현장에 쉽게 적용 할 수 있는 증폭기를 개발 하고자하였다. 전하 증폭기를 설계하는데 있어 고려되어야 할 요소를 시뮬레이션을 통하여 확인하고 실험을 통하여 검증하였으며, 제작에 있어 고려되어야 할 요소를 실험을 바탕으로 제시하였다. 본 연구에서 전하 증폭기의 설계 및 제작을 통하여 다음과 같은 결론을 얻었다.

1. 전하 증폭기는 사용 어플리케이션에 따라 시정수를 달리 해 줘야 하며, 힘 또는 압력측정과 같은 장시간 적분을 요하는 경우 피드백 커패시터와 병렬로 연결된 저항값을 OP-AMP의 DC 경로를 상실 시키지 않는 범위 내에서 가능한 증가시켜야 한다.
2. 장시간 적분을 요하는 전하 증폭기의 설계 및 제작에서, 전원의 누설전류 외에도, OP-AMP의 입력 임피던스, 부품의 내부저항, PCB의 표면 절연저항, 및 회로 실장시의 PCB오염에 의한 전류 누설을 반드시 고려해야 한다.
3. 전류 누설을 발생시키는 요인들을 최대한 제거한 후, 제거가 불가능한 요인들 때문에 기생 저항에의한 보이지 않는 DC 경로가 형성되고, 이를 이용하여 표면적으로는 DC 경로가 없는 전하 증폭기의 제작이 가능하다.

그러나 본 논문에서 제작된 증폭기는 비교적 짧은 공정시간을 가지는 모바일 기기용 소형 카메라 렌즈 사출 시스템용으로 제작되어, 일반 사출품을 위한 전하 증폭기로는 사용이 어렵다. 때문에 더욱 긴 시간의 사출공정을 위한 누설전류 자동 보정 회로에 대한 연구가 필요하다.

참고문헌

- [1] 노원기 외 2명, “World Best를 위한 사출성형과 제품설계,” (주)교보문고, pp.115-116, 2010.
- [2] 노승규. (2012). “장섬유 열가소성수지 사출성형 공정에서 캐비티 내의 압력 측정 및 CAE해석을 활용한 점도 추정,” 순천향대학교, 석사학위논문, 2012.
- [3] 임승현. “사출성형 공정에서 캐비티 내 압력 측정 및 CAE해석을 활용한 Long Fiber Thermoplastic 점도 추정,” 순천향대학교, 석사학위논문, 2010.
- [4] 진영준. “사출성형 공정에서 캐비티 내의압력과 온도 변화에 관한 연구,” 서울과학기술대학교, 석사학위논문, 2004.
- [5] 김용현. “캐비티_내압측정_방법을_이용한_고점도_복합소재의_점도_추정,” 순천향대학교, 석사학위논문, 2013.
- [6] 김창건, 홍남표, 최영완, “광센서의 펄스 신호 검출을 위한 pseudo-resistor 기반의 전하 증폭기,” 한국정보통신설비학회, 2013 하계 학술대회 논문집, pp. 22~24, 2013.
- [7] G. Gramegna, P. O’ Connor, P. Rehak, S. hart, “CMOS Preamplifier for Low-capacitance Detectors,” Nuclear Instruments and Method in Physics Research A 390, pp.241-250, 1997.
- [8] De Geronimo, G. O’ Connor, P. “MOSFET optimization in deep submicron technology for charge amplifiers,” Nuclear Science Symposium Conference Record, 2004 IEEE, Vol. 1, pp.25 - 33, 16-22 Oct. 2004.
- [9] Kistler Instrument Corporation, “SlimLine Sensors(SRS) Measurement of Dynamic and Quasistatic Forces,” Kistler.com, Datasheet.
- [10] Paul O’ Connor, Gianluigi De Geronimo, “Prospects for charge sensitive amplifiers in scaled CMOS,” Nuclear Instruments and Method in Physics Research A 480, pp.713-725, 2002.
- [11] Kistler Instrument Corporation, “The Piezoelectric Effect, Theory, Design and Usage,” GlobalSpec.com Technical Library.
- [12] 미치오 오카무라, “OP AMP 회로 설계,” 성안당, pp.23-61, 1992.
- [13] 박경진, 강성목, 김호성, “MEMS 각속도계를 위한 AGC 및 전하 증폭기,” 대한전기학회, 2008 하계학술대회 논문집, pp.16-18.
- [14] 타니 시게루, “OP앰프 실전기술,” 세운, pp137-144.

Abstract

A Study on Design and Fabrication of Charge Amplifier for BIS(Built-In Sensor) based Injection Molding System

Kwon, Oh Soung

(Supervisor Jang, Dong Young)

Dept. of Nano · IT Fusion program

The Graduate School of NID Fusion Technology

Seoul National University of Science and Technology

This study is about designing and fabricating that charge amplifier for measuring cavity pressure in injection molding system for small size lens of mobile product. Piezoelectric sensor assembled in mold instantly generate pulse which is electron-hole pair in hundreds nano second. A system to measure this kind of signal have disadvantages such as high cost, large volume, and spending lots of high power consumption. Therefore, developing amplifier which overcomes the disadvantages is demanded for applying industrial field.

Issues of consideration for designing charge amplifier circuit are investigated by Output signals through circuit simulation and verified through comparing output signal from fabricated amplifier. The problems by leakage current are identified by experiments based on theory, and it is shown that the problems are not troubles of circuit design but issues of PCB design, choice of parts, and fabricating process.

Finally, industrial field application possibility is confirmed by long term injection molding tests with comparing the common used system.