

## 세미나 보고서

학 과	학 년	학 번	성 명	일 시
전기전자공학부	4	12191529	장준영	04/30
세미나 주제	Test & EDS			

### 세미나 핵심내용

1) 목적: AI 반도체의 고신뢰성 확보를 위한 테스트 기술 관련 이슈를 이해한다.

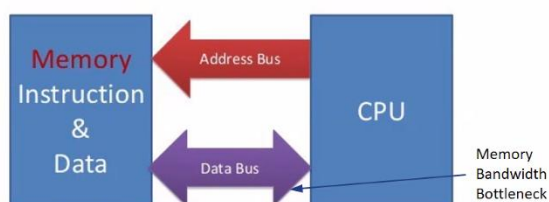
2) 주요 내용

#1. AI란?

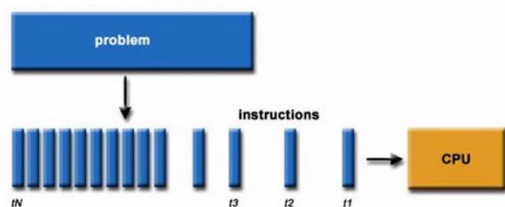
- 고전적인 프로그램:  $f(\text{Rules}, \text{Data}) = \text{Answer}$
- Machine Learning:  $f(\text{Data}, \text{Answers}) = \text{Rules}$

#2. 고전적 컴퓨터 구조 vs AI 친화형 컴퓨터

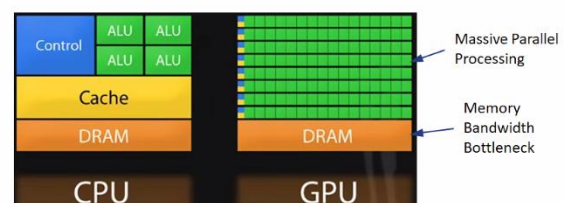
### General Purpose Computing and Limitations



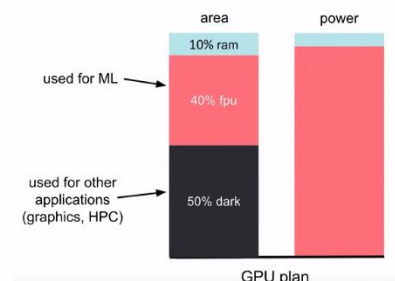
CPU (Von Neumann) Computing Architecture



Instructions are sent from memory to CPU and



GPU Computing Architecture



GPU plan

#3. AI Chip 기술

- Near-Logic Memory Innovation
- 2.5D Packaging -> 3D Packaging
- Integration of large numbers of high speed serial I/Os

- High performance advanced processes

#### #4. 2.5D & 3D IC의 등장

- 비용을 더 줄일 수는 없을까...??
- 2.5D: 3D를 완벽하게 하지 못했을 경우를 지칭한다.
- Logic die를 밑으로 놓지 않는 이유: 발열 때문이다.
- Contact Pad는 비용이 많이 든다. Known Good Interposer(KGI)를 만드는 것이 어려운 이유가 바로 이것이다.
- High speed interconnects and signal integrity
- 3D TSV Interconnect: DC and AC transient pre-bond testing of interposers helps in screening micro-void and pinhole defects.
- C4 bump connection이 logic chip, HBM stack, Si interposer 사이에 위치한다. 때때로 이 connection이 open/short 된다.

#### 고찰

AI 기술이 컴퓨터 구조와 프로그래밍 방식에 가져온 변화는 단순한 기술 혁신을 넘어, 우리가 사고하고 문제를 해결하는 방식 자체를 근본적으로 바꾸고 있다는 점에서 매우 인상 깊었다. 기존의 S/W는 사람이 일일이 정해진 규칙을 기반으로 데이터를 처리했지만, 머신러닝 기반의 AI는 오히려 데이터를 통해 스스로 규칙을 만들어 내는 방식으로 작동한다. 이는 마치 기계가 '생각'을 하는 것처럼 느껴지게 하며, 더 이상 사람이 모든 것을 통제할 수 없는 새로운 패러다임으로 이끌고 있다.

이러한 AI의 발전은 결국 하드웨어 구조의 변화로도 이어지고 있다는 점이 흥미롭다. 기존의 CPU 기반 구조로는 AI가 요구하는 막대한 연산량과 데이터 처리량을 감당할 수 없기 때문에, AI 친화형 칩 구조나 2.5D IC와 같은 고도화된 반도체 기술이 등장하게 되었다. 그러나 이러한 고집적 구조가 발열 문제, 비용 문제 등 새로운 공정의 과제를 동반한다는 점 또한 기술 개발이 단순히 성능 향상에 그치지 않고, 실용성과 경제성 사이에서 끊임없이 균형을 맞춰야 함을 시사한다.

결국 AI의 등장은 소프트웨어와 하드웨어 모두에 대한 혁신을 요구하고 있으며, 이를 뒷받침하는 패키징 기술이나 공정 기술 또한 매우 중요한 요소임을 깨달았다. 앞으로는 단순한 AI 알고리즘의 이해를 넘어서, 이를 뒷받침하는 하드웨어 구조와 시스템 설계 전반에 대한 이해가 필수적인 시대가 될 것이라고 느꼈다.