

课时1 课后习题

【题1】 计算机软件系统可分为（ **BC** ）。（多选题）

- A. 硬件系统
- B. 系统软件
- C. 应用软件
- D. 操作系统

【题2】 高级语言源程序转换为机器级目标代码文件的程序称为（ **C** ）。（单选题）

- A. 汇编程序
- B. 链接程序
- C. 编译程序
- D. 解释程序

课后习题:

【题3】计算机硬件的重要组成部分包括:

运算器、控制器、存储器、输入设备、输出设备。

【题4】计算机硬件的主要技术指标包括: 机器字长、存储容量、运算速度。

【题5】第三代计算机采用的电子元器件是 中小规模集成电路,

运算速度每秒为 几十万-几百万。

课时2 课后习题

【题1】总线是计算机各种 功能部件 之间传送信息的公共通信干线。

【题2】下列不属于系统总线的为 (D)

- A. 数据总线 B. 地址总线 C. 控制总线 D. 片内总线

【题3】总线特性是指机械特性、 电气特性、功能特性及 时间特性。

【题4】总线按功能可分为哪几类？ 片内总线、系统总线、通信总线

【题5】总线工作频率为33MHz，总线宽度为32位，求总线带宽。

解析：总线宽度为 $32/8=4$ B (1 Byte = 8 bit)

总线带宽为 $33\text{MHz} \times 4 \text{ B} = 132 \text{ MB/S}$

【题1】 比较单总线、双总线、三总线结构的性能特点。

解析：

- (1) 单总线：使用一条系统总线连接CPU、内存和I/O设备。简单易行；
系统总线负载重
- (2) 双总线：在CPU和主存之间专门设置了一组高速的存储总线；
保持单总线结构优点的基础上，减轻了 CPU 的负担。
- (3) 三总线结构：在各外部设备与通道之间增加一组I/O总线。
提高CPU工作效率，同时也最大限度地提高外设的工作速度；但硬件成本增加。

课后习题

【题2】三种集中式总线控制中，A方式对电路故障最敏感。

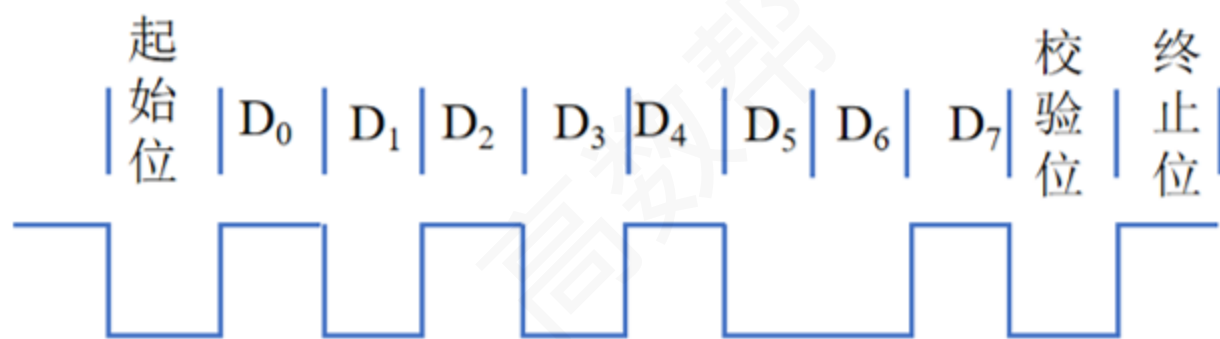
A. 链式查询 B. 计数器定时查询 C. 独立请求 D. 以上都不对

【题3】画图说明用异步串行传输方式发送十六进制95H。

要求字符格式：1起始位、8位数据位、1位偶校验位、1位终止位。

解析：95H写为二进制：10010101B，则 $D_0=1, D_1=0, \dots, D_7=1$ ，偶校验位0

数据95H的波形图如下：



数据95H的传送波形

课后习题

【题4】在计数器定时查询方式下，若每次计数都是从0开始，（ A ）

- A. 设备号越小优先级越高
- B. 每个设备的优先级相同
- C. 无法确定设备优先级
- D. 设备号越大优先级越高

课时4 课后习题

【题1】 下列有关RAM和ROM的叙述中,正确的是 (A)

I. RAM是易失性存储器, ROM是非易失性存储器

II. RAM和ROM都采用随机存取方式进行信息访问

III. RAM和ROM都可用作cache

IV. RAM和ROM都需要进行刷新

A. 仅I和II B. 仅II和III C. 仅I、II和IV D. 仅II、III和IV

【题2】 下列各类存储器, 不采用随机存取方式的是 (B)

A. EPROM B. CD-ROM C. DRAM D. SRAM

解析: ACD是很明显采用随机存取方式。要注意CD-ROM它的访问方式是顺序访问, 但是并不属于ROM。

课后习题

【题3】计算机的存储器采用分级方式是为了（ **B** ）

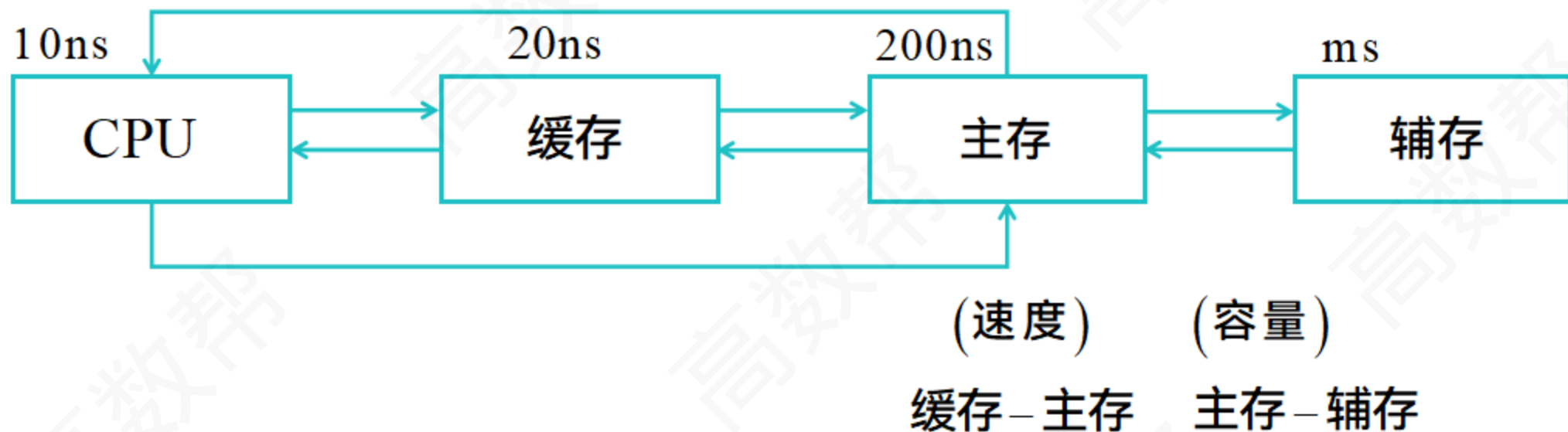
- A.方便编程
- B.解决容量、速度、价格三者之间的矛盾
- C.保存大量数据方便
- D.操作方便

【题4】计算机中哪些部件可以用于存储信息？按速度、容量和价格/位排序说明。

解：计算机中的寄存器、Cache、主存、硬盘可以用于存储信息，
这个顺序：速度从高到低、容量从小到大、价格从高到低。

课后习题

【题5】 存储器的层次结构主要体现在什么地方？为什么要分这些层次？

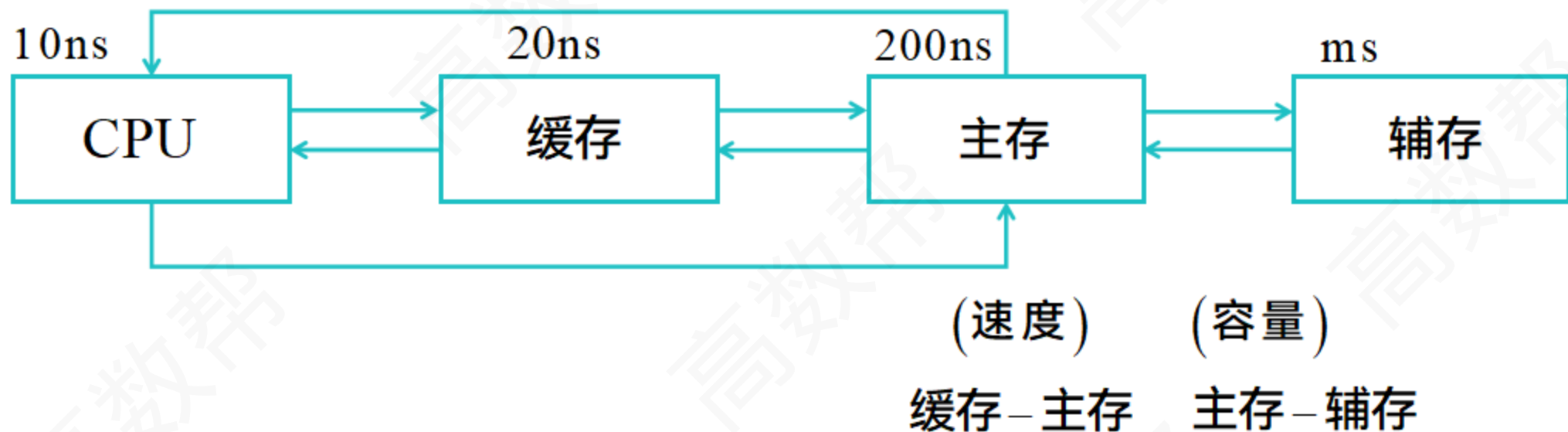


解：存储器的层次结构主要体现在下面两个层次上：Cache—主存、主存—辅存。

“Cache—主存”层次在存储系统中主要对CPU访存起加速作用，即从整体运行的效果分析，CPU访存速度加快，接近于Cache的速度，而寻址空间和位价却接近于主存。

课后习题

【题5】 存储器的层次结构主要体现在什么地方？为什么要分这些层次？



“主存—辅存”层次在存储系统中主要起扩容作用，即从程序员的角度看，他所使用的存储器其容量和位价接近于辅存，而速度接近于主存。综合上述两个存储层次的作用，从整个存储系统来看，就达到了速度快、容量大、位价低的优化效果。

课时5 课后习题

【题1】 在多级存储体系中，“cache-主存”结构的作用是解决（ **D** ）的问题

A.主存容量不足

B.主存与辅存速度不匹配

C.辅存与CPU速度不匹配

D.主存与CPU速度不匹配

解析： Cache-主存：解决CPU和主存速度不匹配的问题

主存-辅存：解决存储系统的容量问题

【题2】 某存储器容量为 $32K \times 16$ 位，则（ **C** ）

A.地址线为16根，数据线为32根

B.地址线为32根，数据线为16根

C.地址线为15根，数据线为16根

D.地址线为16根，数据线为15根

解析： 注意 $32K = 2^{15}$

【题3】 利用1K×4位的存储芯片，组成4K×8位的存储器。求需要芯片，地址线，数据线的数量各为多少？扩展过程如何？

- 解析：**
- (1) 共需几块芯片： $(4K \times 8) / (1K \times 4) = 4 \times 2 = 8$
 - (2) 需要几根地址线：4K地址空间（存储单元的个数），需要12根地址线
 - (3) 需要几根数据线：8根。
 - (4) 扩展过程：先进行位扩展，这个过程相当于分组，将2片1K×4位构成一组，利用位扩展，构成1K×8位的完整存储单元。这样一共可以分成四组。再将这些分组视为一个完整的存储单元，进行字扩展。

课后习题

【题4】 一个16K×32位的存储器，其地址线和数据线的总和是 46

【题5】 假设CPU执行某段程序时共访问Cache命中4800次，访问主存200次，已知Cache的存取周期为30ns，主存的存取周期为150ns，求Cache的命中率以及Cache-主存系统的平均访问时间和效率，试问该系统的性能提高了多少倍？

解析：命中率 $H = 4800 / (4800 + 200) = 0.96$

Cache - 主存 的平均访问时间 $t_a = 0.96 \times 30\text{ns} + (1 - 0.96) \times 150\text{ns} = 34.8\text{ns}$

访问效率 $e = t_c / t_a \times 100\% = 86.2\%$

性能为原来的 $150\text{ns} / 34.8\text{ns} = 4.31$ 倍，即提高了 3.31倍。

课时6 课后习题

【题1】 下列选项中.在I/O总线的数据线传输的信息包括 (**D**)

I.I/O接口中的命令字 II.I/O接口中的状态字 III .中断类型号

A.仅I、 II B.仅I、 III C.仅II、 III D.I、 II、 III

【题2】 下列有关I/O接口的叙述中， 错误的是 (**D**)

A.状态端口和控制端口可以合用同一寄存器

B.I/O接口中CPU可访问的寄存器， 称为I/O端口

C.采用独立编址方式时， I/O端口地址和主存地址可能相同

D.采用统一编址方式时， CPU不能用访存指令访问I/O端口

课后习题

【题3】 I/O指令实现的数据传送通常发生在（ **D** ）

A. I/O设备和I/O端口之间

B. 通用寄存器和I/O设备之间

C. I/O端口和I/O端口之间

D. 通用寄存器和I/O端口之间

课后习题

【题4】CPU与外部设备之间如何连接？

解：1：端口首先是一个电路

2：cpu与外设连接，首先是选中这个设备，然后再和这个设备进行数据读写，而选择设备其实就是选择端口。

3：外设与cpu相连，只能通过CPU某个固定的端口，而每个端口都有一个固定的地址

4：外设可以选择某个端口插入与CPU建立连接。

5：外设插入端口（插槽）以后，就相当于通过地址总线 and 数据总线与CPU建立了连接，CPU通过这个固定的端口对外设进行访问，而且无论交换多少数据，都只能通过这个端口进行。这个时候外设和普通的内存单元就没什么两样了。

课后习题

【题5】 CPU与外部设备信息交换的控制方式有哪些？它们各有什么特点？

解：常用的计算机与外设之间的信息交换方式有：无条件方式、查询方式、中断方式和DMA方式。

无条件方式：CPU需要传送数据时，直接将数据送至指定外设；适用于简单的完全同步的I/O系统。

查询方式：CPU传送数据之前先检查外设的状态，若没有准备好，则继续查询等待，直至外设就绪即进行数据传送；适用于CPU不太忙且对传送速度要求不高的系统。

课后习题

【题5】 CPU与外部设备信息交换的控制方式有哪些？它们各有什么特点？

中断方式: CPU有传送要求时,启动外设后可处理其他事件,当外设准备就绪后,CPU通过中断的方式完成数据传送工作;适用于CPU与慢速外设之间的数据传送。

DMA方式: CPU分配总线使用权后,在硬件DMA控制器(DMAC)的控制下完成存储器与高速外设之间的大量数据的传送,数据传送结束后DMAC将总线使用权归还给CPU;适用于数据传输率要求较高的系统中。

课时7 课后习题

【题1】DMA访问主存时，让CPU处于等待状态，等DMA的一批数据访问结束后，CPU再恢复工作，这种情况称作（ A ）

A、停止CPU访问主存 B、周期挪用 C、DMA与CPU交替访问 D、DMA

【题2】CPU响应中断的时间是（ C ）

A、中断源提出请求 B、取指周期结束
C、执行周期结束 D、间址周期结束

【题3】下列选项中，能引起外部中断的事件是（ A ）

A.键盘输入 B.除数为零
C.浮点运算下溢 D.访存故障

课后习题

【题4】 多重中断处理过程与单级中断处理过程有什么不同？

解析： 多重中断处理过程包括：保护现场→送新屏蔽字，开中断→具体服务→关中断→恢复现场→开中断，返回。单重中断包括：保护现场→具体服务→恢复现场→开中断，返回。单重中断没有送屏蔽字、开中断及关中断的过程

【题5】 cpu响应中断必须满足哪些条件？

- 解析：**
- 1、有中断源发出的中断请求；
 - 2、中断总允许位 $EA=1$ ，即CPU开中断；
 - 3、申请中断的中断源的中断允许位为1，即中断没有被屏蔽；
 - 4、无同级或更高级中断正在被服务；
 - 5、当前的指令周期已经结束。

课时8 课后习题

【题1】 $0.68D = \underline{\hspace{2cm}} B$ (精确到小数点后5位)

解: $0.68 * 2 = 1.36 \rightarrow 1$

$0.36 * 2 = 0.72 \rightarrow 0$

$0.72 * 2 = 1.44 \rightarrow 1$

$0.44 * 2 = 0.88 \rightarrow 0$

$0.88 * 2 = 1.76 \rightarrow 1$

已经达到了题目要求的精度，最后将取出的整数部分顺序输出即可

则为: $0.68D \rightarrow 0.10101B$

【题2】 $25.68D = \underline{\hspace{2cm}} H$ (精确到小数点后3位)

解：如下图所示，整数部分除以16取余数，直到无法整除。小数部分0.68乘以16，取整，然后再将小数乘以16，取整，直到达到题目要求精度。得到结果：19.ae1H.

(1) 整数部分

$$25/16=1 \rightarrow 9$$

$$1/16=0 \rightarrow 1$$

倒序输出为：19

(2) 小数部分

$$0.68 * 16 = 10.88 \rightarrow a \text{ (即十进制中的10)}$$

$$0.88 * 16 = 14.08 \rightarrow e$$

$$0.08 * 16 = 1.28 \rightarrow 1$$

【题2】 $25.68D = \underline{\hspace{2cm}} H$ (精确到小数点后3位)

已经达到了要求的精度，顺序输出为：ae1

则： $25.68D \rightarrow 19.ae1H$

【题3】 下列关于BCD码的说法正确的有（ ）。

- A、 具有二进制数的形式 B、 保持了十进制数的特点
C、 可以作为人机联系的一种中间表示 D、 可以用它直接进行计算
-

答案：ABCD

【题4】计算机中常采用原码、反码、补码和移码表示数据，其中， ± 0 编码相同的是（）

- A . 原码和补码
- B . 反码和补码
- C . 补码和移码
- D . 原码和移码

答案：C

解析：

$[+0]_{\text{原}} = 0\ 0000000$ $[-0]_{\text{原}} = 1\ 0000000$

$[+0]_{\text{反}} = 0\ 0000000$ $[-0]_{\text{反}} = 1\ 1111111$

$[+0]_{\text{补}} = 0\ 0000000$ $[-0]_{\text{补}} = 0\ 0000000$

$[+0]_{\text{移}} = 1\ 0000000$ $[-0]_{\text{补}} = 1\ 0000000$

【题5】 如果“2X”的补码是“90H”，那么X的真值是（ ）。

- A.72
 - B.-56
 - C.56
 - D. 111
-

答案： B

解析： 90H=1001 0000 (B)

符号值为1，为负数。求补码的补码即可。

反码=1110 1111

补码=1111 0000 (B)

将二进制转换为十进制为-112，即可知 $X = (-112) / 2 = (-56)$

课时9 课后习题

【题1】 以下关于数的定点表示和浮点表示的叙述中，不正确的是（ ）。

- A. 定点表示法表示的数（称为定点数）常分为定点整数和定点小数两种
- B. 定点表示法中，小数点需要占用一个存储位
- C. 浮点表示法用阶码和尾数来表示数，称为浮点数
- D. 在总位数相同的情况下，浮点表示法可以表示更大的数

答案：B

解析：在计算机中，并不用某个二进制位来表示小数点，而是隐含规定小数点的位置。

若约定小数点的位置是固定的，这就是定点表示法。

在定点表示法中约定：所有数据的小数点位置固定不变。

通常，把小数点固定在有效数位的最前面或末尾。

【题1】 以下关于数的定点表示和浮点表示的叙述中，不正确的是（ ）。

- A. 定点表示法表示的数（称为定点数）常分为定点整数和定点小数两种
 - B. 定点表示法中，小数点需要占用一个存储位
 - C. 浮点表示法用阶码和尾数来表示数，称为浮点数
 - D. 在总位数相同的情况下，浮点表示法可以表示更大的数
-

将小数点固定在有效数位的最前面，符号位的后面的定点数叫定点小数，一般用来表示纯小数；而另一种是将小数点固定在有效数位的末尾，这种定点数叫定点整数，也称为纯整数。因此在本题的四个选项中，只有B选项的描述是不正确的。

【题2】 下列关于定点数与浮点数的叙述中错误的是（ ）。

- A. 在实数的浮点表示中，阶码是一个整数
 - B. 整数是实数的特例，也可以用浮点数表示
 - C. 实数的补码是其对应的反码在最后一位加1
 - D. 相同长度的浮点数和定点数，前者可表示数的范围大于后者
-

答案： C

解析： 正整数的补码与其原码一致；负整数的补码是其对应的反码在最后一位加1。

【题3】在定点运算中产生溢出的原因是()。

- A. 运算过程中最高位产生了进位或借位
- B. 参加运算的操作数超出了机器的表示范围
- C. 运算结果超出了机器的表示范围
- D. 寄存器的尾数太少, 不得不舍弃最低有效位

答案: C

【题4】 设浮点数字长16位，其中阶码5位（含有1位阶符），尾数11位（含有1位数字符），将十进制数 $+\frac{13}{128}$ 写成二进制定点数和浮点数，并分别写出它在定点机与浮点机中的机器数形式。

答：令 $+\frac{13}{128}$ 正整数的补码与其原码一致；负整数的补码是其对应的反码在最后一位加1。

二进制形式： $x=0.0001101$ 因为尾数为11位，所以后面补0： $x=0.0001101000$

定点数形式： $x=0.0001101000$

浮点数规格化表示： $0.1101000000 \times 2^{-11}$

解析： 2^{-11} 中 $** -11 **$ 为二进制数字，转换为十进制为： -3 ； -11 在机器中表示为1 0011

定点机中 $【x】_{原} = 【x】_{补} = 【x】_{反} = 0.0001101000$

【题5】 将十进制数-54表示成二进制定点数和浮点数，并写出它在定点机与浮点机中的机器数形式（其他要求同上例题）。

答： 令 $x = -54$

二进制形式： $x = -110110$

定点数表示： $x = -0000110110$

浮点数规格化表示： $0.1101100000 \times 2^{110}$

解析： 2^{110} 中110为二进制数字，转换为十进制为：6；110在机器中表示为0，0110

定点机中：（因为是负整数，所以符号码为1，并且用逗号隔开）

【x】 原=1, 0000110110

【x】 反=1, 1111001001

【x】 补=1, 1111001010

【题5】 将十进制数-54表示成二进制定点数和浮点数，并写出它在定点机与浮点机中的机器数形式（其他要求同上例题）。

浮点机中：

（阶码为110，所以在浮点机器表示0, 0110）

【x】 原=0.0110; 1.1101100000

【x】 反=0.0110; 1.0010011111

【x】 补=0.0110; 1.0010100000

课时10 课后习题

【题1】 某计算机按字节编址，指令字长固定且只有两种指令格式，其中三地址指令29条，二地址指令107条，每个地址字段为6位，则指令字长至少应该是（ ）。

- A. 24 位 B. 26 位 C. 28 位 D. 32 位
-

答案：A

【题2】 什么叫指令？ 什么叫指令系统？

答：指令就是计算机程序发给计算机处理器的命令，英文名称是instruction。

指令系统是计算机硬件的语言系统，一般也叫机器语言，指的是机器所具有的全部指令的集合，它是软件和硬件的最主要界面，同时反映了计算机所拥有的基本功能。

【题3】指令的地址码与指令中的操作码含义有何不同？

答：指令的地址码通常指定参与操作的操作数的地址。指令中的地址码字段的作用随指令类型和寻址方式的不同而不同，它可能作为一个操作数、也可能是操作数的地址（包括操作数所在的主存地址、寄存器编号或外部设备端口地址）、也可能是一个用于计算地址的偏移量。

【题4】 比较定长指令与变长指令的优缺点。

答：定长指令的优点：定长指令具有结构规整，有利于简化硬件，尤其是指令译码部件的设计。

定长指令的缺点：定长指令平均长度长、容易出现冗余码点和指令不易扩展等不足。

变长指令的优点：变字长指令结构灵活，能充分利用指令中的每一位，所以指令码点冗于少，指令的平均长度短，易于扩展。

变长指令的缺点：变长指令的格式不规整，不同指令的取指时间可能不同，导致控制复杂。

课时11 课后习题

【题1】 下列寻址方式中,此适合按下标顺序访问一维数组元素的是 ()。

- A. 相对寻址 B. 寄存器寻址 C. 直接寻址 D. 变址寻址

答案: D

【题2】 偏移寻址通过将某个寄存器内容与一个形式地址相加来生成有效地址。

下列寻址方式中, 不属于偏移寻址方式的是 ()

- A. 间接寻址 B. 基址寻址 C. 相对寻址 D. 变址寻址

答案: A

【题3】 某计算机有16个通用寄存器.采用32位定长指令字.操作码字段（含寻址方式位）为8位, Store指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址方式。若基址寄存器可使用任一通用寄存器.偏移量用补码表示. 则Store指令中偏移量的取值范围是（ ）

A. $-32768 \sim +32767$

B. $-32767 \sim +32768$

C. $-65536 \sim +65535$

D. $-65535 \sim +65536$

答案: A

【题4】为什么计算机要设计多种寻址方式？

解：这是为了在效率和方便性上找一个平衡。

立即数寻址和寄存器寻址在效率上是最快的，但寄存器仅有几个非常宝贵不可能将操作数都存入其中等待使用，立即数的使用场合也非常有限，这样就需要将数据保存在内存中，然后使用直接寻址、寄存器间接寻址、寄存器相对寻址、基址加变址寻址、相对基址加变址寻址这些寻址方式将内存中的数据移入寄存器中。

【题5】 某计算机字长为16位,运算器为16位, 有16个通用寄存器, 8种寻址方式, 主存为128KW. 指令中操作数地址码由寻址方式字段和寄存器号字段组成。回答下列问题。

- (1) 单操作数指令最多有多少条?
- (2) 双操作数指令最多有多少条?
- (3) 直接寻址的范用多大?
- (4) 变址寻址的范围多大?

解: (1)单操作数指令最多有 512 条指令。
(2)双操作数指令最多有 $2^2=4$ 条。
(3)直接寻址地址范围为 0~7。
(4)变址寻址地址范围为 $2^{16}=64K$ 。

课时12 课后习题

【题1】 下列寄存器中，汇编语言程序员可见的是（ **B** ）

A. 存储器地址寄存器（MAR）

B. 程序计数器（PC）

C. 存储器数据寄存器（MDR）

D. 指令寄存器（IR）

【题2】 某计算机主存空间为4GB,字R为32位.按字节编址,采用32位定长指令字格式°
若指令按字边界对齐存放.则程序计数器（PC）和指令寄存器（IR）的位数至少分别是（ **B** ）

A. 30, 30

B. 30, 32

C. 32, 30

D. 32, 32

【题3】 下列有关处理器时钟脉冲信号的叙述中，错误的是（ D ）

- A. 时钟脉冲信号由机器脉冲源发出的脉冲信号经整形和分频后形成
- B. 时钟脉冲信号的宽度称为时钟周期.时钟周期的倒数为机器主频
- C.时钟周期以相邻状态单元间组合逻辑电路的最大延迟为基准确定
- D.处理器总是在每来一个时钟脉冲信号时就开始执行一条新的指令

【题4】什么是取指周期？取指周期内应完成哪些操作？

解：取指周期就是从开始取指令到取指令完成所需要的时间。

取指周期要完成两方面的操作，一是将PC的值送存储器地址寄存器MAR，并完成存储单元去取指令；二是如何形成后续指令地址：顺序执行指令时，将PC内容加当前指令所占用的主存单元数(以字节为单位)；当出现转移时，根据寻址方式、转移条件、转移的目标地址等内容计算得到。

【题5】 简述异常与中断处理的一般流程。

解： 1.初始化

- (1) 设置中断源
- (2) 设置中断控制器（中断屏蔽寄存器组、优先级）
- (3) 设置CPU总开关，使能中断

【题5】 简述异常与中断处理的一般流程。

2.执行正常程序

3.产生中断>中断信号发给中断控制器->CPU

4.CPU每执行完一条指令，都会检查有无中断/异常产生（硬件）

5.发现有异常/中断产生>开始处理：

(1) 保护现场

(2) 分辨异常/中断，调用对于异常/中断的处理函数

(3) 恢复现场