... 307 1 2C5H ...

六 (15 分)计算机字长 16 位, 主存容量为 64K 字, 采用单字长单地址指令, 共有 40 条指令, Rb 为基址寄存器 (20 位), Rx 为变址寄存器 (16 位), PC 为程序计数器 (16 位), 采用直接、变址、基址、相对四种寻址方式设计指令格式。

15	10	9	8	7		0
OP		Х			D	

D: 位移量, X: 寻址特征位

X=00: 直接寻址;

X=01: 用变址寄存器 Rx 进行变址;

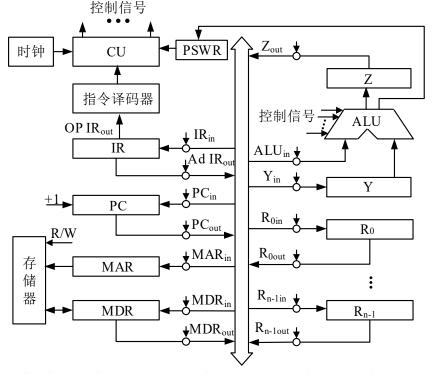
X=10: 用基址寄存器 Rb 进行变址;

X=11: 相对寻址

指出各个指令格式的寻址范围。

设(PC)=1234H, (Rx)=0037H, (Rb)=01122H(H 代表十六进制数), 请确定指令 2244H 的寻址方式和有效地址 EA

七 (15 分)如图的 CPU 模型,运算控制信号为 ADD, SUB, MPY...。



间接转移指令 JMP (A), A 为间接地址, 转移地址为地址 A 的存储单元的内容。

- (1)取指周期
- ①PCout 和 MARin 有效,完成 PC 经 CPU 内部总线送至 MAR 的操作,记作(PC)→MAR;
- ②通过控制总线向主存发读命令,记作 Read;
- ③存储器通过数据总线将 MAR 所指单元的内容(指令)送至 MDR,记作 M(MAR)→MDR;

④MDRout 和 IRin 有效,将 MDR 的内容送至指令寄存器 IR,记作(MDR)→ IR。至此,指令被从主存中取出,其操作码字段开始控制 CU。 ⑤使 PC 内容加 1, 记作(PC)+1→PC。 取指周期的数据通路和微操作序列如下表 数据通路 微操作序列 1 (PC) → MAR PCout, MARin Read $3 M(MAR) \rightarrow MDR$ 4 (MDR)→IR MDRoi PC+1 MDRout, IRin 5 (PC)+1→PC 完成指令的指令周期的执行周期等阶段,给出相应的的数据通路和微操作序 列表。 八 (15 分)A、B、C、D 是采用中断方式交换信息的主机连接的四台设备,它们 的中断响应的先后次序是 A->B->C->D->CPU, 若使中断处理次序为 C->B->D->A->CPU,则它们的中断屏蔽码应如何设置(每设备对应一位,该 位为"0"表示允许中断,该位为"1"表示中断屏蔽)?若 CPU 在运行主程序时, A、B、C、D四台设备同时发出中断请求,请画出 CPU 执行程序的轨迹示意 图。 广东工业大学试卷用纸,第3页,共3页