

课时1 课后习题

【题1】 计算机软件系统可分为（ ）。(多选题)

- A. 硬件系统
- B. 系统软件
- C. 应用软件
- D. 操作系统

【题2】 高级语言源程序转换为机器级目标代码文件的程序称为（ ）。(单选题)

- A. 汇编程序
- B. 链接程序
- C. 编译程序
- D. 解释程序

课后习题:

【题3】计算机硬件的重要组成部分包括:

_____。

【题4】计算机硬件的主要技术指标包括: _____。

【题5】第三代计算机采用的电子元器件是_____,
运算速度每秒为_____。

课时2 课后习题

【题1】总线是计算机各种_____之间传送信息的公共通信干线。

【题2】下列不属于系统总线的为（ ）

- A. 数据总线 B. 地址总线 C. 控制总线 D. 片内总线

【题3】总线特性是指机械特性、_____、功能特性及_____。

【题4】总线按功能可分为哪几类？

【题5】总线工作频率为33MHz，总线宽度为32位，求总线带宽。

课时3 课后习题

【题1】 比较单总线、双总线、三总线结构的性能特点。

课后习题

【题2】 三种集中式总线控制中，_____方式对电路故障最敏感。

- A . 链式查询 B. 计数器定时查询 C . 独立请求 D . 以上都不对

【题3】 画图说明用异步串行传输方式发送十六进制95H。

要求字符格式：

课后习题

【题4】在计数器定时查询方式下，若每次计数都是从0开始，（ ）

- A. 设备号越小优先级越高
- B. 每个设备的优先级相同
- C. 无法确定设备优先级
- D. 设备号越大优先级越高

课时4 课后习题

【题1】 下列有关RAM和ROM的叙述中,正确的是 ()

I. RAM是易失性存储器, ROM是非易失性存储器

II. RAM和ROM都采用随机存取方式进行信息访问

III. RAM和ROM都可用作cache

IV. RAM和ROM都需要进行刷新

A. 仅I和II B. 仅II和III C. 仅I、II和IV D. 仅II、III和IV

【题2】 下列各类存储器, 不采用随机存取方式的是 ()

A. EPROM B. CD-ROM C. DRAM D. SRAM

课后习题

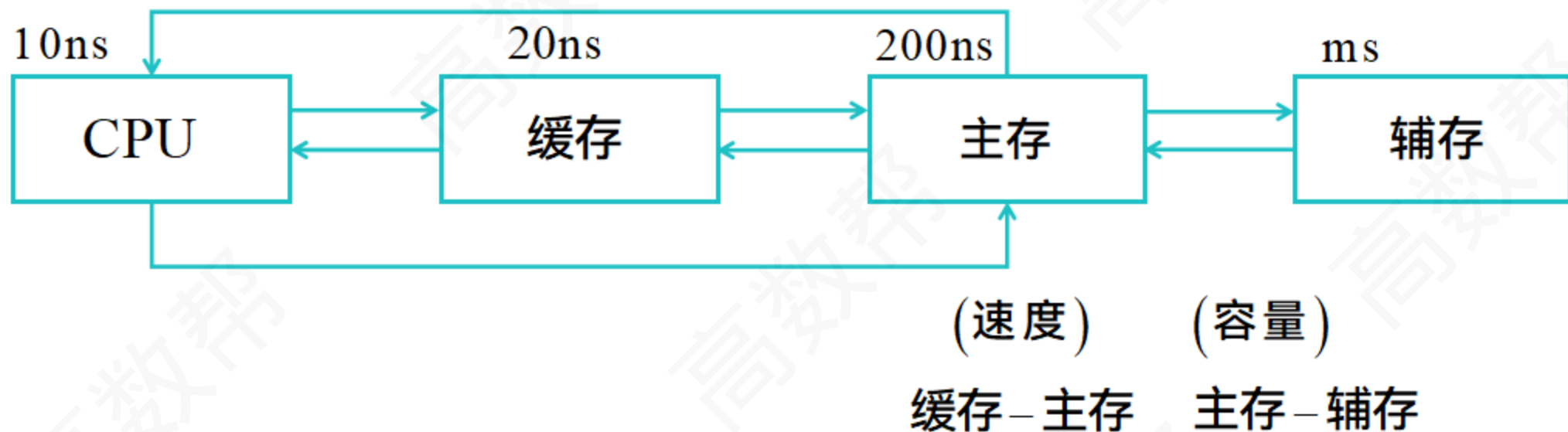
【题3】计算机的存储器采用分级方式是为了（ ）

- A.方便编程
- B.解决容量、速度、价格三者之间的矛盾
- C.保存大量数据方便
- D.操作方便

【题4】计算机中哪些部件可以用于存储信息？按速度、容量和价格/位排序说明。

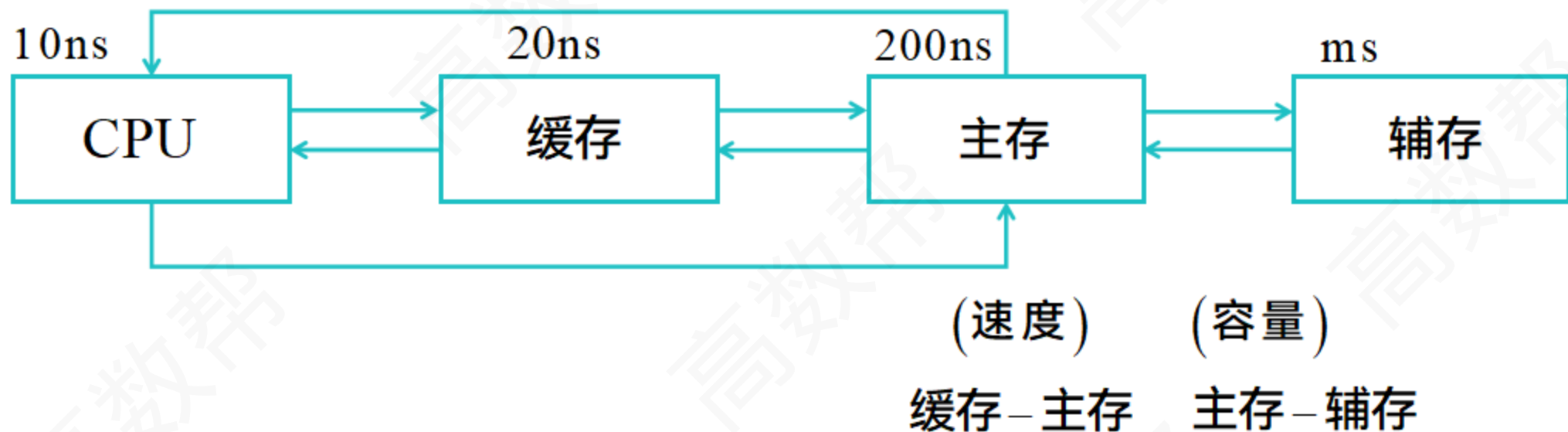
课后习题

【题5】 存储器的层次结构主要体现在什么地方？为什么要分这些层次？



课后习题

【题5】 存储器的层次结构主要体现在什么地方？为什么要分这些层次？



课时5 课后习题

【题1】 在多级存储体系中，“cache-主存”结构的作用是解决（ ）的问题

- A.主存容量不足
- B.主存与辅存速度不匹配
- C.辅存与CPU速度不匹配
- D.主存与CPU速度不匹配

【题2】 某存储器容量为 $32K \times 16$ 位，则（ ）

- A.地址线为16根，数据线为32根
- B.地址线为32根，数据线为16根
- C.地址线为15根，数据线为16根
- D.地址线为16根，数据线为15根

课后习题

【题3】 利用 $1\text{K}\times 4$ 位的存储芯片，组成 $4\text{K}\times 8$ 位的存储器。求需要芯片，地址线，数据线的数量各为多少？扩展过程如何？

课后习题

【题4】 一个 $16\text{K}\times 32$ 位的存储器，其地址线和数据线的总和是_____

【题5】 假设CPU执行某段程序时共访问Cache命中4800次，访问主存200次，已知Cache的存取周期为 30ns ，主存的存取周期为 150ns ，求Cache的命中率以及Cache-主存系统的平均访问时间和效率，试问该系统的性能提高了多少倍？

课时6 课后习题

【题1】 下列选项中,在I/O总线的数据线传输的信息包括 ()

I.I/O接口中的命令字 II.I/O接口中的状态字 III.中断类型号

A.仅I、 II B.仅I、 III C.仅II、 III D.I、 II、 III

【题2】 下列有关I/O接口的叙述中, 错误的是 ()

A.状态端口和控制端口可以合用同一寄存器

B.I/O接口中CPU可访问的寄存器, 称为I/O端口

C.采用独立编址方式时, I/O端口地址和主存地址可能相同

D.采用统一编址方式时, CPU不能用访存指令访问I/O端口

课后习题

【题3】 I/O指令实现的数据传送通常发生在（ ）

- A. I/O设备和I/O端口之间
- B. 通用寄存器和I/O设备之间
- C. I/O端口和I/O端口之间
- D. 通用寄存器和I/O端口之间

课后习题

【题4】 CPU与外部设备之间如何连接？

课后习题

【题5】 CPU与外部设备信息交换的控制方式有哪些？它们各有什么特点？

课后习题

【题5】 CPU与外部设备信息交换的控制方式有哪些？它们各有什么特点？

课时7 课后习题

【题1】 DMA访问主存时，让CPU处于等待状态，等DMA的一批数据访问结束后，CPU再恢复工作，这种情况称作（ ）

A、停止CPU访问主存 B、周期挪用 C、DMA与CPU交替访问 D、DMA

【题2】 CPU响应中断的时间是（ ）

A、中断源提出请求 B、取指周期结束
C、执行周期结束 D、间址周期结束

【题3】 下列选项中，能引起外部中断的事件是（ ）

A.键盘输入 B.除数为零
C.浮点运算下溢 D.访存故障

课后习题

【题4】 多重中断处理过程与单级中断处理过程有什么不同？

【题5】 cpu响应中断必须满足哪些条件？

课时8 课后习题

【题1】 $0.68D = \underline{\hspace{2cm}} B$ (精确到小数点后5位)

【题2】 $25.68\text{D} = \underline{\hspace{2cm}} \text{H}$ (精确到小数点后3位)

【题2】 $25.68D = \underline{\hspace{2cm}} H$ (精确到小数点后3位)

【题3】 下列关于BCD码的说法正确的有（ ）。

- A、 具有二进制数的形式 B、 保持了十进制数的特点
C、 可以作为人机联系的一种中间表示 D、 可以用它直接进行计算
-

【题4】 计算机中常采用原码、反码、补码和移码表示数据，其中， ± 0 编码相同的是（）

- A . 原码和补码
- B . 反码和补码
- C . 补码和移码
- D . 原码和移码

【题5】 如果“2X”的补码是“90H”，那么X的真值是（ ）。

- A. 72
- B. -56
- C. 56
- D. 111

课时9 课后习题

【题1】 以下关于数的定点表示和浮点表示的叙述中，不正确的是（ ）。

- A. 定点表示法表示的数（称为定点数）常分为定点整数和定点小数两种
- B. 定点表示法中，小数点需要占用一个存储位
- C. 浮点表示法用阶码和尾数来表示数，称为浮点数
- D. 在总位数相同的情况下，浮点表示法可以表示更大的数

【题1】 以下关于数的定点表示和浮点表示的叙述中，不正确的是（ ）。

- A. 定点表示法表示的数（称为定点数）常分为定点整数和定点小数两种
- B. 定点表示法中，小数点需要占用一个存储位
- C. 浮点表示法用阶码和尾数来表示数，称为浮点数
- D. 在总位数相同的情况下，浮点表示法可以表示更大的数

【题2】 下列关于定点数与浮点数的叙述中错误的是（ ）。

- A. 在实数的浮点表示中，阶码是一个整数
- B. 整数是实数的特例，也可以用浮点数表示
- C. 实数的补码是其对应的反码在最后一位加1
- D. 相同长度的浮点数和定点数，前者可表示数的范围大于后者

【题3】 在定点运算中产生溢出的原因是()。

- A. 运算过程中最高位产生了进位或借位
 - B. 参加运算的操作数超出了机器的表示范围
 - C. 运算结果超出了机器的表示范围
 - D. 寄存器的尾数太少, 不得不舍弃最低有效位
-

【题4】 设浮点数字长16位，其中阶码5位（含有1位阶符），尾数11位（含有1位数符），将十进制数 $+\frac{13}{128}$ 写成二进制定点数和浮点数，并分别写出它在定点机与浮点机中的机器数形式。

【题5】 将十进制数-54表示成二进制定点数和浮点数，并写出它在定点机与浮点机中的机器数形式（其他要求同上例题）。

【题5】 将十进制数-54表示成二进制定点数和浮点数，并写出它在定点机与浮点机中的机器数形式（其他要求同上例题）。

课时10 课后习题

【题1】 某计算机按字节编址，指令字长固定且只有两种指令格式，其中三地址指令29条，二地址指令107条，每个地址字段为6位，则指令字长至少应该是（ ）。

- A. 24 位 B. 26 位 C. 28 位 D. 32 位

【题2】 什么叫指令？ 什么叫指令系统？

【题3】 指令的地址码与指令中的操作码含义有何不同？

【题4】 比较定长指令与变长指令的优缺点。

课时11 课后习题

【题1】 下列寻址方式中,此适合按下标顺序访问一维数组元素的是 ()。

- A. 相对寻址 B. 寄存器寻址 C. 直接寻址 D. 变址寻址

【题2】 偏移寻址通过将某个寄存器内容与一个形式地址相加来生成有效地址。

下列寻址方式中, 不属于偏移寻址方式的是 ()

- A. 间接寻址 B. 基址寻址 C. 相对寻址 D. 变址寻址

【题3】 某计算机有16个通用寄存器.采用32位定长指令字.操作码字段（含寻址方式位）为8位, Store指令的源操作数和目的操作数分别采用寄存器直接寻址和基址寻址方式。若基址寄存器可使用任一通用寄存器.偏移量用补码表示. 则Store指令中偏移量的取值范围是（ ）

A. $-32768 \sim +32767$

B. $-32767 \sim +32768$

C. $-65536 \sim +65535$

D. $-65535 \sim +65536$

【题4】为什么计算机要设计多种寻址方式？

【题5】 某计算机字长为16位,运算器为16位, 有16个通用寄存器, 8种寻址方式, 主存为128KW. 指令中操作数地址码由寻址方式字段和寄存器号字段组成。
回答下列问题。

- (1) 单操作数指令最多有多少条?
- (2) 双操作数指令最多有多少条?
- (3) 直接寻址的范用多大?
- (4) 变址寻址的范围多大?

课时12 课后习题

【题1】 下列寄存器中，汇编语言程序员可见的是（ ）

A. 存储器地址寄存器 (MAR)

B. 程序计数器 (PC)

C. 存储器数据寄存器 (MDR)

D. 指令寄存器 (IR)

【题2】 某计算机主存空间为4GB,字R为32位.按字节编址,采用32位定长指令字格式°
若指令按字边界对齐存放.则程序计数器 (PC) 和指令寄存器 (IR) 的位数至少分别是 ()

A. 30, 30

B. 30, 32

C. 32, 30

D. 32, 32

【题3】 下列有关处理器时钟脉冲信号的叙述中，错误的是（ ）

- A. 时钟脉冲信号由机器脉冲源发出的脉冲信号经整形和分频后形成
- B. 时钟脉冲信号的宽度称为时钟周期.时钟周期的倒数为机器主频
- C.时钟周期以相邻状态单元间组合逻辑电路的最大延迟为基准确定
- D.处理器总是在每来一个时钟脉冲信号时就开始执行一条新的指令

【题4】 什么是取指周期？取指周期内应完成哪些操作？

【题5】 简述异常与中断处理的一般流程。

【题5】 简述异常与中断处理的一般流程。
