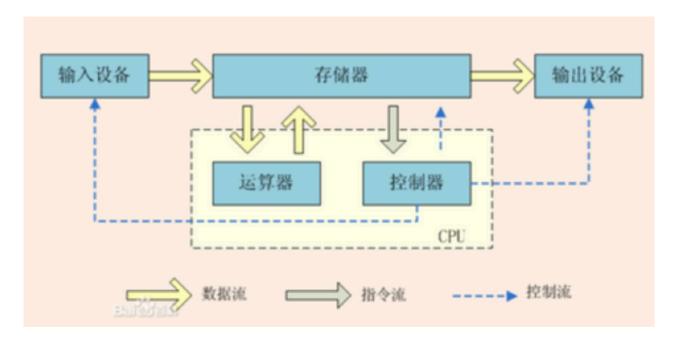
ch2 计算机体系结构

```
ch2 计算机体系结构
两种体系结构
  冯·诺依曼(普林斯顿结构)
哈佛结构
体系结构的内容
  现代计算机系统结构
  I/O结构
     两种I/O方式
     I/O 技术
        程序I/O (PIO)
        中断I/O
        DMA 直接内存访问
        Channel 通道
  存储结构
     存储层次
     主存
     外存 (辅助存储器)
     缓存
   硬件保护
     双重模式操作
     I/O保护
     内存保护
     CPU保护
```

两种体系结构

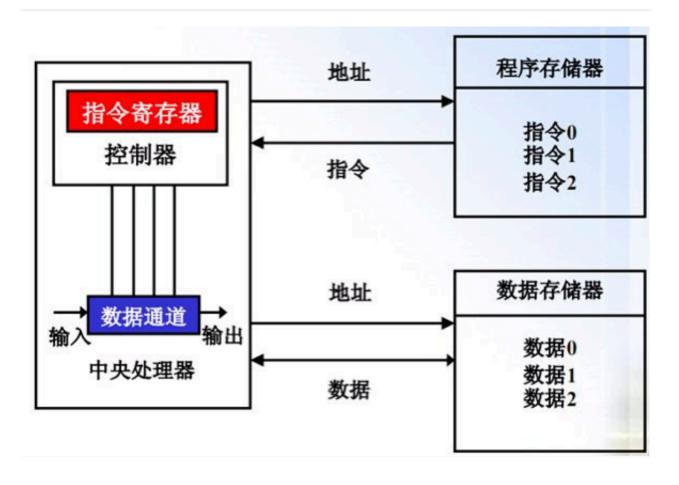
冯·诺依曼(普林斯顿结构)



特点:

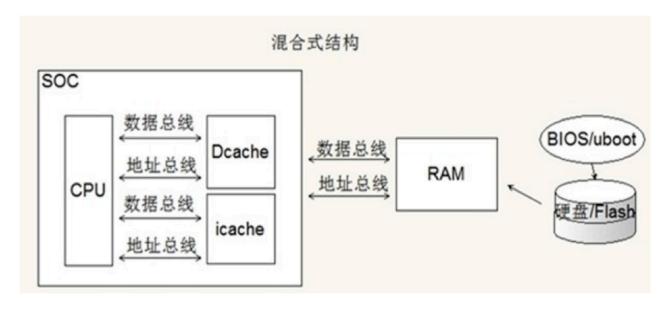
- 一个存储器(数据和指令在一个存储器里);
- 一个控制器;
- 一个运算器,用于完成算术运算和逻辑运算;
- 输入和输出设备,用于进行人机通信。

哈佛结构



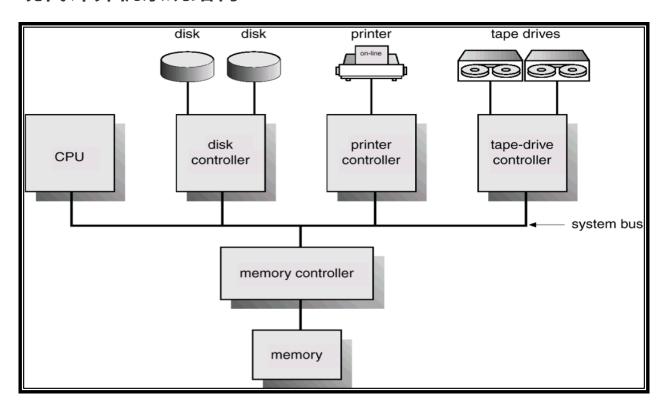
特点:

- 数据和指令分开存储器;
- 指令和数据可以有不同的宽度;
- 可以并行存取,具有较高的效率;



体系结构的内容

现代计算机系统结构



引导程序:定位并装入操作系统,执行init进程,等待事件发生

事件 用 中断 表征

中断分为:

• 硬件中断: 硬件(中断处理器)通过系统总线向 CPU 发信号触发

• 软件中断: 软件通过执行 系统调用 操作触发

操作系统时中断驱动的

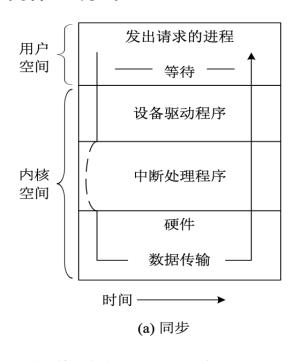
陷阱: 因错误引起的软件生成中断

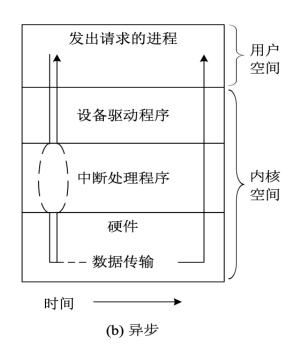
CPU被中断时,暂停正在做的事,立即执行转到固定位置

中断处理子程序指针表位于低地址内存。这种地址的阵列或**中断向量**可**提供中断服务子程序的地址**

I/O结构

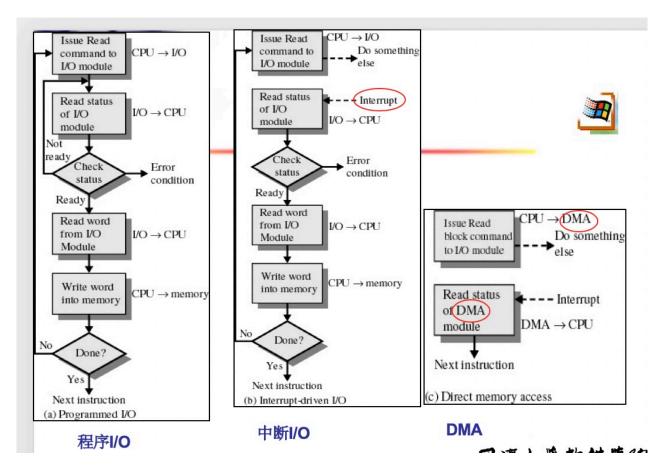
两种I/O方式





区别:控制权何时返回给用户程序

I/O 技术



程序I/O (PIO)

处理器**提供I/O相关指令**实现

处理器定期 轮询 I/O单元的状态,直到处理完毕

问题:占用cpu时间

中断I/O

让处理器从轮询任务中解放出来,使I/O操作和指令执行并行起来。

(上面写的内容)

DMA 直接内存访问

中断的引入大大地提高了处理器处理I/O的效率,但是效率仍旧不高。

通过系统总线中一独立控制单元——DMA**控制器**, 自动控制成块数据在内存和I/O单元间的传送,大大提高处理I/O的效能。

Channel 通道

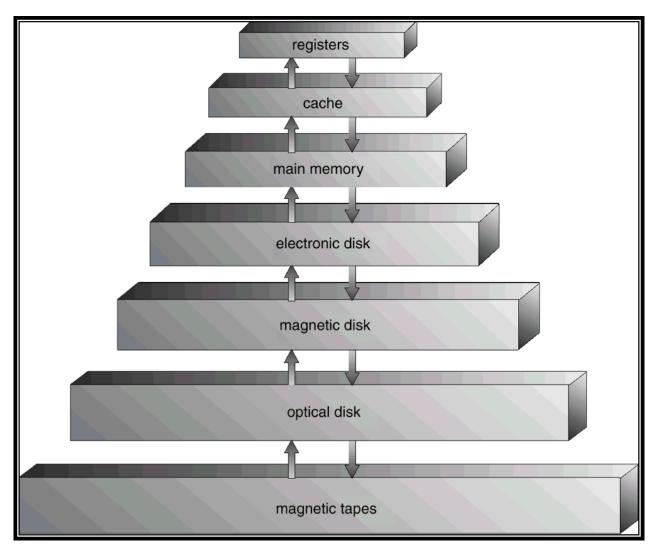
独立于中央处理器,专门负责数据I/O传输的**处理机**(I/O处理机),由专门的软件进行管理

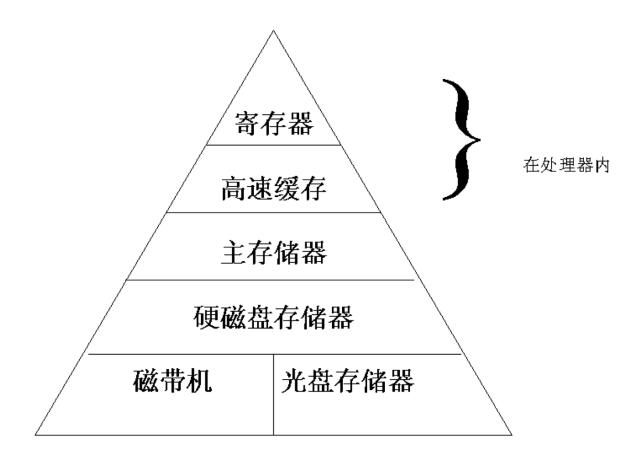
独立性比DMA强

存储结构

存储层次

角度:速度成本容量易失性->权衡





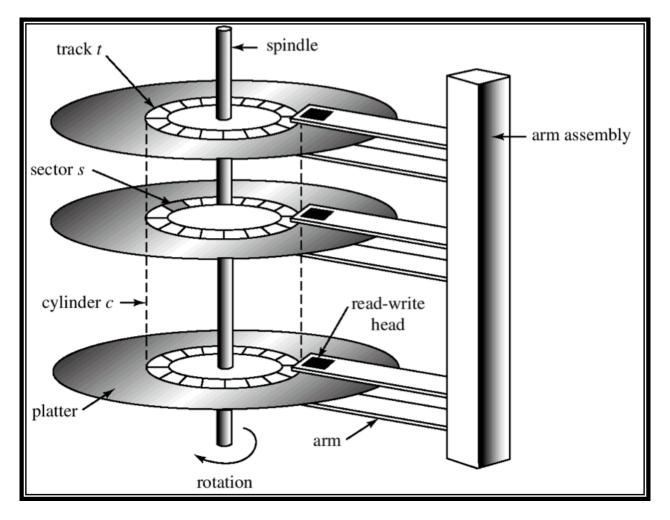
主存

程序和数据不能长期驻留内存的原因:

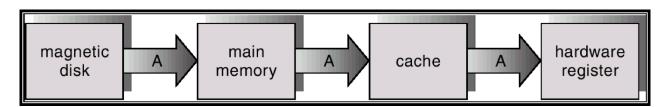
- 1. 内存大小有限
- 2. 内存是易失性

外存 (辅助存储器)

磁盘: 柱面 <- 磁道 -> 扇区



缓存



多处理器环境中的**数据一致性**(每个CPU缓存中都可能有对A的拷贝)

缓冲三种位置:

- 处理器与主存储器之间
- 处理器和其它外部设备之间
- 设备与设备之间的通信

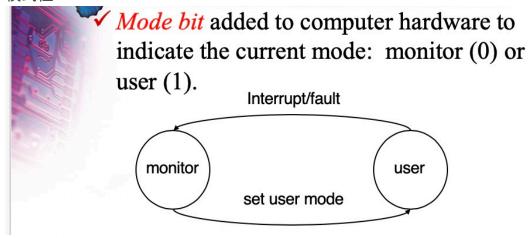
目的:解决部件之间速度不匹配的问题

硬件保护

双重模式操作

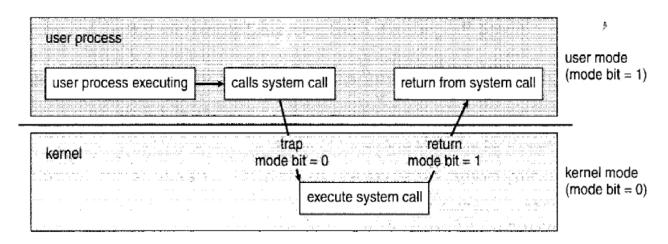
有两种独立的操作模式: 用户模式 系统模式/特权模式

模式位:



特权指令只在特权模式下执行

特权指令提供了系统调用(软件中断)的方法



I/O保护

方式: 所有I/O指令是特权指令, 使用 系统调用 执行I/O

用户程序不能在管理模式下控制计算机

内存保护

至少保护 中断向量 和 中断服务程序 的内存

方式:基址寄存器(起点)+界限寄存器(长度)

CPU保护

方式:把控制器交给用户前,设置**定时器**,用于触发**中断**