



DIRECCIÓN DE EDUCACIÓN SUPERIOR

PROGRAMA SINTÉTICO

UNIDAD ACADÉMICA: ESCUELA SUPERIOR DE CÓMPUTO; UNIDAD PROFESIONAL INTERDISCIPLINARIA

DE INGENIERÍA CAMPUS COAHUILA; UNIDAD PROFESIONAL INTERDISCIPLINARIA

DE INGENIERÍA CAMPUS TLAXCALA

PROGRAMA ACADÉMICO: Ingeniería en Inteligencia Artificial

UNIDAD DE APRENDIZAJE: Diseño de sistemas digitales SEMESTRE: III

PROPÓSITO DE LA UNIDAD DE APRENDIZAJE

		_		máquinas deterministas y lengu	uajes de descri _l	oción
de hardware.						
CONTENIDOS:	I. Registros II. Diseño de sistema III. Contadores IV. Memorias V. V. Máquina de es	J		ca		
	Métodos de enseñanza	1		Estrategias de aprendizaje		
	a) Inductivo		Х	a) Estudio de Casos		
ORIENTACIÓN DIDÁCTICA:	b) Deductivo		Х	b) Aprendizaje Basado en F	Problemas	X
2.2.1.6.1.6.11	c) Analógico			c) Aprendizaje Orientado a	Proyectos	
	Diagnóstica		Х	Saberes Previamente Adqu	iiridos	X
	Solución de casos			Organizadores gráficos		
-	Problemas resueltos		Х	Problemarios		
EVALUACIÓN Y ACREDITACIÓN:	Reporte de proyectos			Exposiciones		
	Reportes de indagació	n	Х	0,		
	Reportes de prácticas		Х	Otras evidencias a evaluar: Ejercicios resueltos.		
	Evaluación escrita		Х	,		
	Autor(es)	Año		Título del documento	Editorial / IS	
	Brown, S.	2006		lamentos de lógica digital con ĭo VHDL	Mc Graw H 9701056094	Hill /
BIBLIOGRAFÍA	Floyd, T.	2016	Fund	lamentos de diseño digital	Pearson 849035300X	/
BÁSICA:	Morris, M.	2013		ño digital	Pearson Prentice Hall / 6073220405	
	Pedroni, V.	2010	Circu	iit desing with VHDL	Cambridge 0262014335	/
	Tocci, G., Ronald, J., Widmer, N. & Moss.	2017		mas digitales principios y aciones	Pearson 6073241542	1



DIRECCIÓN DE EDUCACIÓN SUPERIOR



PROGRAMA DE ESTUDIOS

UNIDAD DE APRENDIZAJE:	Diseño de sistemas digitales	HOJA	2	DE	7
------------------------	------------------------------	------	---	----	---

UNIDAD ACADÉMICA: ESCUELA SUPERIOR DE CÓMPUTO; UNIDAD PROFESIONAL INTERDISCIPLINARIA

DE INGENIERÍA CAMPUS COAHUILA; UNIDAD PROFESIONAL INTERDISCIPLINARIA

DE INGENIERÍA CAMPUS TLAXCALA

PROGRAMA ACADÉMICO: Ingeniería en Inteligencia Artificial

SEMESTRE: ÁREA DE FORMACIÓN: MODALIDAD:
Profesional Escolarizada

TIPO DE UNIDAD DE APRENDIZAJE:

Teórica-práctica/ Obligatoria

VIGENTE A PARTIR DE: CRÉDITOS:

Enero 2021 **TEPIC:** 7.5 **SATCA:** 6.4

INTENCIÓN EDUCATIVA

La unidad de aprendizaje contribuye al perfil de egreso del Ingeniero en Inteligencia Artificial con el desarrollo de habilidades de diseño de sistemas digitales secuenciales a partir del análisis, síntesis e implementación de circuitos lógicos secuenciales, así como el desarrollo de algoritmos para su descripción usando Lenguaje de Descripción de Hardware (HDL). Asimismo, fomenta el trabajo en equipo, ingenio, creatividad, capacidad de organización y planificación.

Esta unidad se relaciona de manera antecedente con Fundamentos de diseño digital.

PROPÓSITO DE LA UNIDAD DE APRENDIZAJE

Diseña sistemas digitales secuenciales y de memoria a partir de máquinas deterministas y lenguajes de descripción de hardware.

TIEMPOS ASIGNADOS

HORAS TEORÍA/SEMANA: 3.0

HORAS PRÁCTICA/SEMANA: 1.5

HORAS TEORÍA/SEMESTRE: 54.0

HORAS PRÁCTICA/SEMESTRE:

27.0

HORAS APRENDIZAJE AUTÓNOMO: 27.0

HORAS TOTALES/SEMESTRE: 81.0

UNIDAD DE APRENDIZAJE DISEÑADA POR:

Comisión de Diseño del Programa Académico.

APROBADO POR:

Comisión de Programas Académicos del H. Consejo General Consultivo del IPN.

22/10/2020

AUTORIZADO Y VALIDADO POR:

Ing. Juan Manuel Velázquez Peto Director de Educación Superior



DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE:

Diseño de sistemas digitales

HOJA

3

DE 7

UNIDAD TEMÁTICA I Registros	CONTENIDO		HORAS CON DOCENTE		
		Т	Р		
UNIDAD DE	1.1 Registros y su clasificación	5.5	1.5	2.0	
COMPETENCIA	1.1.1 Registros entrada serial salida serial				
Utiliza los distintos tipos	1.1.2 Registros entrada serial salida paralela				
de registros a partir del	1.1.3 Registros entrada paralela salida serial				
empleo del Lenguaje de	1.1.4 Registros entrada paralela salida paralela				
Descripción de	1.1.5 Registro barrel shifter				
Hardware (HDL) en la					
transferencia de datos.	1.2 Diseño de registros con control de carga síncrona y asíncrona	3.5	1.5	1.0	
	1.3 Programación de registros con lenguaje de descripción de hardware	3.5	1.5	1.0	
	Subtotal	12.5	4.5	4.0	

UNIDAD TEMÁTICA II Diseño de sistemas	CONTENIDO		HORAS CON DOCENTE		
digitales		Т	Р		
UNIDAD DE	2.1 Autómata finito determinista con salida y sin salida	1.5	1.5	1.5	
COMPETENCIA					
Desarrolla circuitos	2.2 Máquina de Mealy y de Moore	2.5			
lógicos secuenciales a partir de los modelos deterministas de Mealy y	2.3 Diseño de máquinas de Mealy y Moore usando FlipFlop´s JK, SR, T, D	2.5	3.0	2.5	
de Moore y su descripción en lenguaje de descripción de hardware (HDL).	2.4 Reducción de estados usando método tabular e implicantes primos	2.5		1.5	
	2.5 Aplicaciones con autómatas y lenguaje de descripción de hardware	3.0	1.5	1.5	
	Subtotal	12.0	6.0	7.0	



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE:

Diseño de sistemas digitales

HOJA 4 **DE** 7

UNIDAD TEMÁTICA III Contadores	CONTENIDO	HORA: DOCI	HRS AA	
		Т	Р	
UNIDAD DE COMPETENCIA	3.1 Contadores asíncronos y síncronos3.1.1 Diseño de contadores secuenciales y no secuenciales	3.0	1.5	1.0
Desarrolla distintos tipos de contadores, a partir	3.2 Diseño de contador Johnson y su representación en HDL	1.5	1.5	1.5
del lenguaje de	3.3 Diseño de contador de anillo y su representación en HDL	1.5	1.5	1.5
descripción de hardware.	3.4 Diseño de contador BCD y su representación en HDL	1.5		1.5
	3.5 Aplicaciones con contadores y su representación en HDL	1.5	1.5	1.5
	Subtotal	9.0	6.0	7.0

UNIDAD TEMÁTICA IV Memorias			CONTENIDO HORAS CON DOCENTE			HRS AA
		T	Р			
UNIDAD DE	4.1 Memorias y su clasificación	0.5		1.0		
COMPETENCIA Utiliza los distintos tipos	4.2 Memorias RAM, SRAM y DRAM	1.5	1.5	0.5		
de memorias en	4.3 Memorias ROM, PROM, EPROM, EEPROM Y Flash	1.5		0.5		
aplicaciones en sistemas digitales con base en el	4.4 Tipos especiales de memorias, FIFO y NVRAM	1.5		0.5		
lenguaje de descripción	4.5 Módulos de memorias	1.5		0.5		
de hardware.	4.6 Manejo de arreglos y diseño de memorias RAM, ROM y FIFO con lenguaje de descripción de hardware	2.5	1.5	2.0		
	Subtotal	9.0	3.0	5.0		

UNIDAD TEMÁTICA V Máquina de estado	CONTENIDO		HORAS CON DOCENTE			
algorítmica		Т	Р			
UNIDAD DE	5.1 Carta ASM	1.5	3.0	0.5		
COMPETENCIA Aplica la metodología de	5.2 Diseño de la ruta de datos	1.5		0.5		
diseño de circuitos lógicos	5.3 Autómata de la unidad de control	1.5		0.5		
secuenciales con base en el uso de cartas ASM, HDL y dispositivos lógicos programables.	5.4 Manejo de archivos, funciones, procedimientos, paquetes y componentes con lenguaje de descripción de hardware	3.5	1.5	1.0		
	5.5 Aplicaciones con cartas ASM y su representación con HDL	3.5	3.0	1.5		
	Subtotal	11.5	7.5	4.0		



INSTITUTO POLITÉCNICO NACIONAL SECRETARÍA ACADÉMICA DIRECCIÓN DE EDUCACIÓN SUPERIOR



DE 7

HOJA:

UNIDAD DE APRENDIZAJE:

Diseño de sistemas digitales

EVALUACIÓN DE LOS APRENDIZAJES

ESTRATEGIAS DE APRENDIZAJE

Estrategia de aprendizaje basado en problemas.

El alumno desarrollará las siguientes actividades:

- Desarrollo de conceptos teóricos y/o realización de búsquedas bibliográficas
- 2. Solución de ejercicios
- 3. Solución de problemas de respuestas calculadas, empleando técnicas ya estudiadas
- 4. Realización de prácticas

Evaluación diagnóstica.

Portafolio de evidencias:

- 1. Reporte de indagación bibliográfica
- 2. Ejercicios resueltos en equipo
- Problemas compuestos resueltos de manera individual
- 4. Reportes de prácticas
- 5. 5. Evaluación escrita

RELACIÓN DE PRÁCTICAS							
PRÁCTICA No.	NOMBRE DE LA PRÁCTICA	UNIDADES TEMÁTICAS	LUGAR DE REALIZACIÓN				
1	Registros y su aplicación	I	Laboratorio de				
2	Sistemas secuenciales	II	Electrónica Digital				
3	Contadores	III					
4	Memorias y su aplicación	IV					
5	Máquinas de estado algorítmicas	V					
		TOTAL DE					



INSTITUTO POLITÉCNICO NACIONAL

SECRETARÍA ACADÉMICA DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Diseño de sistemas digitales HOJA: 6 DE 7

			Bibliografía								
									Doc	ume	nto
Tipo	Autor(es)	Año	Título del documento		Ed	Editorial/ ISBN		Libro	Antología	Otros	
В	Brown, S.	2006	Fundamentos de lógica digital diseño VHDL	con	1	Gra 1056		ill /	Х		
В	Floyd, T.	2016	Fundamentos de diseño digital			rson 0353		/	Х		
В	Morris, M.	2013	Diseño digital		Pre	rson ntice 3220	На	II /	Х		
В	Pedroni, V.	2010	Circuit desing with VHDL			nbrid 2014	-	/	Х		
В	Tocci, G., Ronald, J., Widmer, N. & Moss.	2017	Sistemas digitales principios aplicaciones	У	Pea	rson 3241		/	Х		
			Recursos digitales								
	Autor, año, título y Dirección Electrónica				Simulador	Imagen	Tutorial	Video	Presentación	Diccionario	Otro
Cesar Mujica Ascencio, Josué Emanuel Barrón Vera, 2012, Diapositivas de Diseño de Sistemas Digitales, Recuperado el 24 de septiembre de 2020 de: https://www.escom.ipn.mx/htmls/oferta/matDidacticoISC2009.php									Х		
Juan Carlos Morales Cruz, Rubén Galicia Mejía, 2012, Polilibro de Diseño de Sistemas Digitales, Recuperado el 24 de septiembre de 2020 de: X https://www.escom.ipn.mx/htmls/oferta/matDidacticoISC2009.php											
Víctor Hugo García Ortega, 2010, Tarjeta Educativa para Diseño Digital, Recuperado el 24 de septiembre de 2020 de: https://www.escom.ipn.mx/htmls/oferta/matDidacticolSC2009.php							Х				
	Víctor Hugo García Ortega, Julio Cesar Sosa Saavedra, 2010, Manual de prácticas de Diseño de Sistemas Digitales, Recuperado el 24 de septiembre de 2020 de:						Х				

https://www.escom.ipn.mx/htmls/oferta/matDidacticoISC2009.php



SECRETARÍA ACADÉMICA DIRECCIÓN DE EDUCACIÓN SUPERIOR



UNIDAD DE APRENDIZAJE: Diseño de sistemas digitales HOJA: 7 DE 7

PERFIL DOCENTE: Maestría y/o Doctorado en Electrónica, Computación, Comunicaciones o Sistemas

Computacionales.

EXPERIENCIA PROFESIONAL	CONOCIMIENTOS	HABILIDADES DIDÁCTICAS	ACTITUDES
Mínima de dos años en	Circuitos lógicos	Habilidad para el manejo de	Actitud de servicio
docencia a nivel licenciatura o posgrado	combinacionales.	grupos.	Tolerancia
	Circuitos lógicos	Capacidad de comunicar	
En áreas de la industria y servicios afines a	secuenciales.	los conocimientos.	Compromiso social e Institucional
Ingenierías en electrónica, cómputo y comunicaciones (no indispensable) de un	Lenguaje de descripción de hardware.	Didáctica centrada en el aprendizaje.	Ético
año	Máquinas de Estado.	Manejo de metodologías.	Responsable
En proyectos de investigación (no indispensable) de un año	Del Modelo Educativo Institucional (MEI).		

ELABORÓ REVISÓ AUTORIZÓ M en C. Fernando Aguilar Sánchez **Profesor Coordinador** M en C. Juan Carlos Morales Cruz Lic. Andrés Ortigoza Campos **Profesor Colaborador Director ESCOM** M. en C. Iván Giovanny Mosso Ing. Carlos Alberto Paredes Treviño Dr. Gelacio Castillo Cabrera **Director UPIIC Profesor Colaborador** García Subdirección Académica